

**INSTITUTO POLITÉCNICO NACIONAL**

---

---

**ESCUELA SUPERIOR DE INGENIERÍA MECÁNICA Y ELÉCTRICA**

**SECCIÓN DE ESTUDIOS DE POSGRADO E INVESTIGACIÓN**

**DEPARTAMENTO DE INGENIERÍA ELÉCTRICA**

**IMPLEMENTACIÓN DE UN CONVERTIDOR PWM  
TRIFÁSICO CONECTADO A LA RED CON FACTOR DE  
POTENCIA UNITARIO**

**T E S I S**

**QUE PARA OBTENER EL GRADO DE:**

**MAESTRO EN CIENCIAS**

**EN INGENIERÍA ELÉCTRICA**



**MÉXICO, D. F. JULIO DE 2014**



# INSTITUTO POLITÉCNICO NACIONAL

SECRETARÍA DE INVESTIGACIÓN Y POSGRADO

ACTA DE REVISIÓN DE TESIS

En la Ciudad de México, D.F. siendo las 12:00 horas del día 26 del mes de Mayo del 2014 se reunieron los miembros de la Comisión Revisora de la Tesis, designada por el Colegio de Profesores de Estudios de Posgrado e Investigación de E.S.I.M.E.-ZAC. para examinar la tesis titulada:

## IMPLEMENTACIÓN DE UN CONVERTIDOR PWM TRIFÁSICO CONECTADO A LA RED CON FACTOR DE POTENCIA UNITARIO

Presentada por el alumno:

RAMÍREZ

ORTEGA

ENRIQUE OGUHEL

Apellido paterno

Apellido materno

Nombre(s)

Con registro:

A	1	2	0	5	6	7
---	---	---	---	---	---	---

aspirante de:

## MAESTRO EN CIENCIAS EN INGENIERÍA ELÉCTRICA

Después de intercambiar opiniones los miembros de la Comisión manifestaron **APROBAR LA TESIS**, en virtud de que satisface los requisitos señalados por las disposiciones reglamentarias vigentes.

### LA COMISIÓN REVISORA

Directores de tesis

M. EN C. TOMÁS IGNACIO ASIAÍN OLIVARES

DR. JAÍME JOSÉ RODRÍGUEZ RIVAS

Presidente

DR. LESZEK KAWECKI ZŁOTKOWSKA

Segundo Vocal

DR. JAÍME JOSÉ RODRÍGUEZ RIVAS

Tercer Vocal

DR. OSCAR CARRANZA CASTILLO

Secretario

DR. DANIEL RUIZ VEGA

PRESIDENTE DEL COLEGIO DE PROFESORES

DR. MAURO ALBERTO ENCISO AGUILAR



SECRETARÍA DE INVESTIGACIÓN Y POSGRADO  
I.P.N.  
SECCIÓN DE ESTUDIOS DE POSGRADO E INVESTIGACIÓN



**INSTITUTO POLITÉCNICO NACIONAL**  
**SECRETARÍA DE INVESTIGACIÓN Y POSGRADO**

*CARTA CESIÓN DE DERECHOS*

En la Ciudad de México, D.F. el día 06 del mes de Junio del año 2014, el que suscribe **Enrique Oguhel Ramírez Ortega** alumno del Programa de **Maestría en Ciencias en Ingeniería Eléctrica**, con número de registro **A120567**, adscrito a la **Sección de Estudios de Posgrado e Investigación de la ESIME Unidad Zacatenco**, manifiesto que es el autor intelectual del presente trabajo de Tesis bajo la dirección del **M. en C. Tomás Ignacio Asiaín Olivares** y el **Dr. Jaime José Rodríguez Rivas** y cede los derechos del trabajo titulado **“Implementación de un Convertidor PWM Trifásico Conectado a la Red con Factor de Potencia Unitario”**, al Instituto Politécnico Nacional para su difusión, con fines académicos y de investigación.

Los usuarios de la información no deben reproducir el contenido textual, gráficas o datos del trabajo sin el permiso expreso del autor y/o directores del trabajo. Este puede ser obtenido escribiendo a las siguientes direcciones **enrique\_r\_o@live.com.mx**, **tasian@ipn.mx**, **jjrodriguezr@ipn.mx**. Si el permiso se otorga, el usuario deberá dar el agradecimiento correspondiente y citar la fuente del mismo.

  
Ing. Enrique Oguhel Ramírez Ortega  
Nombre y firma

## **DEDICATORIA**

*A mi Padre Enrique Ramírez Hernández y a mi Madre María Juana Socorro Ortega Badillo por inculcarme siempre que la preparación académica es primordial para el desarrollo y bienestar personal.*

*A mi esposa Jessica Cervantes Camacho por el apoyo incondicional que me ha brindado durante todos estos años.*

*A mis hijos Víctor Enrique Ramírez Cervantes y Luis Enrique Ramírez Cervantes por ser mi “motor” para superarme día con día.*

*GRACIAS por su infinito amor.*

## **AGRADECIMIENTOS**

*Al creador por darme fortaleza y sabiduría para culminar esta etapa trascendental en mi vida en compañía de mis seres queridos.*

*Al CONACYT por la beca otorgada para la realización de la maestría.*

*A mis directores de tesis, el Dr. Jaime José Rodríguez Rivas y el M. en C. Tomás Ignacio Asiaín Olivares por los conocimientos y el apoyo brindados para llevar a cabo este trabajo de tesis.*

*A los Doctores: Leszek Kawecki Zlotkowska, Daniel Ruíz Vega, Oscar Carranza Castillo, Fermín Pascual Espino Cortés por las observaciones hechas durante la revisión de este trabajo de tesis.*

*A todos los profesores de la Sección de Estudios de Posgrado e Investigación de la Escuela Superior de Ingeniería Mecánica y Eléctrica del IPN, por los conocimientos proporcionados durante mi formación académica.*

*A mis amigos y compañeros de maestría con quienes he tenido el gusto de convivir y compartir experiencia durante estos últimos años.*

## ***RESUMEN***

El desarrollo de esta tesis está dirigido hacia el diseño, simulación e implementación del control de un inversor trifásico conectado a la red eléctrica. Este inversor será utilizado en la generación de potencia activa con factor de potencia unitario. La principal aplicación de este trabajo es en la generación de energía eléctrica utilizando fuentes alternativas de energía como son los generadores eólicos y los paneles solares.

El control del inversor que permite generar solamente potencia activa hacia la red se realiza mediante dos lazos de control de corriente: un lazo se utiliza para controlar la amplitud de la corriente que se inyecta y otro para controlar su fase con respecto al voltaje generado. Un tercer lazo de control se utiliza para sincronizar el inversor con la red eléctrica. Para implementar esta sincronización se utiliza un lazo de seguimiento de fase (PLL).

Durante el trabajo se realiza la simulación del sistema utilizando tres lazos de control, dos para la corriente y uno para la sincronización con la red. En la simulación se utiliza el paquete de programación MATLAB/SIMULINK, con lo que es posible evaluar el desempeño y realizar ajustes en el diseño, facilitándose de esta forma la implementación en el laboratorio. La implementación del sistema se realizó en el laboratorio ligero de Electrónica de Potencia y el hardware utilizado está integrado por dos fuentes de corriente directa (CD) de 300 V conectadas en serie, un inversor de 10 kW, dos inductores con una inductancia total de 3.7 mH, un controlador digital de señales (DSC) marca Freescale y fuentes de alimentación de -15 V, 15 V y 5 V. Se muestran los resultados experimentales obtenidos con el trabajo los cuales son satisfactorios.

## ***ABSTRACT***

The development of this thesis addresses the design, simulation and implementation of the control of a three-phase inverter connected to the utility grid. This inverter will be used in the generation of active power with unity power factor. The main application of this work is the generation of electricity using alternative energy sources such as wind turbines and solar panels.

The inverter control which generates only active power to the grid is provided by two power control loops: a loop is used to control the amplitude of the current injected and another to control the phase with the voltage generated. A third control loop is used to synchronize the inverter with the grid. To implement this timing tracking a loop (PLL) is used.








While working system simulation is performed using three control loops, two for current and one for synchronization with the grid. In the simulation programming package MATLAB / SIMULINK is used, so it is possible to evaluate the performance and make adjustments to the design, thus facilitating the implementation in the laboratory. The implementation of the system was performed in the Power electronics lab and hardware used is composed of two sources of direct current (DC) 300 V connected in series, an inverter 10 kW, two inductors with a total inductance of 3.7 mH, a digital signal controller (DSC) brand Freescale, -15 V, 15 V and 5 V power supplies. The experimental results on the work which are satisfactory are shown.

## ÍNDICE GENERAL

<i>DEDICATORIA</i> .....	iv
<i>AGRADECIMIENTOS</i> .....	v
<i>RESUMEN</i> .....	vi
<i>ABSTRACT</i> .....	vii
<i>ÍNDICE GENERAL</i> .....	viii
<i>ÍNDICE DE FIGURAS</i> .....	xii
<i>ÍNDICE DE TABLAS</i> .....	xv
<i>SIGLAS Y SIMBOLOGÍA</i> .....	xvi
<i>CAPITULO 1.- INTRODUCCIÓN</i> .....	1
1.1    ESTADO DEL ARTE.....	1
1.1.1    CONTROLADORES PARA EL LAZO DE CORRIENTE.....	3
1.1.1.1 CONTROL PI.....	3
1.1.1.2 CONTROL DEADBEAT.....	4
1.1.1.3 CONTROL RESONANTE.....	4
1.1.1.4 OTROS TIPOS DE CONTROL.....	4
1.1.2    ANTECEDENTES.....	5
1.2    JUSTIFICACIÓN DE LA INVESTIGACIÓN.....	5
1.3    OBJETIVO GENERAL.....	6
1.3.1 OBJETIVOS ESPECÍFICOS.....	6
1.4    ALCANCE.....	6
1.5    ESTRUCTURA DE LA TESIS.....	6
<i>CAPITULO 2.- INVERSOR TRIFÁSICO CONECTADO A LA RED Y SU CONTROL</i> .....	8
2.1 INTRODUCCIÓN.....	8
2.2 FILTRO PARA LA CONEXIÓN ENTRE EL INVERSOR Y LA RED ELÉCTRICA.....	8
2.3 INVERSOR TRIFÁSICO FUENTE DE VOLTAJE.....	11
2.4 CONTROL DEL INVERSOR TRIFÁSICO CONECTADO A LA RED.....	11
1.5.1    CONTROLADORES DE CORRIENTE.....	17
2.4.2 LAZO DE ENGANCHE DE FASE (PLL).....	20
2.5 MODULACIÓN POR VECTORES ESPACIALES (SVPWM).....	23



<i>CAPITULO 3.- SIMULACIÓN DEL CONTROL DE UN INVERSOR TRIFÁSICO CONECTADO A LA RED</i> .....	29
3.1 INTRODUCCIÓN.....	29
3.2 MODELO DE LA RED DE CORRIENTE ALTERNA.....	29
3.3 FILTRO RL.....	30
3.4 INVERSOR.....	30
3.5 FUENTE DE CD.....	31
3.6 CONTROLADOR DE SEÑALES DIGITALES .....	31
3.6.1 TRANSFORMACIÓN ABC – $\alpha\beta$ (Transformada de Clarke) .....	32
3.6.2 OBTENCIÓN DEL ANGULO DE POSICIÓN DEL VECTOR DE VOLTAJE UTILIZANDO UN PLL .....	33
3.6.3 TRANSFORMACIÓN $\alpha\beta$ – dq (Transformación de Park).....	34
3.6.4 TRANSFORMACIÓN dq – $\alpha\beta$ (Transformación Inversa de Park).....	35
3.6.5 CONTROLADORES PARA <i>id</i> e <i>iq</i> .....	35
3.6.6 DESACOPLE Y CALCULO DE LOS VOLTAJES DESEADOS .....	37
3.6.7 MODULACIÓN DE ANCHO DE PULSO POR VECTORES ESPACIALES (SVPWM).....	38
3.7 SIMULACIÓN REALIZADA EN MATLAB SIMULINK .....	39
3.7.1 TENSIONES DE LA RED ELÉCTRICA.....	39
3.7.2 CONTROLADOR PI .....	42
3.7.3 CORRIENTE INYECTADA A LA RED ELÉCTRICA .....	44
3.7.4 TENSIONES GENERADAS POR EL INVERSOR.....	45
3.7.5 SINCRONIZACIÓN .....	46
3.7.6 FACTOR DE POTENCIA UNITARIO.....	46
3.7.7 DISTORSIÓN ARMÓNICA TOTAL (THD).....	47
<i>CAPITULO 4.- IMPLEMENTACIÓN DEL SISTEMA EN EL LABORATORIO</i> .....	49
4.1 INTRODUCCIÓN.....	49
4.2.1 DESCRIPCIÓN DEL EQUIPO DE LABORATORIO EMPLEADO EN LA IMPLEMENTACIÓN .....	49
4.2.2 INVERSOR POWEREX.....	49
4.2.3 CONTROLADOR DIGITAL DE SEÑALES (DSC) .....	51
4.2.4 BLINDAJE PARA LA DISMINUCIÓN DE INTERFERENCIAS ELECTROMAGNÉTICAS (EMI).....	54
4.3 ENSAMBLE DEL SISTEMA Y CONSTRUCCIÓN DE LA INTERFAZ DSC-INVERSOR.....	54

4.3.1 CONEXIÓN DE LAS FUENTES DE CD .....	54
4.3.2 ACONDICIONAMIENTO DE SEÑAL DE LOS SENSORES DE VOLTAJE.....	55
4.3.3 ACONDICIONAMIENTO DE SEÑAL DE LOS SENSORES DE CORRIENTE.....	57
4.3.4 ACONDICIONAMIENTO DE LOS PULSOS PWM .....	58
4.3.5 ACONDICIONAMIENTO DE LAS SEÑALES DE ERROR DEL INVERSOR.....	58
4.4 ALGORITMOS DE CONTROL DEL INVERSOR CONECTADO A LA RED .....	61
4.4.1 BEANS EMPLEADOS EN EL CONTROL DE PERIFÉRICOS.....	61
4.4.1.1  BEAN TimerInt .....	61
4.4.1.2  BEAN PWMMC .....	62
4.4.1.4  BEAN PC_Master .....	64
4.4.1.5  BEAN ADC .....	64
4.4.2 BEANS QUE EJECUTAN FUNCIONES PREDISEÑADAS .....	66
4.4.2.1  BEAN MC_ClarkePark.....	66
4.4.2.2  BEAN MC_SpaceVectorMod.....	67
4.4.2.3  BEAN DSP_Func_TFR.....	68
4.5 IMPLEMENTACIÓN DEL PROGRAMA EN EL DSC.....	69
4.5.1 LECTURA DE SEÑALES DE TENSIÓN .....	69
4.5.2 LECTURA DE SEÑALES DE CORRIENTE .....	71
4.5.3 PLL.....	72
4.5.4 CONTROLADORE DE CORRIENTE DE <i>id</i> e <i>iq</i> .....	73
4.5.5 MODULACIÓN DE ANCHO DE PULSOS POR VECTORES ESPACIALES .....	74
<i>CAPITULO 5.- RESULTADOS EXPERIMENTALES</i> .....	75
5.1 RESULTADOS EXPERIMENTALES DEL HARDWARE IMPLEMENTADO .....	75
<i>CAPITULO 5.- CONCLUSIONES Y RECOMENDACIONES</i> .....	81
6.1 CONCLUSIONES.....	81
6.2 RECOMENDACIONES .....	82
6.3 APORTACIONES.....	82
6.4 PONENCIAS EN CONGRESOS .....	83
<i>REFERENCIAS</i> .....	84
<i>APÉNDICE 1. TRANSFORMACIONES DE CLARKE Y PARK</i> .....	88
<i>APÉNDICE 2. SIMULACIÓN DEL ACONDICIONAMIENTO DE SEÑALES</i> .....	92



## *ÍNDICE DE FIGURAS*

FIGURA 1. 1 DIAGRAMA DE PROPÓSITO GENERAL DE INYECCIÓN DE POTENCIA A LA RED A PARTIR DE ENERGÍAS ALTERNATIVAS.....	2
FIGURA 1. 2 DIAGRAMA GENERAL DEL CONTROL DE UN INVERSOR TRIFÁSICO CONECTADO A LA RED.....	3
FIGURA 2. 1 DIAGRAMA GENERAL PARA LA INYECCIÓN DE POTENCIA ACTIVA A LA RED ELÉCTRICA.....	9
FIGURA 2. 2 CIRCUITO EQUIVALENTE REPRESENTANDO LA INYECCIÓN DE POTENCIA A LA RED ELÉCTRICA CON FILTRO L.....	9
FIGURA 2. 3 DIAGRAMA FASORIAL REPRESENTANDO LA INYECCIÓN DE POTENCIA ACTIVA A LA RED ELÉCTRICA CON FILTRO L.....	10
FIGURA 2. 4 (A) INVERSOR TRIFÁSICO.    FIGURA 2.4 (B) TERMINALES DE UN IGBT....	11
FIGURA 2. 5 DIAGRAMA DE VECTORES ESPACIALES DE TENSIONES Y CORRIENTES EN UN INVERSOR TRIFÁSICO CONECTADO A LA RED.....	15
FIGURA 2. 6 DIAGRAMA DE CONTROL DE LA POTENCIA ACTIVA INYECTADA A LA RED POR UN INVERSOR.....	17
FIGURA 2. 7 DIAGRAMA A BLOQUES DEL LAZO CERRADO DE CONTROL DE CORRIENTES <i>id</i> E <i>iq</i> ....	18
FIGURA 2. 8 DIAGRAMA DE BLOQUES DEL PLL.....	20
FIGURA 2. 9 MARCO DE REFERENCIA SÍNCRONO Y VECTOR ESPACIAL TENSIÓN DE LA RED.....	20
FIGURA 2. 10 DIAGRAMA A BLOQUES SIMPLIFICADO DEL PLL EN EL MARCO DE REFERENCIA SÍNCRONO.....	21
FIGURA 2. 11 DIAGRAMAS DE BODE DE LA FUNCIÓN DE TRANSFERENCIA DEL PLL.....	22
FIGURA 2. 12 SECTORES UTILIZANDO MODULACIÓN POR VECTORES ESPACIALES.....	24
FIGURA 2. 13 VOLTAJE DE REFERENCIA POSICIONADO EN EL SECTOR 1.....	25
FIGURA 2. 14 CICLOS ÚTILES GENERADOS PARA CADA FASE.....	27
FIGURA 2. 15 COMPORTAMIENTO DE LOS CICLOS ÚTILES FORMADOS CON LA MODULACIÓN POR VECTORES ESPACIALES.....	28
FIGURA 3. 1 DIAGRAMA GENERAL DE SIMULACIÓN EN SIMULINK.....	29
FIGURA 3. 2 REPRESENTACIÓN DE LA RED ELÉCTRICA.....	29
FIGURA 3. 3 FILTRO RL.....	30
FIGURA 3. 4 (A) BLOQUE DEL MODELO DEL INVERSOR EN SIMULINK.....	30
FIGURA 3. 5 BLOQUE QUE REPRESENTA A UNA FUENTE DE TENSIÓN DE CD.....	31
FIGURA 3. 6 DIAGRAMA GENERAL DEL BLOQUE DSC.....	32
FIGURA 3. 7 (A) BLOQUE PARA EL CÁLCULO DE LA TRANSFORMADA DE CLARKE.....	33
FIGURA 3. 8 BLOQUE DE OBTENCIÓN DEL ÁNGULO DE POSICIÓN DEL VECTOR DE VOLTAJE USANDO PLL.....	34
FIGURA 3. 9 (A) BLOQUE DE LA TRANSFORMADA DE PARK.....	34
FIGURA 3. 10 (A) BLOQUE DE TRANSFORMADA INVERSA DE PARK.....	35
FIGURA 3. 11 (A) BLOQUE DE CONTROLADOR PI.....	36
FIGURA 3. 12 DESACOPLE Y OBTENCIÓN DE <i>ud</i> *.....	37

FIGURA 3. 13 DESACOPLE Y OBTENCIÓN DE $uq^*$ .....	38
FIGURA 3. 14 (A) BLOQUE DE SVPWM.....	38
FIGURA 3. 15 REPRESENTACIÓN DE TENSIONES DE FASE DE LA RED ELÉCTRICA. ....	40
FIGURA 3. 16 Tensión EN LOS EJES A Y B.....	40
FIGURA 3. 17 ÁNGULO DEL VECTOR DE POSICIÓN DE VOLTAJE.....	41
FIGURA 3. 18 Tensión DE LA RED ELÉCTRICA EN EL MARCO DE REFERENCIA SÍNCRONO DQ.....	41
FIGURA 3. 19 INYECCIÓN DE CORRIENTE EN $id$ E $iq$ .....	42
FIGURA 3. 20 VALORES DE VOLTAJE A LA SALIDA DEL CONTROLADOR PI SIN ANTI-WINDUP. ....	42
FIGURA 3. 21 VALORES DE VOLTAJE A LA SALIDA DEL CONTROLADOR PI CON ANTI-WINDUP. ....	43
FIGURA 3. 22 DESACOPLE PARA OBTENER $vd^*$ Y $vq^*$ .....	43
FIGURA 3. 23 CORRIENTES DE FASE GENERADAS POR EL INVERSOR. ....	44
FIGURA 3. 24 CORRIENTES DE FASE GENERADAS POR EL INVERSOR EN EL MARCO DE REFERENCIA ESTACIONARIO. ....	44
FIGURA 3. 25 VOLTAJE DE LÍNEA VAB. ....	45
FIGURA 3. 26 VOLTAJE DE FASE A. ....	45
FIGURA 3. 27 TENSIONES DE FASE DEL INVERSOR Y DE LA RED ELÉCTRICA.....	46
FIGURA 3. 28 SEÑALES DE Tensión Y CORRIENTE SIN DEFASAMIENTO. ....	47
FIGURA 3. 29 DISTORSIÓN ARMÓNICA TOTAL DE LA CORRIENTE (FRECUENCIA).....	47
FIGURA 3. 30 DISTORSIÓN ARMÓNICA TOTAL DE LA CORRIENTE (ORDEN DEL ARMÓNICO).....	48
FIGURA 4. 1 FUENTE DE CD MARCA TDK-LAMBDA, MODELO GEN 300 – 17.....	49
FIGURA 4. 2 INVERSOR MARCA POWEREX, MODELO PP100T120.....	50
FIGURA 4. 3 DSC MC56F84789. ....	51
FIGURA 4. 4 DIAGRAMA GENERAL DEL DSC 56F84789. ....	52
FIGURA 4. 5 JAULA DE FARADAY EN EL INVERSOR. ....	54
FIGURA 4. 6 DIAGRAMA ELÉCTRICO DE LA CONEXIÓN DE LAS FUENTES Y EL INVERSOR USANDO LOS DIODOS DE PROTECCIÓN.....	54
FIGURA 4. 7 AMPLIFICADOR INVERSOR.....	55
FIGURA 4. 8 AMPLIFICADOR SUMADOR INVERSOR.....	56
FIGURA 4. 9 SEGUIDOR DE VOLTAJE. ....	56
FIGURA 4. 10 DIAGRAMA GENERAL DEL ACONDICIONAMIENTO DE SEÑAL DEL SENSOR DE VOLTAJE. ....	57
FIGURA 4. 11 DIAGRAMA GENERAL DEL ACONDICIONAMIENTO DE SEÑAL DEL SENSOR DE CORRIENTE. ....	57
FIGURA 4. 12 DIAGRAMA DE CONEXIÓN DE LAS SEÑALES PWM DEL DSC AL INVERSOR. ....	58
FIGURA 4. 13 DIAGRAMA DE CONEXIÓN DE LAS SEÑALES DE FALLA DEL INVERSOR AL DSC.....	59
FIGURA 4. 14 FOTOGRAFÍA DE LA INTERFAZ DSC-INVERSOR. ....	60
FIGURA 4. 15 CONFIGURACIÓN DEL BEAN TIMERINT.....	61
FIGURA 4. 16 CONFIGURACIÓN DEL BEAN PWMMC. ....	62
FIGURA 4. 17 CONFIGURACIÓN DEL BEAN EXTINT.....	63
FIGURA 4. 18 CONFIGURACIÓN DEL BEAN PC_MASTER.....	64
FIGURA 4. 19 CONFIGURACIÓN DEL BEAN ADC.....	65
FIGURA 4. 20 FUNCIONES DEL BEAN MC_CLARKEPARK.....	66
FIGURA 4. 21 FUNCIONES DEL BEAN MC_SPACEVECTORMOD.....	68
FIGURA 4. 22 FUNCIONES DEL BEAN DSP_FUNC_TFR. ....	68

FIGURA 4. 23 MEDICIÓN DE VOLTAJES DE LA RED. ....	70
FIGURA 4. 24 MEDICIÓN DE CORRIENTES DE LA RED. ....	71
FIGURA 4. 25 IMPLEMENTACIÓN DEL PLL. ....	72
FIGURA 4. 26 DIAGRAMA DE FLUJO DE LA IMPLEMENTACIÓN DE LOS CONTROLADORES DE CORRIENTE. ....	73
FIGURA 4. 27 DIAGRAMA DE FLUJO DEL DESARROLLO DEL SVPWM. ....	74
FIGURA 5. 1 TENSIÓN DE LA FASE A. ....	75
FIGURA 5. 2 TENSIONES DE LA RED TRIFÁSICA DEL LABORATORIO. ....	76
FIGURA 5. 3 TENSIONES DE LA RED DEL LABORATORIO EN EL MARCO DE REFERENCIA ESTACIONARIO. ....	76
FIGURA 5. 4 TENSIONES DE LA RED DEL LABORATORIO EN EL MARCO DE REFERENCIA SÍNCRONO ROTATORIO. ....	77
FIGURA 5. 5 ÁNGULO DEL VECTOR DE POSICIÓN DE VOLTAJE OBTENIDO CON EL PLL. ....	77
FIGURA 5. 6 ÁNGULO DEL VECTOR DE POSICIÓN DE VOLTAJE OBTENIDO CON EL PLL CON REFERENCIA EN LA FASE A. ....	78
FIGURA 5. 7 VOLTAJES GENERADOS POR CADA PIERNA DEL INVERSOR. ....	78
FIGURA 5. 8 PWM COMPLEMENTARIO CON TIEMPO MUERTO. ....	79
FIGURA 5. 9 CORRIENTES CONTROLADAS PARA INYECCIÓN DE POTENCIA ACTIVA. ....	79
FIGURA 5. 10 INYECCIÓN DE POTENCIA ACTIVA A LA RED DE LA FASE A. ....	80

## *ÍNDICE DE TABLAS*

TABLA 2. 1 ASIGNACIÓN DE VECTORES ESPACIALES.....	23
TABLA 2. 2 COEFICIENTES DE LOS SEIS SECTORES UTILIZANDO LA TÉCNICA DE VECTORES ESPACIALES.....	26
TABLA 2. 3 VALORES DE CICLO ÚTIL PARA CADA SECTOR.....	27
TABLA 3. 1 PARÁMETROS UTILIZADOS EN LA SIMULACIÓN.....	36
TABLA 4. 1 CONFIGURACIÓN DEL CONECTOR PARA EL DSC.....	50

## ***SIGLAS Y SIMBOLOGÍA***

Término	Significado
PWM	Modulación por Ancho de Pulsos
IGBT	Transistor Bipolar de Compuerta Aislada, por sus siglas en inglés
MOSFET	Transistor de Efecto de Campo Metal-Óxido-Semiconductor, por sus siglas en inglés
CD	Corriente Directa
CA	Corriente Alterna
L	Inductancia
C	Capacitancia
PLL	Lazo de enganche de faso o lazo de sincronización de fase
SRFPLL	Lazo de sincronización de fase en el marco de referencia síncrono
SVPWM	Modulación por ancho de pulsos por vectores espaciales
$i_{abc}$	Corrientes en el marco de referencia trifásico
$e_{abc}$	Tensiones en el marco de referencia trifásico
$i_{\alpha}, i_{\beta}$	Corrientes en el marco de referencia estacionario
$e_{\alpha}, e_{\beta}$	Tensiones en el marco de referencia estacionario
$i_d, i_q$	Corrientes en el marco de referencia síncrono
$e_d, e_q$	Tensiones en el marco de referencia síncrono
$u'_d, u'_q$	Tensiones a la salida de un controlador en el marco de referencia síncrono
$i^*_d, i^*_q$	Corrientes de referencia en el marco de referencia síncrono
$u^*_d, u^*_q$	Tensiones de referencia en el marco de referencia estacionario
$u^*_{\alpha}, u^*_{\beta}$	Tensiones de referencia en el marco de referencia síncrono
$\theta$	Ángulo del vector de posición de la tensión
PI	Controlador Proporcional Integral



$\Omega$	Ohms
H	Henrys
$i$	Corriente instantánea
$v$	Tensión instantánea generada por el inversor
$e$	Tensión instantánea de la red eléctrica
R	Resistencia
$X_L$	Reactancia inductiva
$\bar{I}$	Vector de corriente
$\bar{E}$	Vector de la tensión de la red eléctrica
$\bar{V}$	Vector de la tensión generada por el inversor
$\bar{V}_R$	Vector de la tensión en la resistencia del filtro
$\bar{V}_L$	Vector de la tensión en la inductancia del filtro
$E$	Amplitud de la tensión de la red eléctrica
$f_{sw}$	Frecuencia de conmutación de los IGBT's
$\Delta I$	Rizo de la corriente
THD	Distorsión armónica total
G	Terminal compuerta del IGBT
C	Terminal colector del IGBT
E	Terminal emisor del IGBT
V	Volts
A	Amperes
Cos	Coseno
$\omega$	Frecuencia angular
$t$	Tiempo
$s$	Operador en dominio de Laplace

$\tau$	Constante de tiempo del filtro
DSC	Controlador de señales digitales
$G_d(s)$	Función de transferencia de retardo en el dominio de Laplace
$T_s$	Tiempo de muestreo
$G_f(s)$	Función de transferencia del filtro en el dominio de Laplace
$G_{PI}(s)$	Función de transferencia del controlador PI en el dominio de Laplace
$K_p$	Constante proporcional del controlador PI de corrientes
$K_i$	Constante integral del controlador PI de corrientes
$\tau_i$	Constante de tiempo del integrador
$H(s)$	Función de transferencia del lazo cerrado para el controlador de corrientes
$\omega_n$	Frecuencia natural no amortiguada del sistema de control de corrientes
$\zeta$	Factor de amortiguamiento del sistema de control de corrientes
Sin	Seno
$\theta'$	Ángulo estimado del vector $\bar{E}$
$e_q^*$	Tensión de referencia en el eje q en el marco de referencia síncrono
$\omega^*$	Frecuencia angular de referencia de la red eléctrica
$\omega_c$	Variable de control que es sumada con $\omega^*$
$\omega$	Frecuencia angular de la red eléctrica
$H_{PLL}(s)$	Función de transferencia del PLL en el dominio de Laplace
$K_{p\ PLL}$	Constante proporcional del controlador PI del PLL
$K_{i\ PLL}$	Constante integral del controlador PI del PLL
$\zeta_{PLL}$	Factor de amortiguamiento para el PLL
$\omega_{n\ PLL}$	Frecuencia natural para el PLL
SVPWM	Modulación por ancho de pulsos por vectores espaciales
$V_{ref}$	Voltaje de referencia para la modulación

$T_{PWM}$	Periodo de la señal PWM
$T_{V1}$	Tiempo en el que se aplica el vector V1
$T_{V2}$	Tiempo en el que se aplica el vector V2
$T_{V3}$	Tiempo en el que se aplica el vector V3
$T_{V4}$	Tiempo en el que se aplica el vector V4
$T_{V5}$	Tiempo en el que se aplica el vector V5
$T_{V6}$	Tiempo en el que se aplica el vector V6
$T_{nulo}$	Tiempo en el que se aplican los vectores V7 y V8
$V_x$	Normalización de la magnitud de los vectores espaciales
$V_{CD}$	Voltaje de corriente directa
$V_{LL(rms)}$	Voltaje de línea rms
$V_{ABC(rms)}$	Voltaje de fase rms



## ***CAPITULO 1.- INTRODUCCIÓN***

### **1.1 ESTADO DEL ARTE**

En los últimos años se ha tenido un incremento en el uso de las energías renovables para la generación de energía eléctrica, entre estas se encuentran la energía solar, la energía eólica y la energía generada por celdas de hidrogeno [1]-[2]. Lo anterior es debido a la necesidad de reducir la generación de electricidad mediante el uso de combustibles fósiles y la creciente demanda de electricidad [2]. Actualmente los sistemas de generación de energías renovables son ampliamente estudiados y se están desarrollando nuevas tecnologías aplicadas a este tipo de generación de energía eléctrica. Los sistemas autónomos de generación de energía eléctrica a partir de energías renovables pueden proporcionar tensiones de corriente alterna para aplicaciones domésticas e industriales en sistemas de generación distribuida, ya que la generación no se centraliza en un sitio en específico [3]-[4]. La generación distribuida de energía a partir de fuentes renovables provee una mejor calidad de tensión eléctrica y más confiabilidad para suministrarse a industrias que requieren servicio ininterrumpido [4].

Los sistemas conectados a la red eléctrica pueden generar potencia activa que es inyectada utilizando un lazo de control de corriente, esto se hace para evitar que se consuma potencia reactiva de la red y únicamente se aporte potencia activa. Hay muchas técnicas de control de corriente que se han desarrollado por medio del uso de inversores trifásicos conectados a la red eléctrica, estas técnicas de control tienen una estructura similar con un lazo cerrado de corriente y realizan dos tareas importantes: la primera de compensar el error de corriente y la segunda es la generación de PWM (modulación por ancho de pulsos por sus siglas en inglés) [1], [5]-[7]. En la sección 1.1.1 se describen algunos tipos de los controles más utilizados.

La generación de electricidad a partir de energías renovables ha provocado el incremento en la aplicación de los dispositivos de electrónica de potencia conectados a la red eléctrica. Los convertidores conformados por dispositivos de electrónica de potencia más utilizados en la generación de potencia activa a la red son los convertidores CD-CA trifásicos también conocidos como inversores trifásicos, los cuales están conformados por seis transistores que normalmente son IGBT's o MOSFET's [8].

La conexión se realiza colocando una impedancia entre el inversor y la red eléctrica, típicamente lo que suele conectarse es un reactor, también conocido como filtro L, aunque también hay filtros LC y filtros LCL para interconexión con la red [9]-[10]. La impedancia es el elemento que permite aplicar un control de corriente y además tiene la función de filtro de corriente, es decir que existe un filtraje de armónicos provocados por la señal PWM de tensión generada por el inversor, de esta manera la señal de corriente que es inyectada a la red tendrá un porcentaje bajo de distorsión armónica [11]. En el apartado 2.2 se describe la manera de diseñar el filtro.

Para la sincronización de la tensión generada con el inversor y la tensión de la red se necesita obtener el ángulo del vector de posición de la señal trifásica de la tensión de la red. Esto es



necesario para asegurar únicamente la inyección de potencia activa a la red eléctrica, es por esto que el lazo de enganche de fase (PLL, por sus siglas en inglés) es considerado como una parte importante de los sistemas de generación de potencia a la red [12], [18]. Existen diversos métodos para implementar el PLL [19]. El PLL utilizado en esta aplicación es el SRF-PLL (lazo de enganche de fase en el marco de referencia síncrono, por sus siglas en inglés), debido a que el control del PLL es desarrollado en el marco de referencia síncrono de las señales de tensión de la red, en donde la componente de tensión  $q$  es tomada como la señal de error del controlador PI implementado para el enganche de fase [1], [19]. En la Figura 1.1 se muestra el propósito general de la inyección a la red utilizando energías alternativas y en la Figura 1.2 se muestra el diagrama del sistema de control para un inversor trifásico conectado a la red.

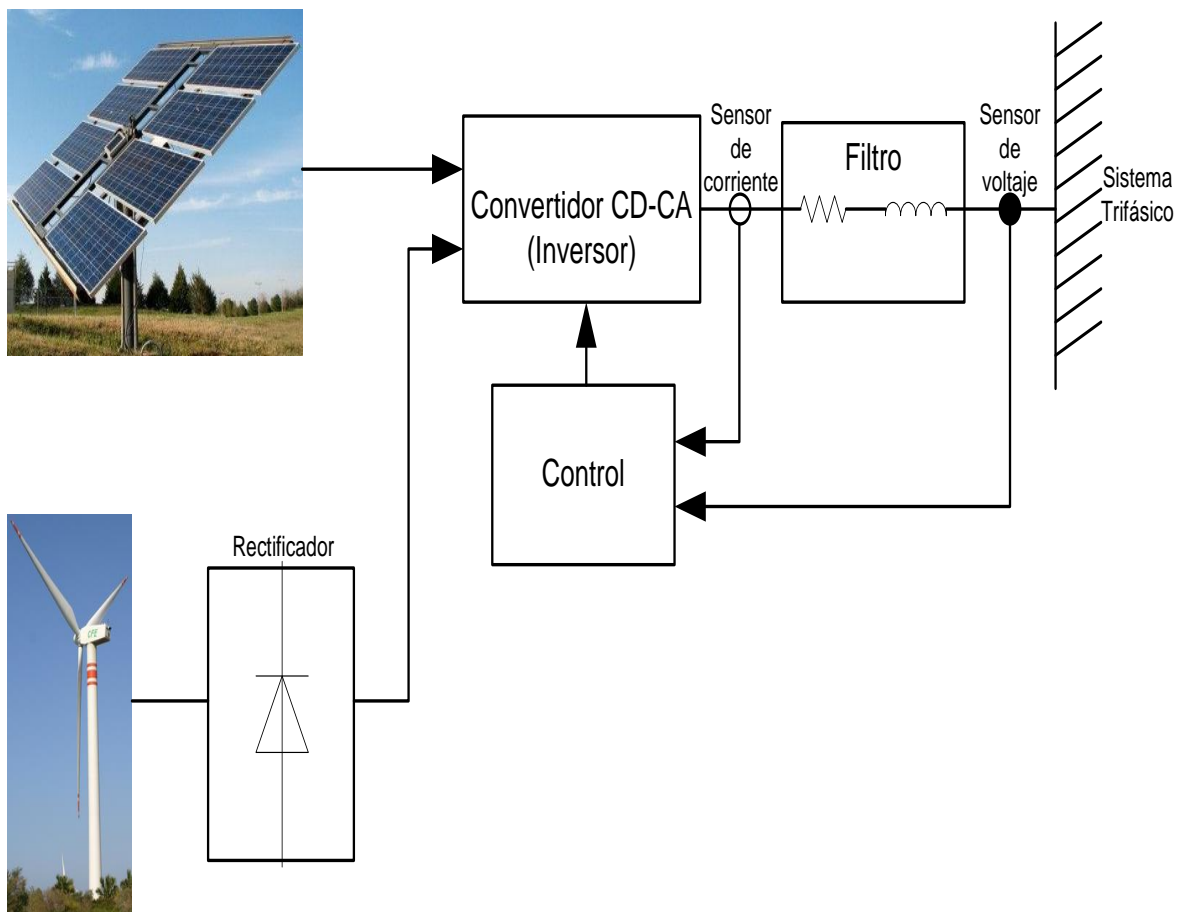


Figura 1. 1 Diagrama de propósito general de inyección de potencia a la red a partir de energías alternativas.

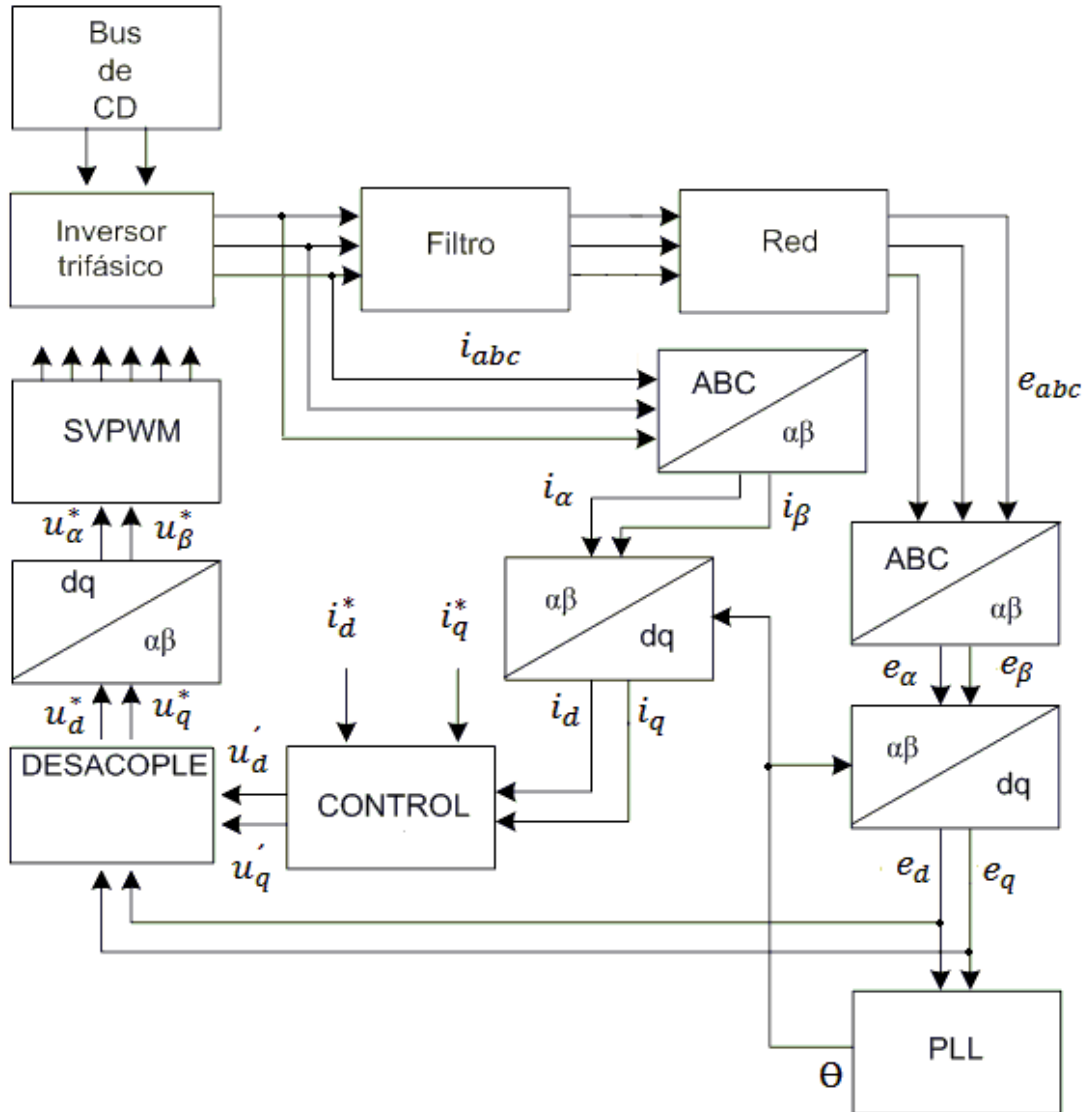


Figura 1. 2 Diagrama general del control de un inversor trifásico conectado a la red.

## 1.1.1 CONTROLADORES PARA EL LAZO DE CORRIENTE

### 1.1.1.1 CONTROL PI

El control PI clásico es comúnmente usado en convertidores controlados por corriente. Este controlador tiene dos desventajas:

1. Su incapacidad de seguir una referencia sinusoidal sin tener un error en estado estacionario igual a cero.
2. Una baja capacidad de rechazo de perturbaciones debido al pobre desempeño de la acción de la integral cuando el disturbio es de una señal periódica.



Con la finalidad de superar las limitantes del controlador PI usando una señal de referencia sinusoidal y disturbios causados por armónicos, el control PI es implementado en un marco de referencia síncrono. En este caso la corriente tiene dos componentes de corriente directa  $i_d$  e  $i_q$ . Estas variables son fáciles de regular a un valor deseado aplicando un control PI ya que al ser valores de corriente directa, el error en estado estacionario si puede ser cero, además al cerrar el lazo de control tiene un buen rechazo a las perturbaciones [1], [13].

#### 1.1.1.2 CONTROL DEADBEAT

El control “Deadbeat” pertenece a la familia de los controles predictivos. Este control consiste en prever la evolución de la cantidad actual controlada y en base de esta predicción se elige el estado del convertidor (Encendido - Apagado) o la tensión media producida por el convertidor (PWM). El controlador es desarrollado en base al modelo del filtro y de la red. Este control es capaz de seguir señales de referencia sinusoidales, y puede ser implementado de manera totalmente digital. Las desventajas de este controlador es que al considerar la generación del PWM y la saturación del controlador, el control genera una señal de error y problemas de estabilidad [1], [14].

#### 1.1.1.3 CONTROL RESONANTE

Dentro de los sistemas de control para inversores y convertidores CD – CD, el seguir a una señal de referencia periódica ha sido un problema, es por esto que en el caso de control de motores y de inversores conectados a la red se utiliza la transformación de Park para obtener señales continuas y así poder establecer señales de referencia continuas con el fin de que el controlador tenga un buen desempeño. El principio del funcionamiento de este tipo de control consiste en que hay que considerar el modelo de las perturbaciones dentro del modelo del controlador para así obtener un perfecto rechazo. Este tipo de control también se utiliza en combinación con el controlador proporcional [1], [15].

#### 1.1.1.4 OTROS TIPOS DE CONTROL

Además de los controles citados anteriormente, dentro del control de corriente para los inversores trifásicos conectados a la red, existen otros tipos de control que pueden ser aplicados como son el control difuso [16] y el control por redes neuronales [17].

El controlador a utilizar en esta aplicación es el PI debido a su buen desempeño al usar como señales de referencia señales continuas únicamente aplicando las transformaciones de Clark y Park, las cuales no generan ninguna pérdida de tiempo considerable en la ejecución de algoritmo al ser implementadas tanto en simulación digital como en microcontroladores. En el Capítulo 2 se muestra la introducción teórica del controlador PI aplicada a inversores trifásicos conectados a la red.



### 1.1.2 ANTECEDENTES

En 1982 Wetzler F.U. editor de la IEEE publica su primer trabajo acerca de la conexión de energías renovables a la red eléctrica [20].

En 1984 Thomas S. Key realiza una evaluación acerca de la conexión de inversores a la red eléctrica al sistema eléctrico, en donde concluye que la generación de energía distribuida es una opción contundente para incrementar la producción de energía en E.U.A [21].

También en 1984 P. Savary presenta una estrategia de control de corriente instantánea de manera digital usando tiristores [22].

En 1993 la IEEE presenta su estándar 519-1992 en donde muestra los requerimientos para el control de armónicos en los sistemas eléctricos de potencia [23].

En 1998 S. Fukuda y K. Mastsushita publican pruebas de simulación de modelos matemáticos de inversores conectados en paralelo suministrando energía a la red utilizando técnicas de control en el marco de referencia síncrono [24].

También en 1998 Jan Svensson hace un análisis de simulación aplicando control vectorial a un inversor trifásico conectado a la red [25].

En el año 2000 comienza la utilización de IGBT's en inversores conectados a la red [26].

En 2005 se da inicio a hacer mejoras en la modulación por ancho de pulso por vectores espaciales para reducir el tiempo de retardo ocasionado por la generación del PWM [27].

### 1.1.3 APORTACIONES

Dentro de la Sección de Estudios de Posgrado e Investigación (SEPI) de la Escuela Superior de Ingeniería Mecánica y Eléctrica (ESIME) Unidad Zacatenco del Instituto Politécnico Nacional (IPN), no se han realizado trabajos experimentales vinculados a inversores trifásicos conectados a la red eléctrica, por lo que la presente tesis será la base para el inicio de investigaciones aplicadas a inversores conectados a la red eléctrica con el objetivo de inyectar potencia activa a partir de fuentes renovables de energía.

## 1.2 JUSTIFICACIÓN DE LA INVESTIGACIÓN

Actualmente se tiene un crecimiento considerable en el uso de energías alternativas aplicadas a la generación de energía eléctrica, principalmente la energía eólica y la energía solar. Mediante aerogeneradores y módulos fotovoltaicos se puede obtener energía eléctrica que podrá ser generada hacia el sistema eléctrico de potencia.

El uso de convertidores electrónicos de potencia en la utilización de energías alternativas es esencial, ya que permiten la conexión de paneles o aerogeneradores con la red eléctrica.





Dentro de estos convertidores, uno de los más utilizados es el convertidor fuente de voltaje corriente directa (CD) – corriente alterna (CA), el cual requiere de inductores de acoplamiento con la red.

La frecuencia del lado de alterna es impuesta por la frecuencia de la red eléctrica es por esto que debe de existir una sincronización entre la señal de tensión de la red y la señal de tensión generada por el inversor. Variando la fase y magnitud de los fasores de tensión a la salida del convertidor, se puede controlar el flujo de potencia activa y reactiva hacia la red eléctrica. En este trabajo el objetivo es inyectar corriente a la red eléctrica y obtener un factor de potencia unitario.

Debido a lo anterior se implementó en el laboratorio este tipo de convertidor así también la circuitería electrónica necesaria para su funcionamiento. Este convertidor tiene gran aplicación en la inyección de potencia activa a la red desde pocos kW hasta MWs. Por todo lo anterior resulta esencial abrir esta línea de investigación en el grupo de electrónica de potencia del programa de posgrado.

### 1.3 OBJETIVO GENERAL

Implementación de un convertidor PWM trifásico conectado a la red eléctrica con factor de potencia unitario.

#### 1.3.1 OBJETIVOS ESPECÍFICOS

- Diseñar el filtro que se conectará entre el convertidor y la red eléctrica trifásica.
- Estudiar los diferentes métodos de control para el inversor y elegir el idóneo para la aplicación.
- Simular el comportamiento estático y dinámico del inversor.
- Programar los algoritmos de lectura de datos y de control en el DSC (controlador de señales digitales, por sus siglas en inglés).
- Realizar pruebas en el laboratorio durante la implementación del prototipo.

### 1.4 ALCANCE

En esta tesis se lleva a cabo el planteamiento teórico, la simulación del control para un inversor trifásico conectado a la red así como los conceptos analíticos para desarrollar el control, además se realizan la implementación física en el laboratorio y las pruebas experimentales del prototipo.

### 1.5 ESTRUCTURA DE LA TESIS

#### **Capítulo 1. Introducción.**

Se describen las partes que conforman a un inversor trifásico que es conectado a la red, se presenta una breve reseña histórica la cual comienza en la década de los 80 acerca de la investigación de este tipo de tecnología que es aplicada a la generación de electricidad a partir de



energías alternativas. Se describen algunos tipos de controles utilizados en los inversores trifásicos que son utilizados para la inyección de potencia activa a la red, se justifica y plantea el objetivo general, los objetivos específicos y los alcances de la investigación.

## **Capítulo 2. Inversor Trifásico Conectado a la Red y su Control.**

Se describe el modelo del inversor trifásico, el filtro y la red así como la realización del desarrollo matemático del control utilizado y de la técnica de sincronización del inversor con la red eléctrica.

## **Capítulo 3. Simulación del Control de un Inversor Trifásico Conectado a la Red.**

Se realiza el diseño del filtro y la simulación del control de un inversor trifásico conectado a la red, obteniéndose las formas de onda de acuerdo a la respuesta del controlador.

## **Capítulo 4. Implementación del Sistema en el Laboratorio.**

Se efectúa la descripción de la construcción y ensamble del hardware necesario para la implementación del control del inversor conectado a la red. Se describe el funcionamiento del equipo utilizado en la implementación y los algoritmos utilizados en la lectura de datos, control y generación de señales PWM.

## **Capítulo 5. Resultados Experimentales.**

Se presentan la descripción y el análisis de los resultados obtenidos en el laboratorio a partir de la implementación del inversor trifásico conectado a la red eléctrica.

## **Capítulo 6. Conclusiones y Recomendaciones.**

Se realiza una valoración de los resultados obtenidos, se analiza el cumplimiento de los objetivos de la tesis, se proponen sugerencias de cómo mejorar el hardware y el software desarrollados y se dan las recomendaciones para trabajos futuros.

## **Apéndices**

Se describen las transformaciones de Clark y Park y la definición de vector espacial, también se describen las simulaciones del acondicionamiento de señales provenientes de los sensores para verificar la implementación y se proporcionan los programas de control realizados en CodeWarrior 10.5.



## ***CAPITULO 2.- INVERSOR TRIFÁSICO CONECTADO A LA RED Y SU CONTROL***

### **2.1 INTRODUCCIÓN**

El inversor es el elemento fundamental en la inyección de potencia activa a la red eléctrica a partir de una fuente de tensión de corriente directa como pueden ser paneles solares, una señal rectificadora o baterías. En la Figura 2.1 se muestra el diagrama general del sistema utilizado en este trabajo para la inyección de potencia activa a la red. El inversor debe ser controlado para poder convertir niveles de tensión de corriente directa a corriente alterna, y la modulación de ancho de los pulsos empleada para la generación de señales de corriente alterna debe ser la adecuada de tal forma que se obtenga un bajo nivel de armónicos, lográndose de esta forma una distorsión armónica menor al 5 % [23]. Para inyectar únicamente potencia activa a la red eléctrica se debe aplicar un control mediante el cual se logre un factor de potencia unitario, es decir que la señal de corriente debe estar en fase con la tensión de la red eléctrica, y se realice el control del valor de la corriente que será suministrada a la red.

Otro elemento que se debe considerar es que el índice de modulación de la señal PWM debe ser alto para de esta forma lograr obtener poca diferencia entre el valor de tensión de corriente directa y el valor de la amplitud de la tensión del lado de alterna del inversor [23], [27]. En el esquema mostrado en la Figura 2.1 se observa el inversor conectado a la red a través de un filtro RL y los diferentes bloques del circuito de control. Para la generación de las seis señales PWM que se utilizan en el control de los transistores IGBT, se deben adquirir primeramente las señales de corriente de salida del inversor y las señales de tensiones de fase de la red. Posteriormente se realizan las transformaciones de estas señales a un marco de referencia síncrono donde se implementa el control. En este capítulo se describe el sistema y se presentan los modelos que permiten diseñar los diferentes bloques mostrados en la Figura 2.1.

### **2.2 FILTRO PARA LA CONEXIÓN ENTRE EL INVERSOR Y LA RED ELÉCTRICA**

Uno de los elementos necesarios para la inyección de potencia activa a la red eléctrica es la utilización de una impedancia entre la salida del inversor y la red eléctrica. En este trabajo se utilizan reactores de interconexión entre el inversor y la red, con la finalidad de aplicar un método de control para la corriente que es inyectada a la red eléctrica, además estos reactores realizan la función de filtros de corriente.

Al utilizar un reactor hay que considerar no solo el valor de la inductancia sino también la resistencia del devanado. La manera de representar este elemento es mediante un resistor en serie con la inductancia. El valor de la inductancia se da en Henrys ( $H$ ) y el valor de la resistencia en Ohms ( $\Omega$ ). La impedancia conformada por el inductor y el resistor son valores que se tienen en cuenta en el diseño del controlador aplicado en la inyección de potencia activa a la red. En la Figura 2.1 se muestra un diagrama simplificado de conexión del filtro inductivo con su resistencia en serie.

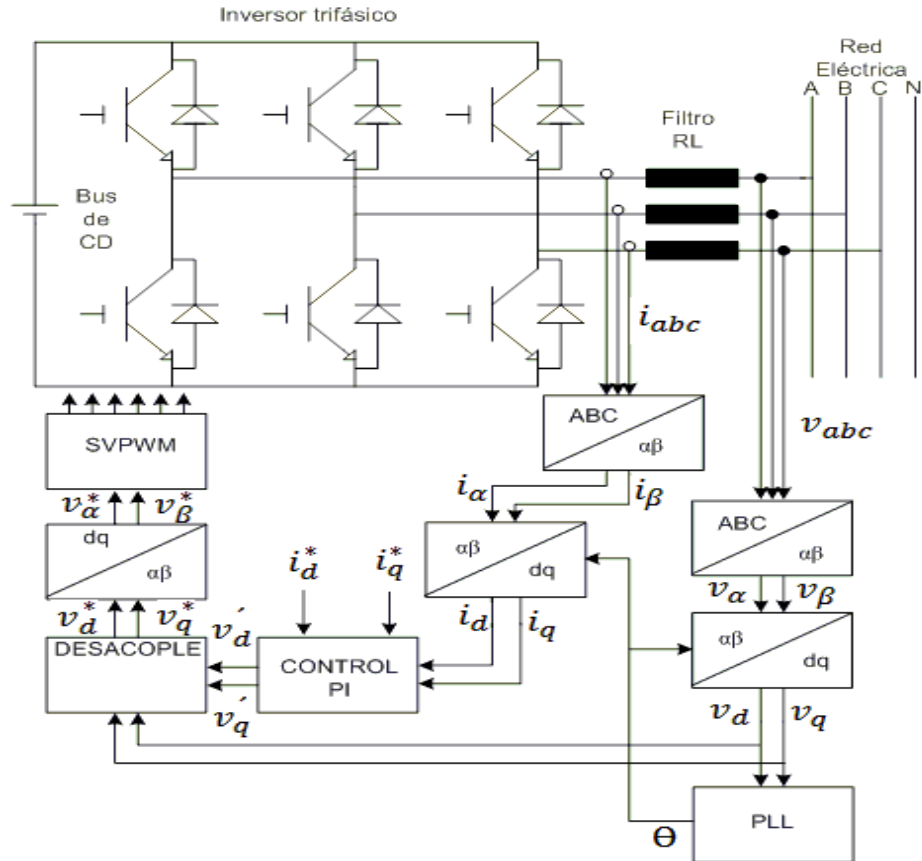


Figura 2. 1 Diagrama General para la inyección de potencia activa a la red eléctrica.

La representación de la inyección de potencia a la red eléctrica puede ser vista a partir de dos fuentes sinusoidales interconectadas por medio de una impedancia RL. En la Figura 2.2 se muestra el circuito equivalente del inversor conectado a la red considerando las componentes fundamentales solamente, donde  $v$  es la fuente de voltaje sinusoidal que representa al inversor,  $e$  es la fuente de voltaje que representa a la red e  $i$  es la corriente.

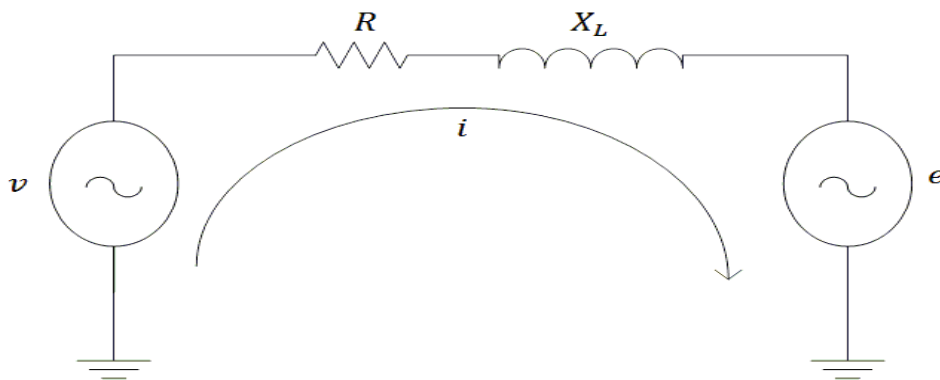


Figura 2. 2 Circuito equivalente representando la inyección de potencia a la red eléctrica con filtro L.



Aplicando leyes de Kirchoff al circuito eléctrico de la Figura 2.2 se tiene la siguiente expresión.

$$\bar{I} = \frac{\bar{V} - \bar{E}}{R + jX_L} \quad (2.1)$$

Mediante el ajuste de la magnitud y fase del fasor  $\bar{V}$ , es posible controlar la magnitud de la corriente  $\bar{I}$ , pudiéndose controlar de esta forma el flujo de potencia activa inyectada a la red eléctrica, además esta inyección de potencia activa se puede realizar manteniendo el factor de potencia constante con un valor igual a la unidad. Esto se ilustra en el diagrama fasorial de la Figura 2.3.

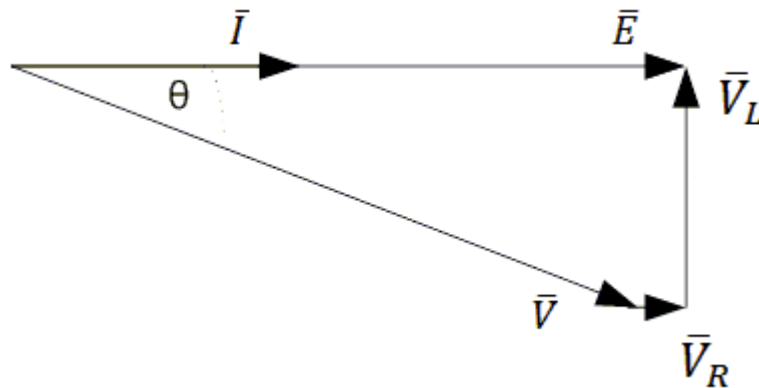


Figura 2. 3 Diagrama fasorial representando la inyección de potencia activa a la red eléctrica con filtro L.

Otra ventaja que tiene la aplicación del filtro inductivo es la reducción de armónicos que son inyectados a la red eléctrica y lograr que la distorsión armónica total (THD) sea menor al 5%. Para la elección de los inductores que serán interconectados entre el inversor y la red eléctrica se tiene la siguiente expresión [28]:

$$L = \frac{E}{4f_{sw}\Delta I} \quad (2.2)$$

Dónde:

$f_{sw}$  es la frecuencia de conmutación del inversor y  $\Delta I$  es el valor del rizo de la corriente de fase y  $E$  es la amplitud de la tensión de la red. Con el valor de inductancia obtenido con esta expresión es suficiente obtener una distorsión armónica total (THD) de la corriente menor al 5% con un  $\Delta I$  igual al 5% de la amplitud de la señal de corriente y queda a criterio del diseñador si tomar este valor de la inductancia u otro mayor. Si se toma un valor de inductancia menor no se asegura que la distorsión armónica total sea menor al 5%, no cumpliendo así con el estándar de la IEEE pero la inyección de corriente puede llevarse a cabo [23], [28].



### 2.3 INVERSOR TRIFÁSICO FUENTE DE VOLTAJE

La función del inversor trifásico es generar tensiones de corriente alterna a partir de una tensión de entrada de corriente directa. El inversor trifásico se encuentra formado por seis IGBT's conectados de la forma mostrada en la Figura 2.4 (a). Cada fase del inversor está compuesta de dos IGBT's uno superior y otro inferior. En el lado trifásico del inversor, cada salida genera una señal trifásica de tensión de corriente alterna a partir de la activación y desactivación de los IGBT's, a este proceso se le llama conmutación. El estado de activación de los IGBT's en cada fase deben de ser complementarios, es decir cuando un IGBT se encuentra activado, el segundo IGBT no debe de estarlo ya que ambos dispositivos no pueden conducir al mismo tiempo debido a que esto provoca un corto circuito entre las terminales del bus de corriente directa.

La activación en los IGBT's del inversor se da por medio de la aplicación de un cero o un uno lógico en su terminal de entrada llamada compuerta, un cero lógico que tiene una tensión de 0V, mantendrá desactivado al IGBT, mientras que un uno lógico, el cual tiene una tensión de 15V ocasionará que el IGBT se encuentre activado. Los voltajes de activación de los IGBT's se aplican entre la compuerta (G) y el emisor (E), según se muestra en la Figura 2.4 (b).

El tiempo de duración y la secuencia de activación dependen de la técnica PWM utilizada.

El inversor trifásico se ilustra en la Figura 2.4.

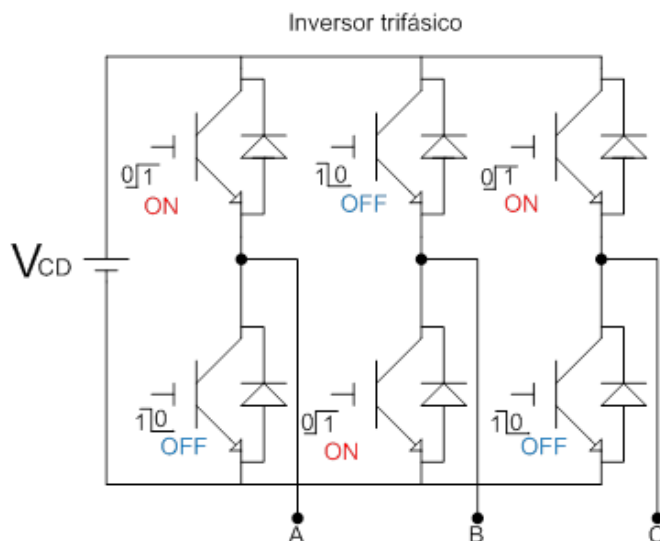


Figura 2.4 (a) Inversor trifásico.

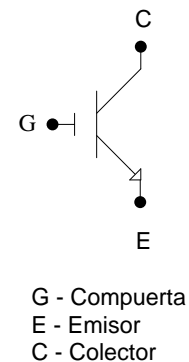


Figura 2.4 (b) Terminales de un IGBT.

### 2.4 CONTROL DEL INVERSOR TRIFÁSICO CONECTADO A LA RED

El sistema de control para el inversor trifásico conectado a la red incluye un control de corriente y la etapa de sincronización a la red eléctrica. Para implementar lo anterior, es necesario partir del modelo del inversor conectado a la red eléctrica [29].

Considerando que las tensiones de la red son trifásicas y simétricas, entonces:



$$e_A = E \cos \omega t \quad (2.3)$$

$$e_B = E \cos\left(\omega t - \frac{2\pi}{3}\right) \quad (2.4)$$

$$e_C = E \cos\left(\omega t + \frac{2\pi}{3}\right) \quad (2.5)$$

Donde  $e_A$ ,  $e_B$  y  $e_C$  son las tensiones por fase de la red eléctrica,  $E$  es la amplitud de las tensiones de fase de la red y  $\omega$  es la frecuencia angular de la red.

Considerando el circuito equivalente por fase mostrado en la Figura 2.2, se pueden plantear las siguientes expresiones:

$$v_A - L \frac{di_A}{dt} - Ri_A - e_A = 0 \quad (2.6)$$

$$v_B - L \frac{di_B}{dt} - Ri_B - e_B = 0 \quad (2.7)$$

$$v_C - L \frac{di_C}{dt} - Ri_C - e_C = 0 \quad (2.8)$$

Donde  $i_A$ ,  $i_B$  e  $i_C$  son las corrientes de salida del inversor y  $v_A$ ,  $v_B$  y  $v_C$  son las tensiones por fase a la salida del inversor,  $L$  representa la inductancia del filtro y  $R$  es la resistencia del filtro. A continuación se muestran las expresiones anteriores representadas en forma matricial.

Considerando el Apéndice A, la transformada de Clarke de un marco de referencia trifásico a un marco estacionario para los voltajes de cada fase de la red es:

$$\begin{bmatrix} e_\alpha \\ e_\beta \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} e_A \\ e_B \\ e_C \end{bmatrix} \quad (2.9)$$

Considerando las ecuaciones (2,6)-(2.8), la ecuación (2.9) se puede escribir:



$$\begin{bmatrix} e_\alpha \\ e_\beta \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_A - L \frac{di_A}{dt} - Ri_A \\ v_B - L \frac{di_B}{dt} - Ri_B \\ v_C - L \frac{di_C}{dt} - Ri_C \end{bmatrix} \quad (2.10)$$

Quedando como resultado.

$$\begin{bmatrix} e_\alpha \\ e_\beta \end{bmatrix} = \begin{bmatrix} v_\alpha - L \frac{di_\alpha}{dt} - Ri_\alpha \\ v_\beta - L \frac{di_\beta}{dt} - Ri_\beta \end{bmatrix} \quad (2.11)$$

Dónde:

$e_\alpha, e_\beta$ - componentes de las tensiones de la red en el marco de referencia estacionario.

$i_\alpha, i_\beta$ - componentes de las corrientes por el filtro en un marco de referencia estacionario.

$u_\alpha, u_\beta$ - componentes de las tensiones a la salida del inversor en un marco de referencia estacionario.

Mediante la transformación de Park (Apéndice A) se tiene:

$$\begin{bmatrix} e_d \\ e_q \end{bmatrix} = \begin{bmatrix} \cos \omega t & \text{sen } \omega t \\ -\text{sen } \omega t & \cos \omega t \end{bmatrix} \begin{bmatrix} e_\alpha \\ e_\beta \end{bmatrix} \quad (2.12)$$

Sustituyendo la ecuación (2.11) en (2.12) se obtiene:

$$\begin{bmatrix} e_d \\ e_q \end{bmatrix} = \begin{bmatrix} \cos \omega t & \text{sen } \omega t \\ -\text{sen } \omega t & \cos \omega t \end{bmatrix} \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} - \begin{bmatrix} \cos \omega t & \text{sen } \omega t \\ -\text{sen } \omega t & \cos \omega t \end{bmatrix} \begin{bmatrix} L \frac{di_\alpha}{dt} \\ L \frac{di_\beta}{dt} \end{bmatrix} - \begin{bmatrix} \cos \omega t & \text{sen } \omega t \\ -\text{sen } \omega t & \cos \omega t \end{bmatrix} \begin{bmatrix} Ri_\alpha \\ Ri_\beta \end{bmatrix} \quad (2.13)$$





Resultando la siguiente expresión:

$$\begin{bmatrix} e_d \\ e_q \end{bmatrix} = \begin{bmatrix} v_d \\ v_q \end{bmatrix} - L \begin{bmatrix} \cos \omega t & \text{sen } \omega t \\ -\text{sen } \omega t & \cos \omega t \end{bmatrix} \frac{d}{dt} \left\{ \begin{bmatrix} \cos \omega t & \text{sen } \omega t \\ -\text{sen } \omega t & \cos \omega t \end{bmatrix}^{-1} \begin{bmatrix} i_d \\ i_q \end{bmatrix} \right\} - R \begin{bmatrix} i_d \\ i_q \end{bmatrix} \quad (2.14)$$

Simplificando:

$$\begin{bmatrix} e_d \\ e_q \end{bmatrix} = \begin{bmatrix} v_d \\ v_q \end{bmatrix} - L \frac{d}{dt} \begin{bmatrix} i_d \\ i_q \end{bmatrix} - R \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \omega L \begin{bmatrix} i_q \\ -i_d \end{bmatrix} \quad (2.15)$$

Dónde:

$e_d, e_q$ - componentes de las tensiones de la red en el marco de referencia síncrono.

$i_d, i_q$ - componentes de las corrientes por el filtro en un marco de referencia síncrono.

$v_\alpha, v_\beta$ - componentes de las tensiones a la salida del inversor en un marco de referencia síncrono.

Entonces las tensiones de salida del inversor trifásico conectado a la red eléctrica en el marco de referencia síncrono están dadas por la siguiente expresión:

$$\begin{bmatrix} v_d \\ v_q \end{bmatrix} = L \frac{d}{dt} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + R \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \omega L \begin{bmatrix} -i_q \\ i_d \end{bmatrix} + \begin{bmatrix} e_d \\ e_q \end{bmatrix} \quad (2.16)$$

La ecuación (2.16) es el modelo matemático del inversor trifásico conectado a la red en el marco de referencia síncrono [30], [31]. Para fijar el valor de las corrientes y lograr que estas se mantengan en fase con las tensiones de la red (factor de potencia unitario), logrando de esta forma solamente la inyección de potencia activa, es necesario incluir lazos de control para las componentes de corrientes  $i_d$  e  $i_q$ .

Partiendo del modelo matemático del inversor trifásico conectado a la red se puede definir la estrategia de control. En la Figura 2.5 se muestra el diagrama de los vectores espaciales (ver Apéndice A) del sistema inversor – filtro RL – red eléctrica (ver figura 2.3) donde el vector espacial tensión de la red ( $\bar{E}$ ) se ha orientado con el eje  $d$ . Los vectores  $\bar{V}, \bar{V}_L$  y  $\bar{V}_R$  son los vectores espaciales de las tensiones de la red, y las caídas en  $L$  y en  $R$  en el filtro. El vector espacial corriente por el filtro se representa por  $\bar{I}$ . Las componentes de estos vectores en los ejes de los marcos de referencia  $\alpha$ - $\beta$  y  $d$ - $q$  se obtienen en las ecuaciones (2.11) y (2.16) [30], [31].

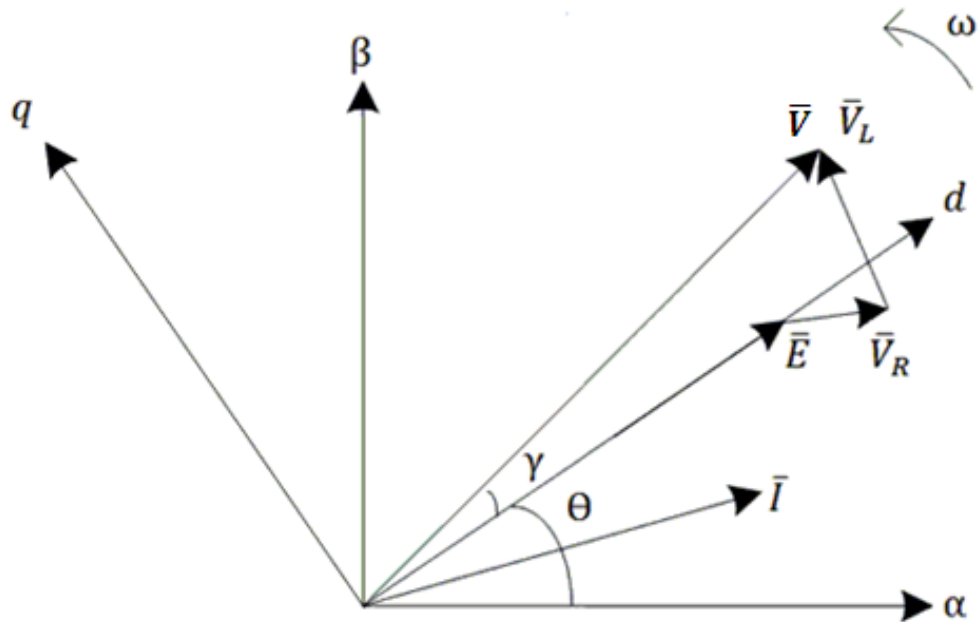


Figura 2.5 Diagrama de vectores espaciales de tensiones y corrientes en un inversor trifásico conectado a la red.

En la Figura 2.5 al quedar orientado el vector  $\vec{E}$  con el eje  $d$  queda:

$$e_d = E \quad (2.17)$$

$$e_q = 0 \quad (2.18)$$

Donde  $E$  es la amplitud de las tensiones de fase de la red. A partir de las ecuaciones (2.17) y (2.18) y de la expresión (2.16) se obtiene:

$$L \frac{di_d}{dt} + Ri_d = v_d - E + \omega Li_q \quad (2.19)$$

$$L \frac{di_q}{dt} + Ri_q = v_q - \omega Li_d \quad (2.20)$$

Considerando:



$$v'_d = L \frac{di_d}{dt} + Ri_d \quad (2.21)$$

$$v'_q = L \frac{di_q}{dt} + Ri_q \quad (2.22)$$

Sustituyendo (2.21) en (2.19) y (2.22) en (2.20) se obtiene:

$$v'_d = v_d^* - E + \omega Li_q \quad (2.23)$$

$$v'_q = v_q^* - \omega Li_d \quad (2.24)$$

Donde el “\*” significa los valores de referencia y la prima indica las variables a la salida de los controladores. La diferencia entre las componentes de tensión  $v'_d$  y  $v'_q$  con las componentes de referencia  $v_d^*$  y  $v_q^*$  es que las primeras solamente dependen de las componentes de corrientes de sus propios ejes (ecs. 2.21 y 2.22) y las segundas dependen no solamente de corrientes de sus propios ejes sino también de los contrarios. De esta forma se puede implementar el desacople de las variables en los lazos de control de la forma en que será descrita a continuación.

Para incluir el control de la corriente del filtro, la cual es inyectada en la red, se supone inicialmente que serán utilizados controladores PI y su justificación será presentada más adelante en este capítulo. Las variables de control de los dos lazos serán  $v'_d$  y  $v'_q$ , siendo las variables controladas las corrientes  $i_d$  e  $i_q$ . Considerando lo anterior se tiene:

$$v'_d = K_p(i_d^* - i_d) + K_i \int (i_d^* - i_d) dt \quad (2.25)$$

$$v'_q = K_p(i_q^* - i_q) + K_i \int (i_q^* - i_q) dt \quad (2.26)$$

Dónde:  $K_p, K_i$ - son las constantes proporcional e integral respectivamente de los controladores.

$i_d^*, i_q^*$ - son valores de referencia de las componentes de corriente  $d - q$ .

$i_d, i_q$ - son valores reales de las componentes de corriente  $d - q$ .



Los valores  $i_d$  e  $i_q$  salen de la medición de las corrientes reales en cada fase del filtro RL, las cuales serán transformadas usando Clarke y Park para obtener las componentes en los ejes  $d - q$ . Los valores de  $K_p$  y  $K_i$  son las mismas para ambos controladores como será establecido a continuación [30] – [32].

Considerando las ecuaciones (2.23), (2.24), (2.25) y (2.26), se puede dibujar el diagrama de control de la potencia activa que es inyectada en la red por el inversor. En la figura 2.6 se observa el diagrama de control.

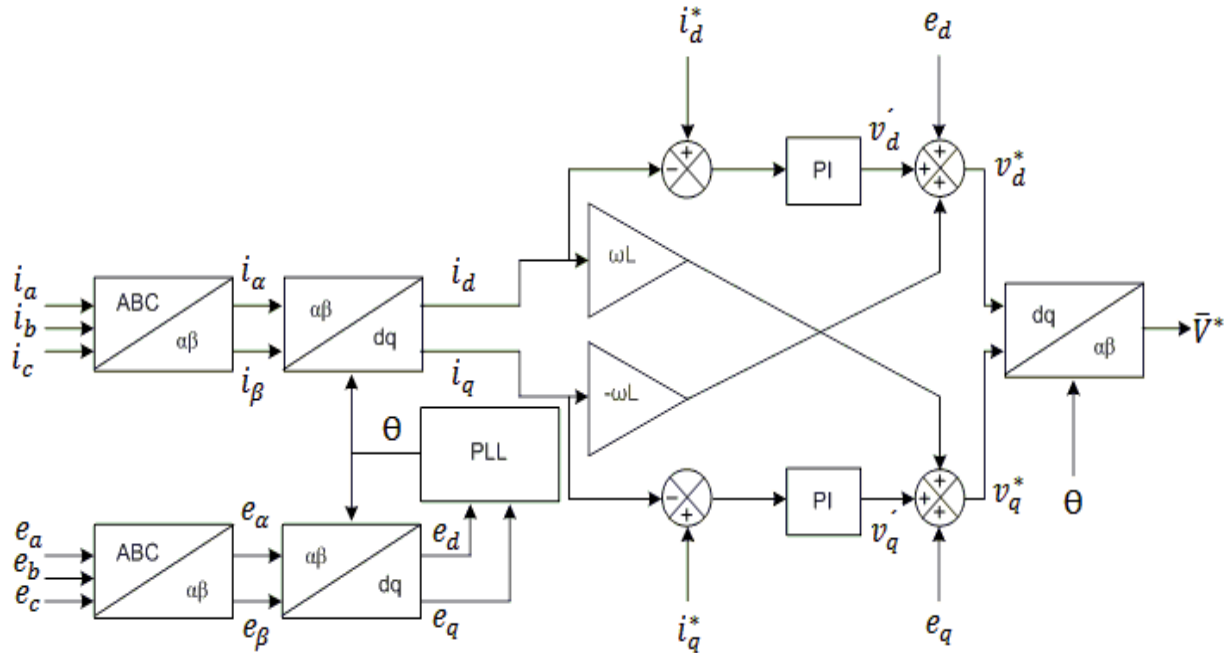


Figura 2. 6 Diagrama de control de la potencia activa inyectada a la red por un inversor.

### 1.5.1 CONTROLADORES DE CORRIENTE

A partir de la ecuación (2.21) y (2.22), aplicando transformada de Laplace se obtiene:

$$i_d = \frac{v'_d}{R + sL} = \frac{1}{1 + \tau s} v'_d \quad (2.27)$$

$$i_q = \frac{v'_q}{R + sL} = \frac{1}{1 + \tau s} v'_q \quad (2.28)$$

Dónde:  $\tau = \frac{L}{R}$  - es la constante del tiempo del filtro.



Para la sintonización del controlador, es necesario incluir un retardo dentro de la función de transferencia en lazo abierto del lazo de control. Este retardo tiene en cuenta el retraso de ejecución de los algoritmos de control y la generación de las señales PWM. La función de transferencia del bloque de retardo que será incluido es [1], [30]:

$$G_d(s) = \frac{1}{1 + 1.5T_s s} \quad (2.29)$$

Dónde:  $T_s$  - es el tiempo de muestreo del sistema.

Teniendo en cuenta las ecuaciones (2.27) y (2.28), se observa que la función de transferencia del filtro es la planta de los lazos de control de la corriente, es decir:

$$G_f(s) = \frac{1}{1 + \tau s} \quad (2.30)$$

Suponiendo un controlador PI la función de transferencia es:

$$G_{PI}(s) = K_p + \frac{K_i}{s} \quad (2.31)$$

En la Figura 2.7 se muestra el lazo de control para las componentes de corriente  $d - q$ .

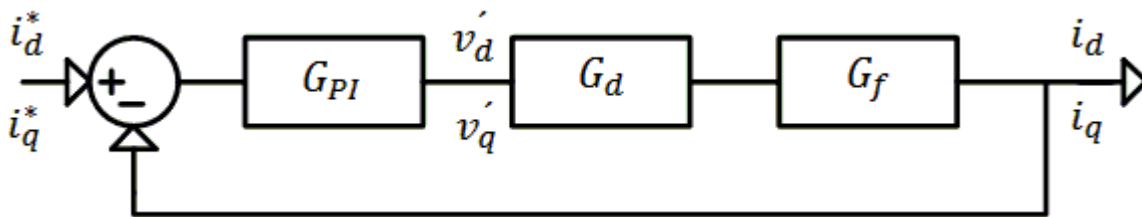


Figura 2.7 Diagrama a bloques del lazo cerrado de control de corrientes  $i_d$  e  $i_q$ .

Considerando la función de transferencia del controlador PI en función de la constante de tiempo del integrador  $\tau_i$ , se tiene:

$$G_{PI}(s) = \frac{K_p(1 + \tau_i s)}{\tau_i s} \quad (2.32)$$

Considerando  $\tau = \tau_i$ , se puede cancelar el cero del controlador con el polo de la función de transferencia del filtro, con lo que se justifica el uso del controlador PI en los lazos de control de corriente. Entonces la función de transferencia en lazo cerrado queda:



$$H(s) = \frac{\frac{2K_p}{3T_s L}}{s^2 + \frac{2}{3T_s} s + \frac{2K_p}{3T_s L}} \quad (2.33)$$

La cual es la función de transferencia de un sistema de segundo orden [1], [31], [33] - [34]. Se tiene que:

$$\omega_n^2 = \frac{2K_p}{3T_s L} \quad (2.34)$$

$$\zeta \omega_n = \frac{1}{3T_s} \quad (2.35)$$

$$e^{-(\zeta/\sqrt{1-\zeta^2})\pi} \quad (2.36)$$

Dónde:  $\omega_n$  - frecuencia natural no amortiguada del sistema.

$\zeta$  - factor de amortiguamiento.

Considerando un sistema óptimamente amortiguado, con 5% de sobretiro de la ecuación (2.36) se obtiene que  $\zeta = 0.707$ , entonces a partir de las ecuaciones (2.32), (2.34) y (2.35) se tiene:

$$K_p = \frac{L}{3T_s} \quad (2.37)$$

$$K_i = \frac{K_p}{\tau_i} \quad (2.38)$$



### 2.4.2 LAZO DE ENGANCHE DE FASE (PLL)

La mejor forma de realizar la sincronización del inversor con la red trifásica es mediante el uso de un PLL. El PLL o lazo de enganche de fase es implementado en el marco de referencia síncrono como aparece en la Figura 2.8 [18].

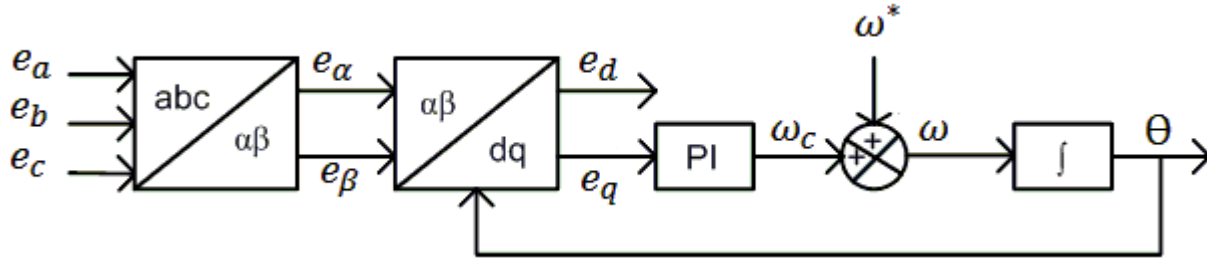


Figura 2. 8 Diagrama de bloques del PLL.

En la Figura 2.8 las tensiones de entrada son las de la ecuación (2.3) a (2.5),  $\omega^*$  es la frecuencia angular de la red (referencia),  $\omega_c$  es la variable de control que al ser sumada con la frecuencia  $\omega^*$  se obtiene la frecuencia real de la red ( $\omega$ ). La integral de la frecuencia da como resultado la posición del vector espacial tensión de la red ( $E$ ). Si el lazo de control está bien sintonizado, el vector de  $\omega$  es la frecuencia real de la red trifásica y  $\theta$  es la posición real del vector  $E$ . El valor de  $\theta$  calculado de esta forma es utilizado como entrada en el bloque de la transformada de Park de la Figura 2.6 [35]. Una explicación que permite una mejor comprensión de lo anterior se puede realizar con el diagrama de la Figura 2.9.

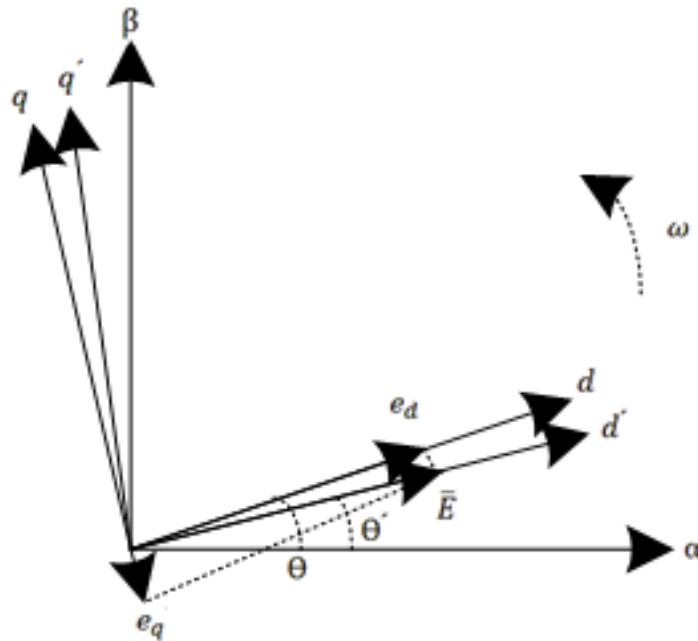


Figura 2. 9 Marco de referencia síncrono y vector espacial tensión de la red.



De la Figura 2.9 se tiene:

$$\begin{bmatrix} e_d \\ e_q \end{bmatrix} = \begin{bmatrix} E \cos(\theta - \theta') \\ E \sin(\theta - \theta') \end{bmatrix} \quad (2.39)$$

Donde:  $\theta'$  - es la posición del eje  $d'$  con respecto a  $\alpha$  y es el ángulo estimado del vector  $\bar{E}$ .

$\theta$  - es el ángulo real del vector  $\bar{E}$ .

Considerando que  $\theta' \approx \theta$ , entonces de la ecuación (2.39) se tiene:

$$e_q = E \sin(\theta - \theta') \approx E(\theta - \theta') \quad (2.40)$$

Y la Figura 2.8 se puede simplificar y obtener la Figura 2.10.

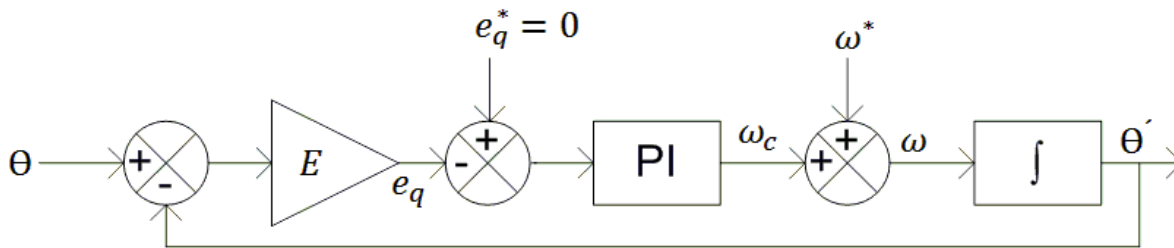


Figura 2. 10 Diagrama a bloques simplificado del PLL en el marco de referencia síncrono.

La sintonización del lazo de control de la Figura 2.10 se realiza para que el valor de  $e_q$  tienda a su valor de referencia  $e_q^* = 0$ . Cuando esto ocurre  $d'q' \rightarrow dq'$  (ver Figura 2.9).

La función de transferencia de lazo cerrado se obtiene a partir de la Figura 2.10 en el dominio de  $s$ .

$$H_{PLL}(s) = \frac{\theta' s}{\theta s} = \frac{K_{pPLL} s + K_{iPLL}}{s^2 + K_{pPLL} s + K_{iPLL}} \quad (2.41)$$

Donde  $K_{pPLL}$  y  $K_{iPLL}$  son las constantes proporcional e integral del controlador del PLL.

La ecuación (2.41) es la función de transferencia de un elemento de segundo orden, donde el factor de amortiguamiento  $\xi_{PLL}$  y la frecuencia natural  $\omega_{nPLL}$  son:





$$\xi_{PLL} = \frac{K_{pPLL}}{2\sqrt{K_{iPLL}}} \quad (2.42)$$

$$\omega_{nPLL} = \sqrt{K_{iPLL}} \quad (2.43)$$

Este sistema de segundo orden tiene sus polos en el lado izquierdo del plano complejo, lo cual es una condición necesaria y suficiente para que el sistema sea estable por lo que, el diseño del lazo de control debe considerar solamente el tipo de respuesta transitoria que se desee y el rechazo al ruido. Para un sistema como el PLL se puede considerar lo siguiente [19], [36]:

1. Un factor de amortiguamiento de  $\xi_{PLL} \approx 0.7 - 1.0$ .
2. Un bajo valor de  $\omega_{nPLL}$  con lo que se logra un ancho de banda estrecho y un alto rechazo al ruido.

Considerando este criterio se seleccionan los valores de  $\xi_{PLL} = 1$  y  $\omega_{nPLL} = 40 \frac{rad}{s}$ , con los cuales se obtienen los valores de las constantes proporcional  $K_{pPLL}$  e integral  $K_{iPLL}$  del controlador:

$$K_{pPLL} = 80$$

$$K_{iPLL} = 1600$$

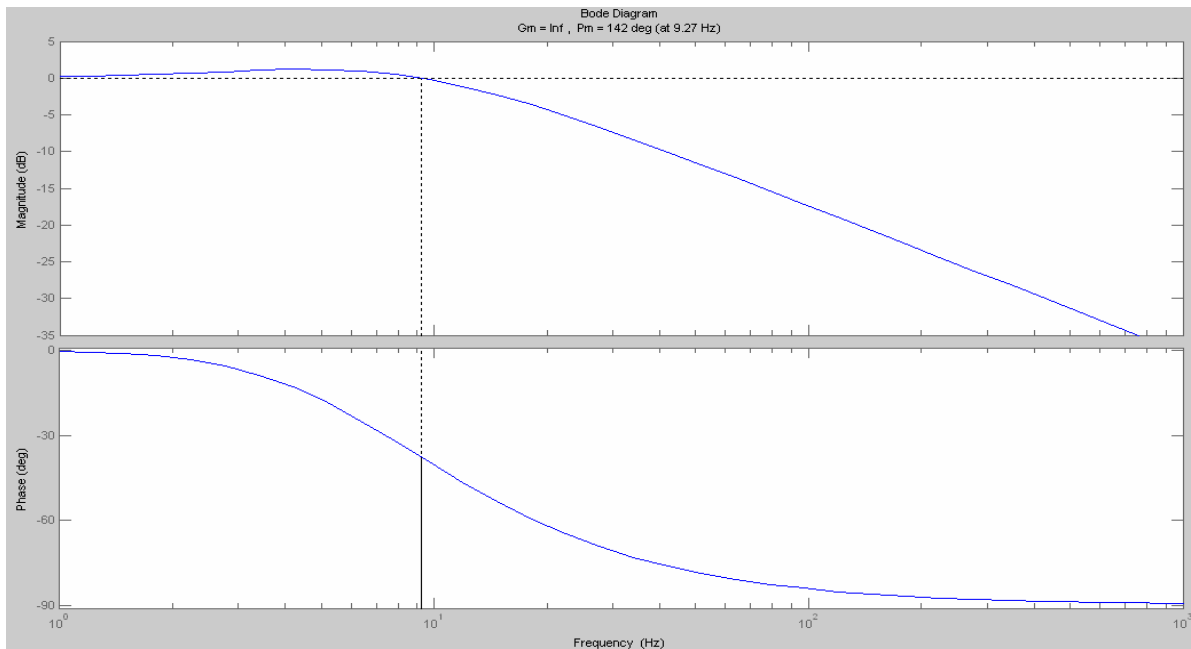


Figura 2. 11 Diagramas de bode de la función de transferencia del PLL.



En las Figura 2.11 se muestra el diagrama de Bode del lazo de control, donde se observa que el efecto de la integral se mantiene, observando el rechazo a altas frecuencias, comportándose como un filtro pasa bajos con lo que se obtiene una alta inmunidad a los armónicos generados por la conmutación. En el siguiente capítulo se probará el diseño del lazo de control del PLL en simulación digital y posteriormente se realizan las pruebas experimentales en el laboratorio.

## 2.5 MODULACIÓN POR VECTORES ESPACIALES (SVPWM)

La modulación del ancho de los pulsos con vectores espaciales necesita adquirir los valores de tensión en el eje alfa y beta, estos son representados por dos vectores, uno llamado vector alfa y el otro llamado vector beta (ver Figura 2.1). Con estos vectores se obtiene la magnitud y el ángulo de los mismos. Conociendo el ángulo se puede saber en qué sector se encuentra el vector de tensión. Una vez conocido el sector, se seleccionan dos de los seis vectores activos, así como dos vectores nulos que se encuentran en el hexágono de referencia, y de esta forma se logran generar los pulsos para la conmutación del inversor [37]. El hexágono y los sectores en que se encuentra dividido se muestran en la Figura 2.12.

La técnica de Modulación de Ancho de Pulsos por Vectores Espaciales o SVPWM por sus siglas en inglés, considera los estados de conmutación permitidos en un inversor trifásico, en los cuales solo un elemento de cada pierna está activo. En la Tabla 2.1 se muestran los ocho posibles vectores que se pueden generar donde un “1” significa que el transistor superior está en conducción en una de las fases (ver Figura 2.1), y un “0” significa que el transistor que conduce es el inferior.

Tabla 2. 1 Asignación de Vectores Espaciales.

Fase A	Fase B	Fase C	Vector espacial asignado
1	0	0	V1
1	1	0	V2
0	1	0	V3
0	1	1	V4
0	0	1	V5
1	0	1	V6
1	1	1	V7
0	0	0	V8

Los vectores espaciales V7 y V8 de la Tabla 1 se consideran nulos. En V7 todos los elementos superiores son activados y en V8 todos los elementos inferiores son activados, sin embargo son utilizados en la generación de la señales PWM. Los vectores espaciales V1 al V6 se colocan formando un hexágono, donde un vector de referencia  $V_{ref}$  rotará siguiendo una trayectoria circular. El vector generado por el inversor a partir de las conmutaciones de los interruptores debe ser lo más cercano posible al vector de referencia. Los vectores espaciales activos delimitan cada uno de los seis sectores del hexágono como se puede apreciar en la Figura 2.12.

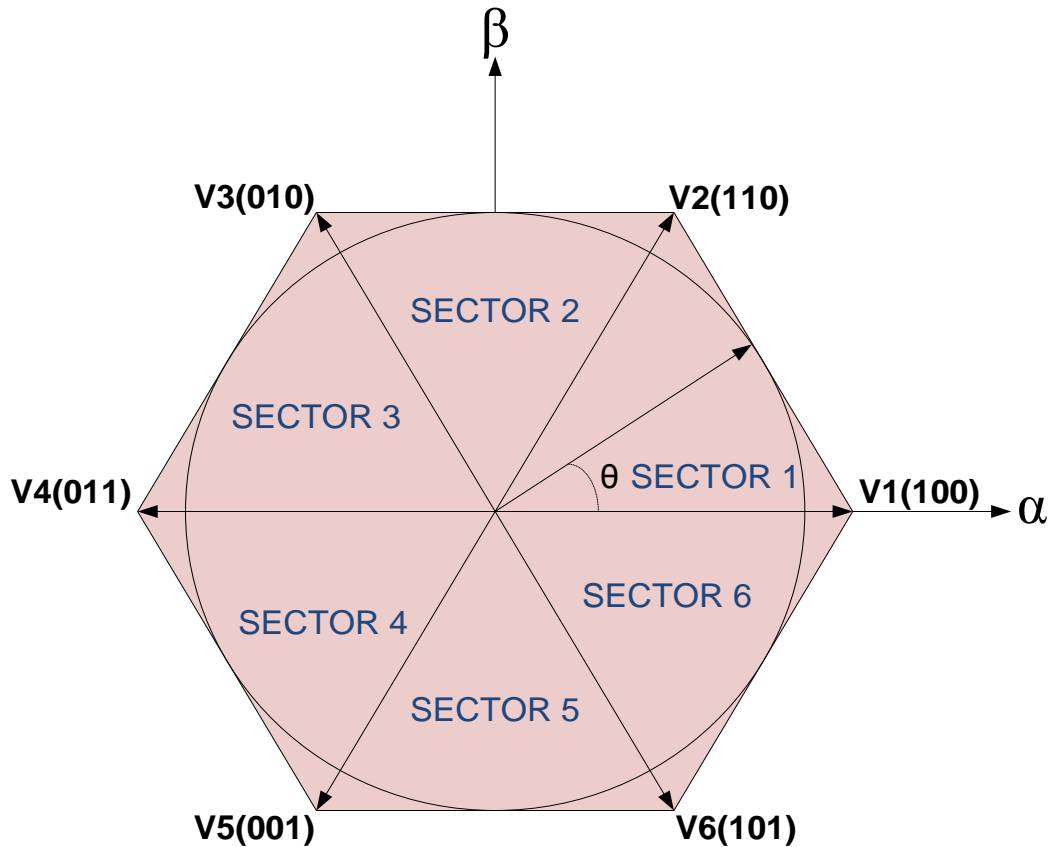


Figura 2. 12 Sectores utilizando Modulación por Vectores Espaciales.

Las proyecciones del vector  $V_{ref}$  sobre los vectores espaciales que delimitan a cada sector indican los dos vectores espaciales que van a generar al vector de voltaje a la salida del inversor.

La suma de los tiempos donde se aplican cada vector espacial más los tiempos que se aplican los vectores nulos es igual al periodo  $T_{PWM}$  de la señal PWM generada. Como ejemplo, en el sector 1 conformado por V1 y V2, el tiempo del periodo total está formado por:

$$T_{PWM} = T_{V1} + T_{V2} + T_{nulo} \quad (2.44)$$

Donde  $T_{V1}$  es el tiempo en el que se aplica el vector V1;  $T_{V2}$  es el tiempo en el que se aplica el vector V2; y  $T_{nulo}$  corresponde al tiempo en el que se aplican los vectores V7 y V8. Cuando el vector  $V_{ref}$  disminuye en su amplitud, el tiempo en que son aplicados los vectores V7 y V8 disminuye y aumenta el tiempo en que son aplicados vectores cero. El vector de referencia  $V_{ref}$  está formado por los dos vectores espaciales de cada sector que recorre. En el sector 1, el vector  $V_{ref}$  está representado por la siguiente expresión:



$$V_{ref} = \frac{T_{V1}}{T_{PWM}} V1 + \frac{T_{V2}}{T_{PWM}} V2 \quad (2.45)$$

Donde los coeficientes  $\frac{T_{V1}}{T_{PWM}}$  y  $\frac{T_{V2}}{T_{PWM}}$  indican en qué proporción se aplican cada vector con respecto al periodo total de cada ciclo de la señal PWM. Se tiene una magnitud máxima de 1 al radio de la circunferencia que toca las aristas del hexágono, de esta manera se establece un vector  $V_{ref}$  de magnitud máxima  $|V_{ref}| = 1$ . Considerando esta normalización la magnitud de los vectores espaciales será de  $|Vx| = \frac{2}{\sqrt{3}}$ ,  $x = 1,2,3,4,5,6$ . En la Figura 2.13 se indican los ángulos formados entre los vectores espaciales y el vector  $V_{ref}$  cuando se encuentra en la mitad del sector 1.

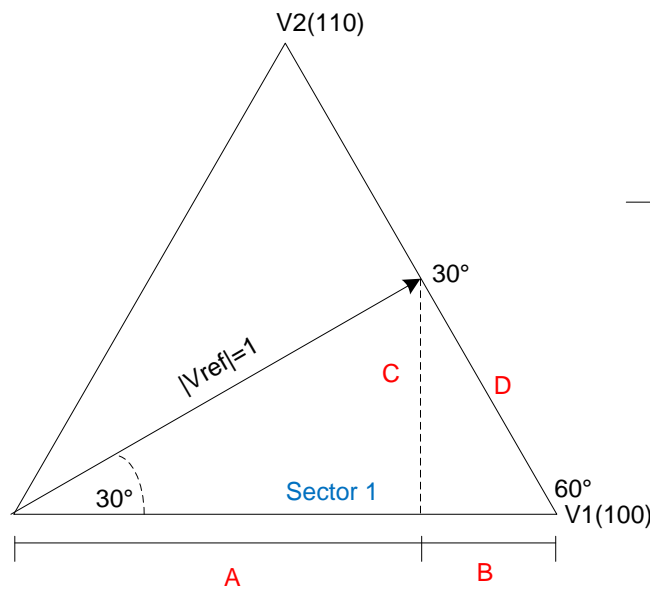


Figura 2. 13 Voltaje de referencia posicionado en el Sector 1.

Usando identidades trigonométricas se obtiene las dimensiones de las secciones A, B, C, D y la magnitud del vector espacial V1.

$$A = |V_{ref}| \cos(30^\circ) = \sqrt{3}/2 \quad (2.46)$$

$$C = |V_{ref}| \sen(30^\circ) = 1/2 \quad (2.47)$$

$$D = C/\cos(30^\circ) = \sqrt{3}/3 \quad (2.48)$$

$$B = D \sen(30^\circ) = \sqrt{3}/6 \quad (2.49)$$



$$|V1| = A + B = \frac{2}{\sqrt{3}} \quad (2.50)$$

El vector de referencia  $V_{ref}$  también puede ser representado por componentes del marco de referencia estacionario  $\alpha - \beta$ . Las nuevas componentes ( $V_\alpha$  y  $V_\beta$ ) tendrán un comportamiento sinusoidal y podrán describir la posición y la magnitud del vector  $V_{ref}$ . En función de las componentes  $V_\alpha$  y  $V_\beta$  es posible encontrar los coeficientes que indican la proporción de los vectores espaciales indicados en la ecuación. Donde la magnitud del vector espacial normalizado se define como  $|V1|, |V2|, |V3|, |V4|, |V5|, |V6| = \frac{2}{\sqrt{3}}$ .

Se definen tres variables:  $X, Y, Z$  en función de  $V_\alpha$  y  $V_\beta$  que son expresiones básicas de los coeficientes de los vectores espaciales en distintos sectores [38].

$$X = V_\beta \quad (2.51)$$

$$Y = \frac{1}{2}(V_\beta + \sqrt{3} \cdot V_\alpha) \quad (2.52)$$

$$Z = \frac{1}{2}(V_\beta - \sqrt{3} \cdot V_\alpha) \quad (2.53)$$

La tabla 2.2 muestra los coeficientes de los vectores espaciales con respecto al recorrido de vector de referencia  $V_{ref}$  en los distintos sectores.

Tabla 2. 2 Coeficientes de los seis sectores utilizando la técnica de Vectores Espaciales.

Sector 1	Sector 2	Sector 3	Sector 4	Sector 5	Sector 6	Variables Auxiliares
$\frac{T_{V2}}{T_{PWM}} = X$	$\frac{T_{V2}}{T_{PWM}} = Y$	$\frac{T_{V4}}{T_{PWM}} = -Y$	$\frac{T_{V4}}{T_{PWM}} = Z$	$\frac{T_{V6}}{T_{PWM}} = -Z$	$\frac{T_{V6}}{T_{PWM}} = -X$	$Taux1$
$\frac{T_{V1}}{T_{PWM}} = -Z$	$\frac{T_{V3}}{T_{PWM}} = Z$	$\frac{T_{V3}}{T_{PWM}} = X$	$\frac{T_{V5}}{T_{PWM}} = -X$	$\frac{T_{V5}}{T_{PWM}} = -Y$	$\frac{T_{V1}}{T_{PWM}} = Y$	$Taux2$



Se crearan dos variables auxiliares:  $Taux1$  y  $Taux2$ , que toman los valores de los coeficientes como se muestra en la Tabla 2. 2. Los valores de ciclo útil variable:  $t_1$ ,  $t_2$ ,  $t_3$  correspondientes a tres pares de señales PWM complementarias se encuentran en función de las variables auxiliares  $Taux1$  y  $Taux2$ .

$$t_1 = \frac{T_{PWM} - Taux1 - Taux2}{2} \quad (2.54)$$

$$t_2 = t_1 + Taux1 \quad (2.55)$$

$$t_3 = t_2 + Taux2 \quad (2.56)$$

A los pares de señales PWM A, PWM B, PWM C se asignan los valores de ciclo útil dependiendo del sector en el que se encuentre el vector  $V_{ref}$ , esto se muestra en la Tabla 2.3.

Tabla 2. 3 Valores de ciclo útil para cada Sector.

Par de señal PWM	Sector 1	Sector 2	Sector 3	Sector 4	Sector 5	Sector 6
PWM A	$t_3$	$t_2$	$t_1$	$t_1$	$t_2$	$t_3$
PWM B	$t_2$	$t_3$	$t_3$	$t_2$	$t_1$	$t_1$
PWM C	$t_1$	$t_1$	$t_2$	$t_3$	$t_3$	$t_2$

En la Figura 2.14 se muestra tres ciclos útiles de señales PWM que se obtienen en el sector 1 cuando el vector  $V_{ref}$  se encuentra justo entre ambos vectores espaciales. Se observa de forma vertical como en conjunto los diferentes niveles en las señales PWM forman los vectores espaciales, además se observa la diferencia en ciclos útil para cada PWM.

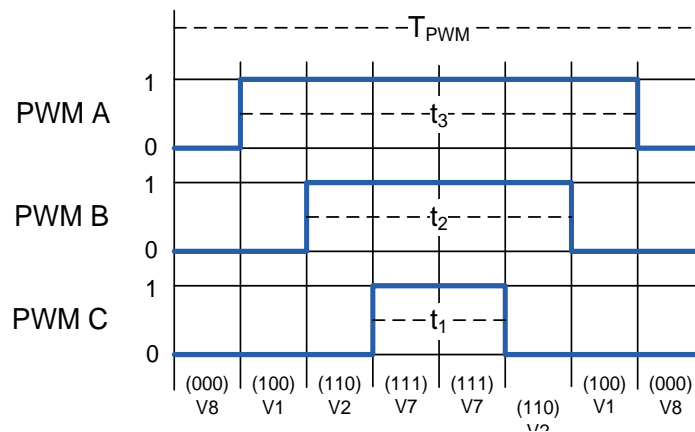


Figura 2. 14 Ciclos útiles generados para cada fase.

El comportamiento que presentan los ciclos útiles para cada par de señales PWM a través de los distintos sectores que recorre el vector  $V_{ref}$  se muestra en la Figura 2.15.

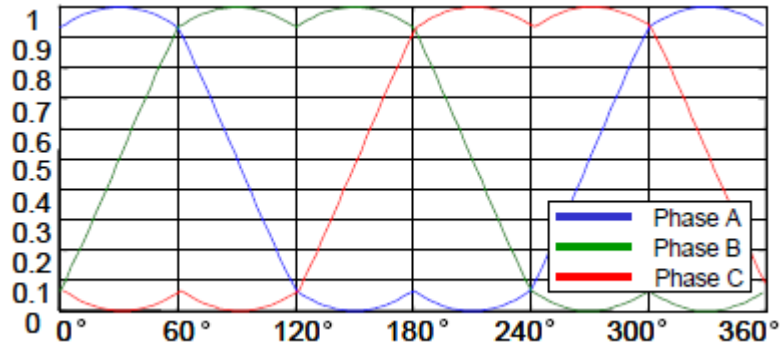


Figura 2. 15 Comportamiento de los ciclos útiles formados con la Modulación por Vectores Espaciales.

Considerando el vector de mayor amplitud que pueda ser generado considerando la zona línea de la modulación (sin sobre modulación), es decir  $V_{ref} = 1$ , la relación de voltaje entre el bus de voltaje de CD del inversor y su salida en voltaje RMS de línea es:

$$V_{LL(rms)} = \frac{V_{CD}}{\sqrt{2}} \quad (2.57)$$

Y la relación de voltaje RMS por fase en la salida del inversor es:

$$V_{ABC (rms)} = \frac{V_{LL(rms)}}{\sqrt{3}} \quad (2.58)$$

La modulación de ancho de pulso por vectores espaciales permite trabajar con un alto índice de modulación lo que se traduce a un alto aprovechamiento de tensión de corriente directa a la entrada del inversor trifásico.



### CAPITULO 3.- SIMULACIÓN DEL CONTROL DE UN INVERSOR TRIFÁSICO CONECTADO A LA RED

#### 3.1 INTRODUCCIÓN

En este capítulo se describen el diseño y simulación del control de un inversor trifásico conectado a la red eléctrica, el cual es utilizado para inyectar potencia activa a la red. El control de la potencia se realiza mediante dos lazos de control de corriente, donde la componente reactiva de la corriente se fija a un valor igual a cero, con el objetivo de lograr factor de potencia unitario y la componente de activa se fija al valor pico de la corriente que se desea inyectar a la red. Finalmente se muestran las señales de corriente y tensión del inversor y la red eléctrica respectivamente. La simulación es desarrollada utilizando la herramienta SIMULINK contenida en MATLAB 7.8. En la Figura 3.1 se muestra el diagrama general de simulación.

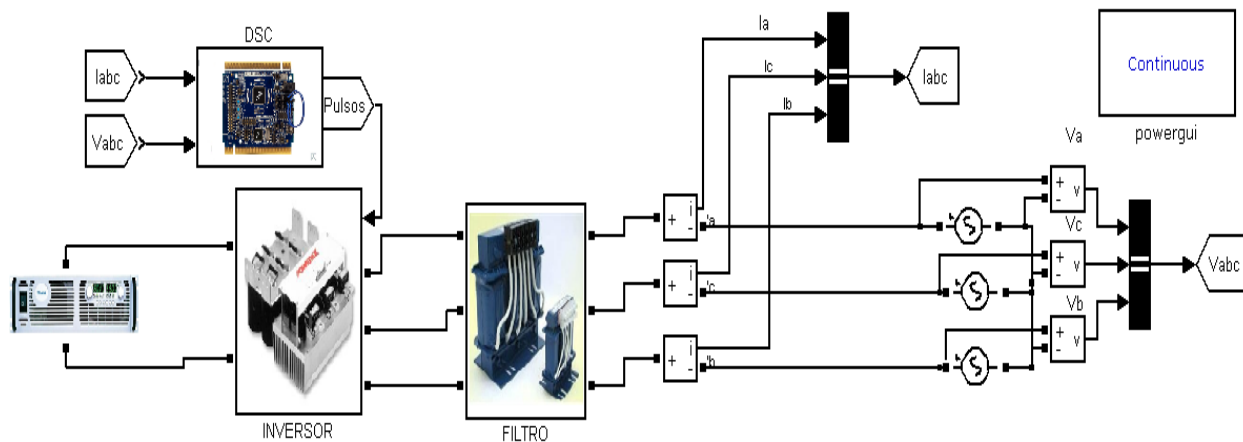


Figura 3. 1 Diagrama general de simulación en SIMULINK.

#### 3.2 MODELO DE LA RED DE CORRIENTE ALTERNA

La red de CA está representada por las ecuaciones (2.3), (2.4) y (2.5), las cuales representan un sistema trifásico bus infinito, formado por tres ondas sinusoidales balanceadas desfasadas 120 grados una de otra y conectadas en estrella. Cada fuente tiene una tensión pico de 160 V con una frecuencia de 60 Hz. En la simulación la red eléctrica es representada como se muestra en la Figura 3.2.

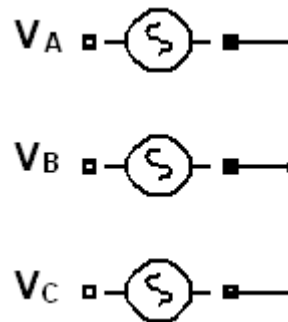


Figura 3. 2 Representación de la red eléctrica.





### 3.3 FILTRO RL

Para poder interconectar el convertidor con la red es necesario conectar entre ambos una impedancia, que también tendrá la función de filtro de corriente. El filtro es diseñado para inyectar una potencia activa de 5kW. La amplitud de la señal de tensión nominal en el laboratorio es de 158.4 V (112 Vrms), la amplitud de la corriente es de 21.21 A (15 Arms). Ver Figura 3.3.



Figura 3. 3 Filtro RL

El filtro es conectado entre cada fase del inversor y la red eléctrica.

Para el diseño del Filtro se toma la ecuación (2.2):

$$L = \frac{E}{4f_{sw}\Delta I} = \frac{(158.4)}{4(10000)(1.06)} = 0.0037 H$$

Con este valor de inductancia se asegura la inyección de corriente con una THD menor al 5% [28]. Este valor de inductancia  $L$  se obtiene conectando en serie dos inductores de 0.0012  $H$  y 0.00025  $H$ . De las hojas de datos de los inductores, la resistencia  $R$  del filtro tiene un valor de 0.215  $\Omega$ .

### 3.4 INVERSOR

Para convertir la señal de tensión de corriente directa a corriente alterna es necesario utilizar dentro de la simulación un convertidor CD – CA que es comúnmente conocido como inversor. Debido a que se está trabajando con sistemas trifásicos es necesario incluir dentro de la simulación un inversor trifásico. El modelo del inversor trifásico utilizado tiene tres fases con un total de 6 IGBT. El bloque del modelo de simulación se muestra a continuación en las Figuras 3.4 (a) y 3.4 (b).

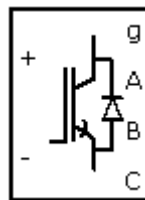


Figura 3. 4 (a) Bloque del modelo del inversor en SIMULINK.

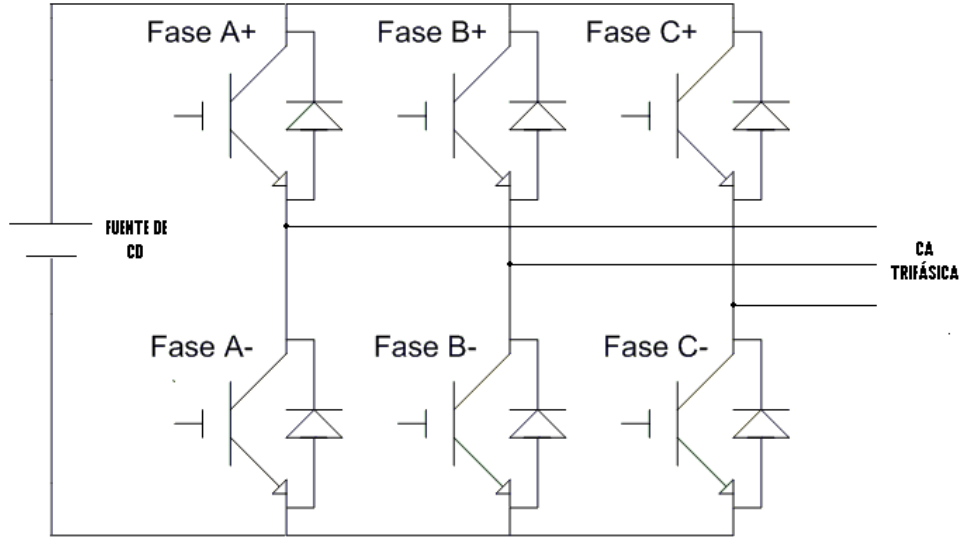


Figura 3.4 (b) Diagrama del bloque del modelo del inversor en SIMULINK.

### 3.5 FUENTE DE CD

En este bloque se colocó una fuente de CD la cual suministra el nivel de tensión de corriente directa que será convertido por el inversor a valores de tensión de corriente alterna trifásica. El elemento de SIMULINK utilizado se muestra en la Figura 3.5.



Figura 3.5 Bloque que representa a una fuente de tensión de CD.

### 3.6 CONTROLADOR DE SEÑALES DIGITALES

En este punto se muestran las operaciones que realiza el controlador de señales digitales. Primeramente es necesario adquirir las tensiones de la red eléctrica y de las corrientes generadas por el inversor que son inyectadas a la red. También se muestran los bloques de transformaciones del marco trifásico ABC a un marco bifásico estacionario  $\alpha\beta$ ; el bloque de transformaciones del marco bifásico estacionario  $\alpha\beta$  a un marco de referencia síncrono dq, así como sus transformaciones inversas. En este bloque se incluyen además las operaciones matemáticas necesarias para la obtención de las componentes del ángulo de posición de voltaje que serán ocupadas dentro de la transformación dq. Dentro de este módulo aparecen también los controladores PI empleados para el control de las corrientes  $i_d$  e  $i_q$  en el marco de referencia



síncrono, así como las ecuaciones de desacople y obtención de los voltajes  $v_d$  y  $v_q$  que serán transformados inversamente para obtener  $v_\alpha$  y  $v_\beta$  y a partir de estos obtener los valores para la modulación de ancho de pulso por vectores espaciales dentro del bloque SVPWM. Finalmente los pulsos obtenidos son inyectados a las compuertas de los IGBT que forman el inversor trifásico y así generar los valores de voltaje deseados con el bloque que emula al inversor trifásico. Los bloques mencionados anteriormente se muestran en la Figura 3.6 y se describen a continuación.

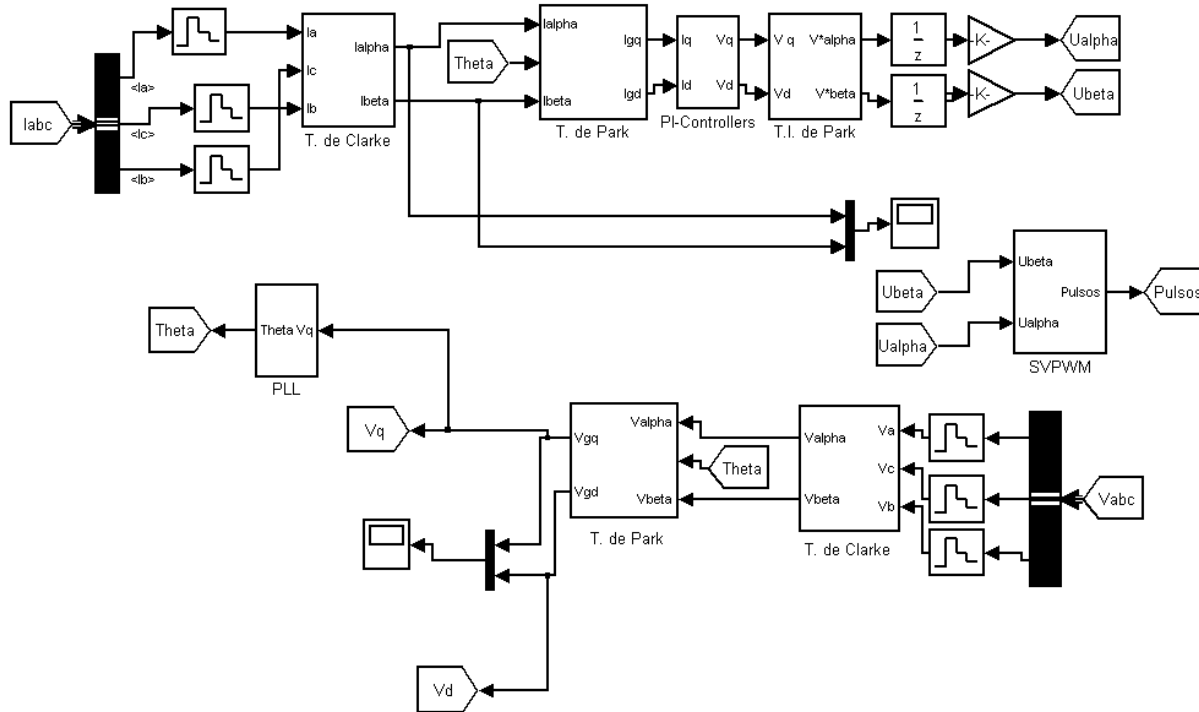


Figura 3. 6 Diagrama general del bloque DSC.

### 3.6.1 TRANSFORMACIÓN ABC – $\alpha\beta$ (Transformada de Clarke)

Este bloque realiza la transformación del marco de referencia trifásico ABC a un marco de referencia estacionario  $\alpha\beta$ . Esta transformación es conocida como transformación de Clarke o transformada de Clarke. Como resultado de la transformación se obtienen dos señales sinusoidales desfasadas 90 grados una de la otra con una amplitud igual a la amplitud de la señal trifásica ABC. Esta transformación aparece en la ecuación (2.10), y el bloque de SIMULINK donde se realiza esta transformación se muestra en la Figura 3.7 (a). En la figura 3.7 (b) aparece el modelo a bloques donde se ha implementado la ecuación de transformación (2.9).



Figura 3.7 (a) Bloque para el cálculo de la transformada de Clarke.

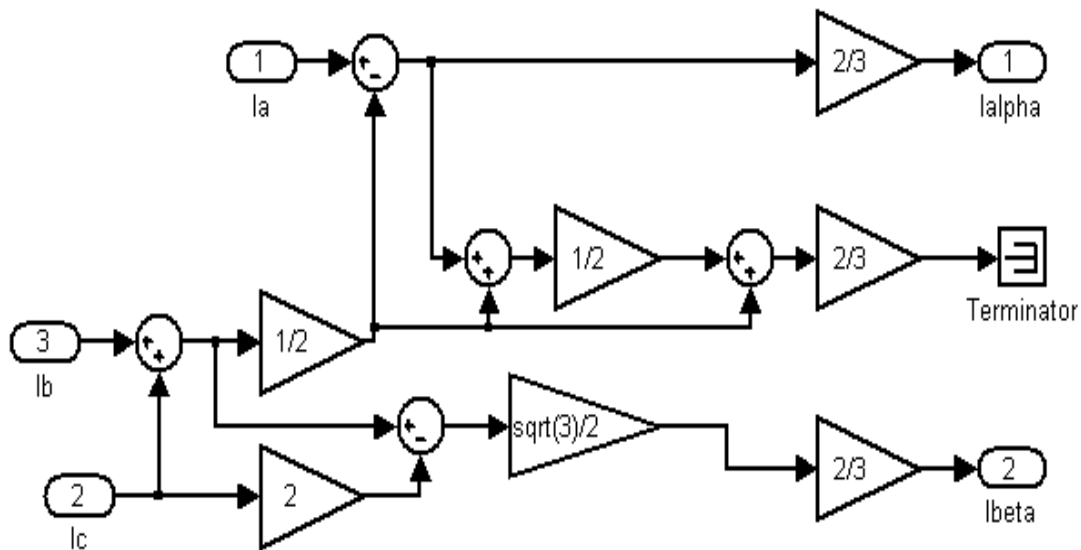


Figura 3.7 (b) Diagrama de Simulación de Transformada de Clarke.

### 3.6.2 OBTENCIÓN DEL ANGULO DE POSICIÓN DEL VECTOR DE VOLTAJE UTILIZANDO UN PLL

La obtención del ángulo de posición de voltaje de la red eléctrica se realiza aplicando la técnica PLL que se muestra en la Figura 2.8. En la Figura 3.8 se aparece el diagrama de bloques de la simulación utilizando el Simulink. Para encontrar las constantes del controlador PI se utilizan las ecuaciones (2.42) y (2.43) y se toma un valor igual a la unidad en el factor de amortiguamiento  $\xi$  y una frecuencia natural  $\omega_n$  igual a 40 Hz, según lo expuesto en el apartado 2.4.2.

$$K_{i_{PLL}} = \omega_n^2 = 40^2 = 1600$$

$$K_{p_{PLL}} = 2 \sqrt{K_{i_{PLL}}} * \xi_{PLL} = 2 * 40 * 1 = 80$$

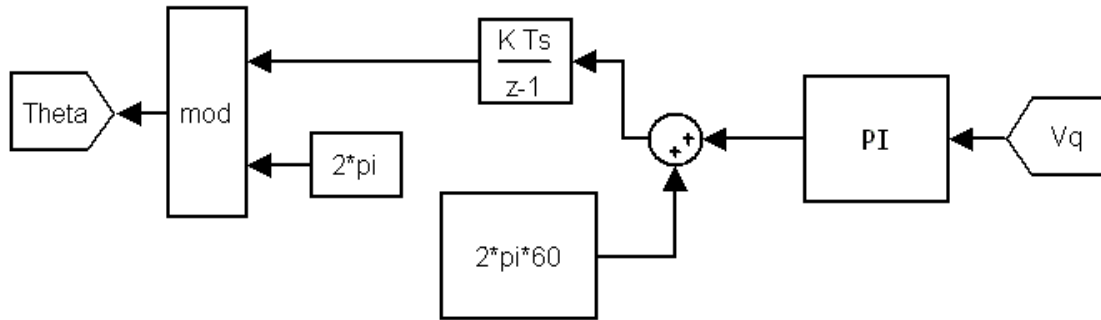


Figura 3. 8 Bloque de obtención del ángulo de posición del vector de voltaje usando PLL.

### 3.6.3 TRANSFORMACIÓN $\alpha\beta - dq$ (Transformación de Park)

En este bloque se realiza la transformación de un marco de referencia bifásico estacionario  $\alpha\beta$  a un marco de referencia síncrono rotatorio  $dq$ . Para realizar esta transformación es necesario tener el ángulo de posición del vector de voltaje. Las señales transformadas son dos señales de magnitud constante, es decir, señales de corriente directa que pueden ser controladas de manera relativamente sencilla. A esta transformación se le conoce como transformada de Park o transformación de Park. El bloque y el diagrama de simulación se muestran en la Figura 3.9 (a) y 3.9 (b) respectivamente.

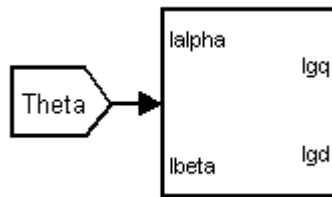


Figura 3. 9 (a) Bloque de la transformada de Park.

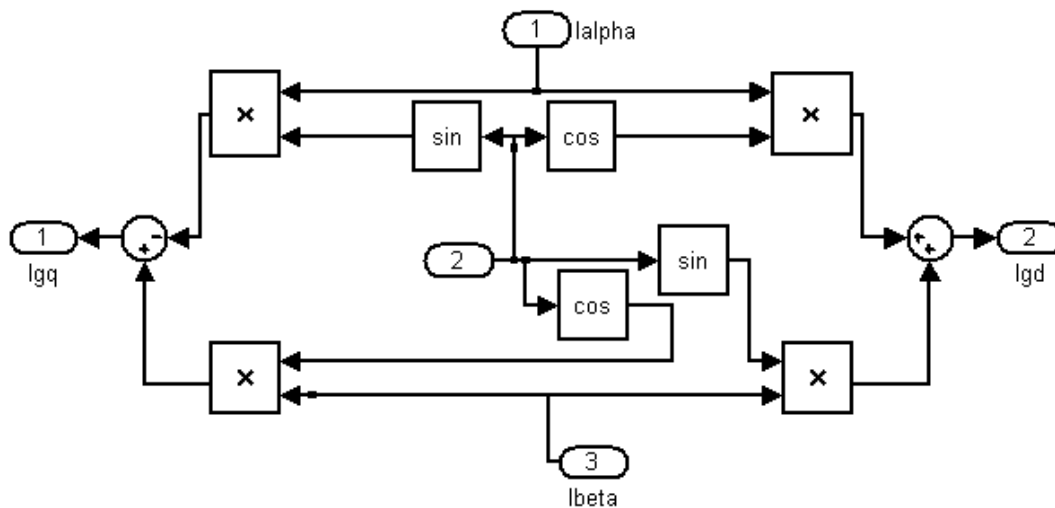


Figura 3.9 (b) Diagrama de simulación de Transformada de Park.



### 3.6.4 TRANSFORMACIÓN dq – $\alpha\beta$ (Transformación Inversa de Park)

Dentro de la aplicación del inversor trifásico conectado a la red es necesario retornar al marco de referencia estacionario, para esto se aplica la anti transformada de Park o transformada inversa de Park. A continuación en la Figura 3.10 (a) y 3.10 (b) se ilustran los bloques utilizados en la simulación para esta transformación.



Figura 3.10 (a) Bloque de transformada inversa de Park.

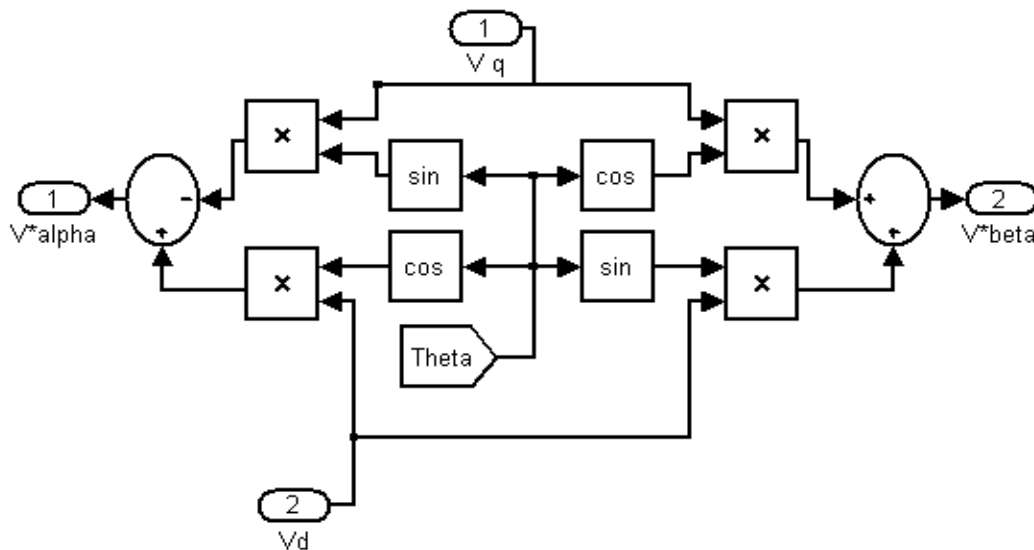


Figura 3.10 (b) Diagrama de simulación de Transformada inversa de Park.

### 3.6.5 CONTROLADORES PARA $i_d$ e $i_q$

Para el diseño de los controladores hay que calcular las constantes proporcional e integral de  $I_d$  e  $I_q$ . Para esto es necesario utilizar las ecuaciones (2.32) y (2.33), y la constante de integración:  $T_i = \frac{L}{R}$ . A continuación se muestran los cálculos de las constantes de los controladores.

Para poder calcular las constantes del controlador se requieren parámetros o valores de las variables a utilizar, en la Tabla 3.1 se enlistan los parámetros utilizados en la simulación.



Tabla 3. 1 Parámetros utilizados en la Simulación.

Parámetro	Símbolo	Valor	Unidad
Frecuencia de red	$f_g$	60	Hz
Frecuencia de conmutación	$f_{sw}$	10000	Hz
Periodo de muestreo del controlador	$T_{sc}$	0.0001	s
Voltaje del bus de CD	$V_{CD}$	350	V
Voltaje pico de la red eléctrica	$V_{pg}$	160	V
Inductancia del filtro	$L$	0.0037	H
Resistencia del filtro	$R$	0.215	$\Omega$

Cálculo de las constantes de los controladores  $i_d$  e  $i_q$ :

$$K_p = \frac{L}{3T_s} = \frac{0.0037}{3(0.0001)} = 12.33$$

$$K_i = \frac{K_p}{T_i} = \frac{12.33}{\frac{0.0037}{0.215}} = 716.86$$

El bloque y el diagrama de simulación se muestran en las Figuras 3.11 (a) y 3.11 (b).

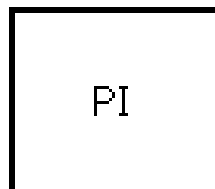


Figura 3. 11 (a) Bloque de Controlador PI.

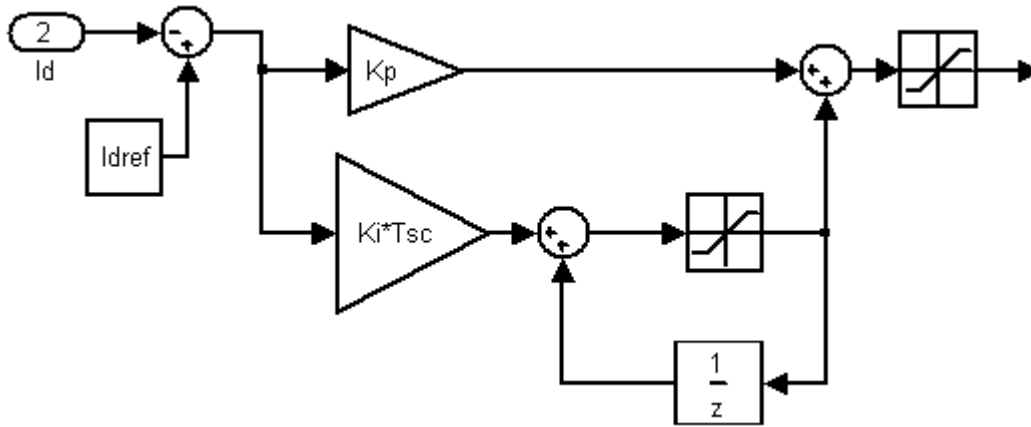


Figura 3.11 (b) Diagrama de simulación de controlador PI.

### 3.6.6 DESACOPLE Y CALCULO DE LOS VOLTAJES DESEADOS

Para obtener los voltajes de referencia o los voltajes deseados  $u_d^*$  y  $u_q^*$  se tienen las ecuaciones de desacople (2.23) y (2.24), en la Figura 3.12 se muestra el desacople para la obtención de  $u_d^*$  donde el valor de  $i_d^*$  es 21.21 A, siendo este el valor pico de la corriente que es inyectada a la red eléctrica con el cual se tendrá una potencia activa inyectada de 5 kW, en la Figura 3.13 se muestra el desacople para obtener  $i_q^*$  cuyo valor de referencia es 0 A, esto para la obtención de un factor de potencia unitario, ya que no existe desfaseamiento entre la señal de tensión y corriente generadas por el inversor.

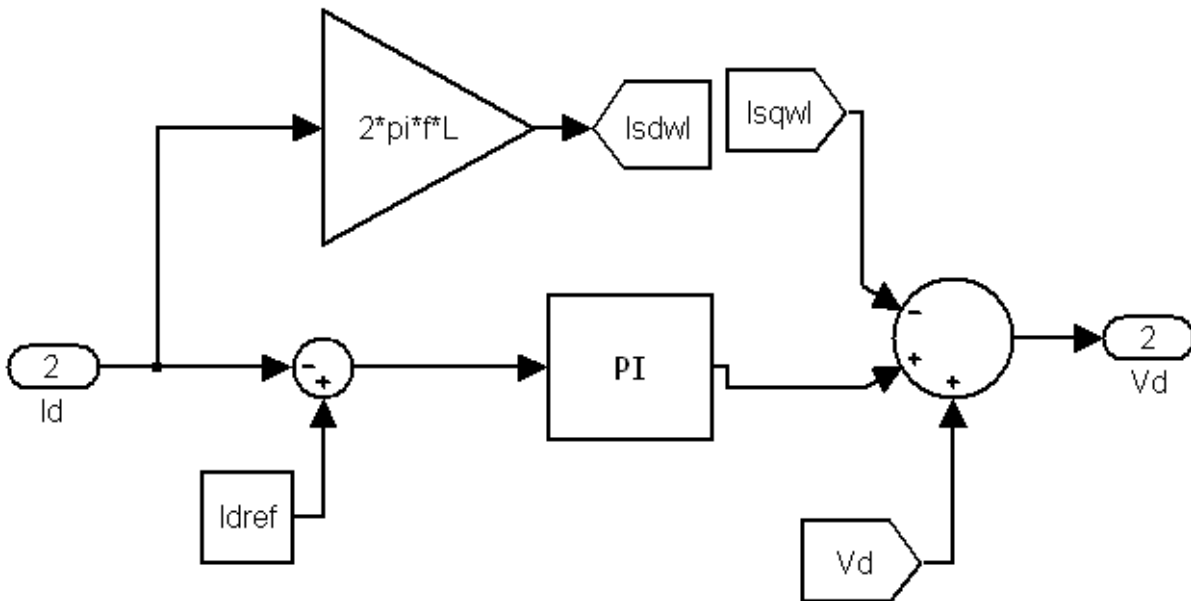


Figura 3. 12 Desacople y obtención de  $u_d^*$ .



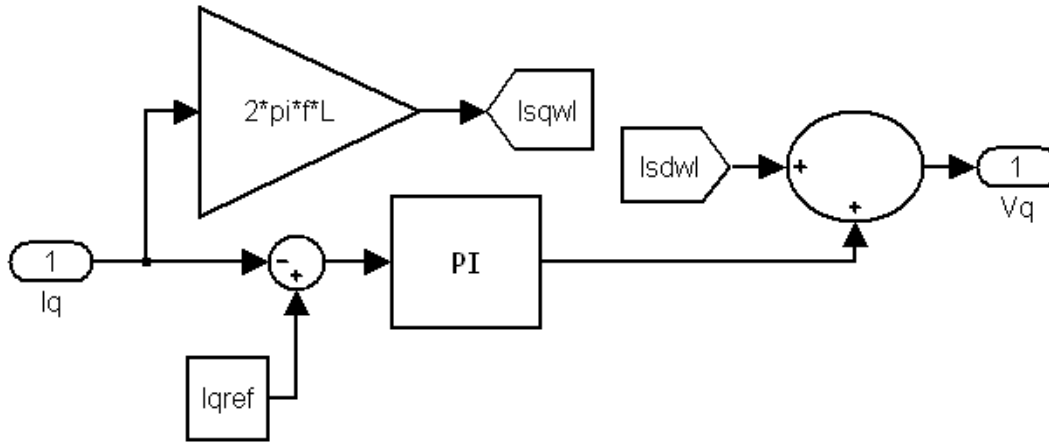


Figura 3. 13 Desacople y obtención de  $u_q^*$ .

### 3.6.7 MODULACIÓN DE ANCHO DE PULSO POR VECTORES ESPACIALES (SVPWM)

En este bloque de simulación se desarrolla el cálculo de los tiempos de los pulsos que se deben de aplicar a las compuertas de los IGBT del inversor trifásico para generar los voltajes que provocarán la inyección de la corriente a la red eléctrica. El cálculo de estos tiempos se realiza a partir de los valores de  $u_\alpha^*$  y  $u_\beta^*$ , que son los valores obtenidos al aplicar la transformada inversa de Park a  $u_d^*$  y  $u_q^*$ . El bloque y los diagramas de simulación se ilustran en la Figura 3.14 (a) y en la Figura 3.14 (b) respectivamente.

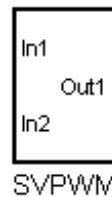


Figura 3. 14 (a) Bloque de SVPWM.

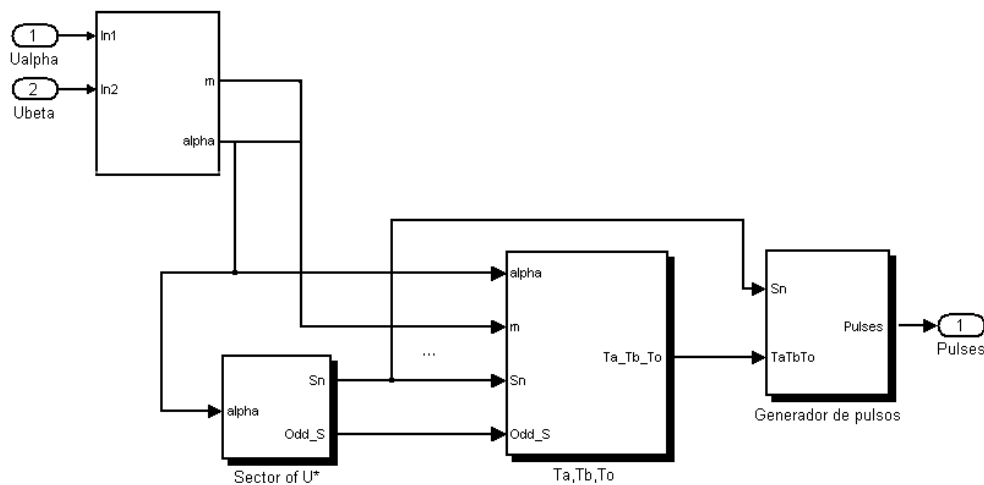


Figura 3.14 (b) Diagrama de simulación de SVPWM.



En el primer bloque de la Figura 3.14 (b) donde se observan las entradas de las componentes de voltaje  $\alpha$  y  $\beta$ , se calculan la magnitud y el ángulo de las componentes, de esta manera se obtiene la magnitud de  $V_{ref}$  y su ángulo de posición alpha.

Tomando el valor del ángulo de posición alpha, se determina el sector en el que se encuentra el vector del ángulo de voltaje  $V_{ref}$ . Además se identifica si el sector en el que se encuentra el vector  $V_{ref}$  es par o impar, este dato es requerido por el algoritmo de cálculo de la modulación por vectores espaciales del bloque de SIMULINK.

Con los valores obtenidos, se encuentran los valores de la ecuación 2.44; y finalmente con estos valores se generan los pulsos que serán aplicados en las compuertas de los IGBTs calculados con las ecuaciones (2.54), (2.55) y (2.56) y representados en la Tabla 2.3.

### 3.7 SIMULACIÓN REALIZADA EN MATLAB SIMULINK

En conjunto de todos los bloques descritos anteriormente se desarrolló la simulación en la que se muestra la inyección de potencia activa a la red eléctrica mediante el control de corriente en el marco de referencia síncrono rotatorio  $dq$ .

A continuación se muestran los parámetros utilizados como entradas en el programa de simulación utilizado en un archivo llamado “Parámetros del sistema” con extensión .m.

```

%% % % % % % Parámetros del sistema % % % % %

Ts=0.000002;////tiempo de muestreo de la simulación
fs=10000;////frecuencia de muestreo
Tsc=1/fs;////periodo de muestreo
Vdc=350;////voltaje del bus de cd
L=0.0037;////inductancia del filtro
R=0.215;////resistencia del filtro
Vpg=160;////voltaje pico de la red electrica
f=60;////frecuencia de la red
Kp=12.33;////valor de la constante proporcional
Ki=716.86;////valor de la constante integral
Ti=0.0172;////Periodo de integración del controlador
Idref=21.21;////Corriente de referencia Id
Iqref=0;////Corriente de referencia Iq

```

#### 3.7.1 TENSIONES DE LA RED ELÉCTRICA

En la simulación se consideró a la red como un bus infinito. En la Figura 3.15 se muestran los voltajes de fase de la red con una amplitud de 160 V (113 Vrms).

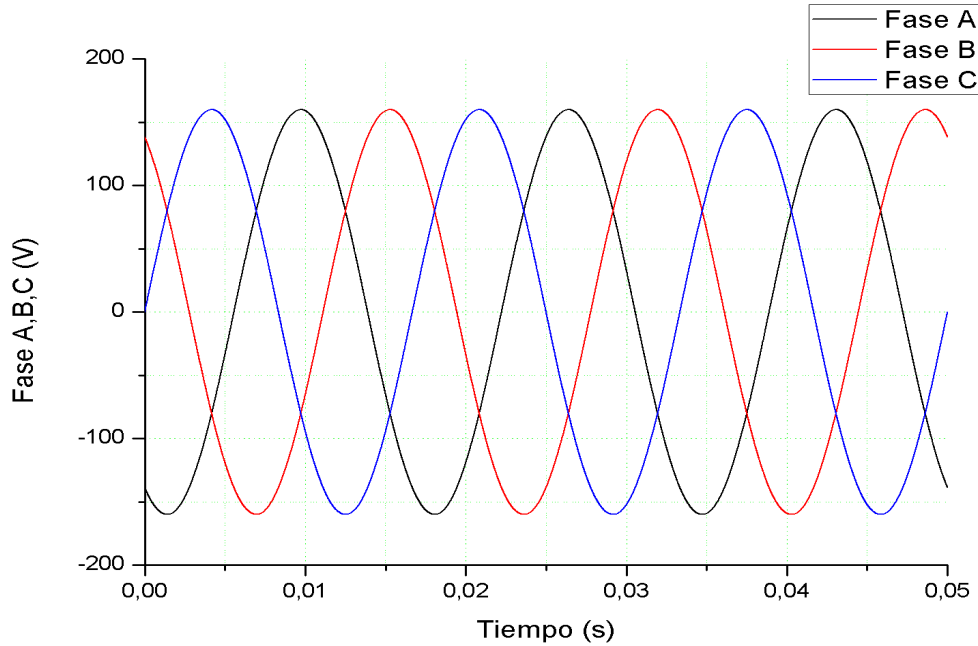


Figura 3. 15 Representación de tensiones de fase de la red eléctrica.

El inversor será conectado a esta red trifásica simétrica a través del filtro inductivo, mediante sensores de voltaje se adquieren estas señales y se realiza la transformación de Clarke (ecuación 2.10) donde se obtienen las componentes de voltaje  $\alpha$  y  $\beta$  en un marco de referencia estacionario. Estas formas de onda se muestran en la Figura 3.16.

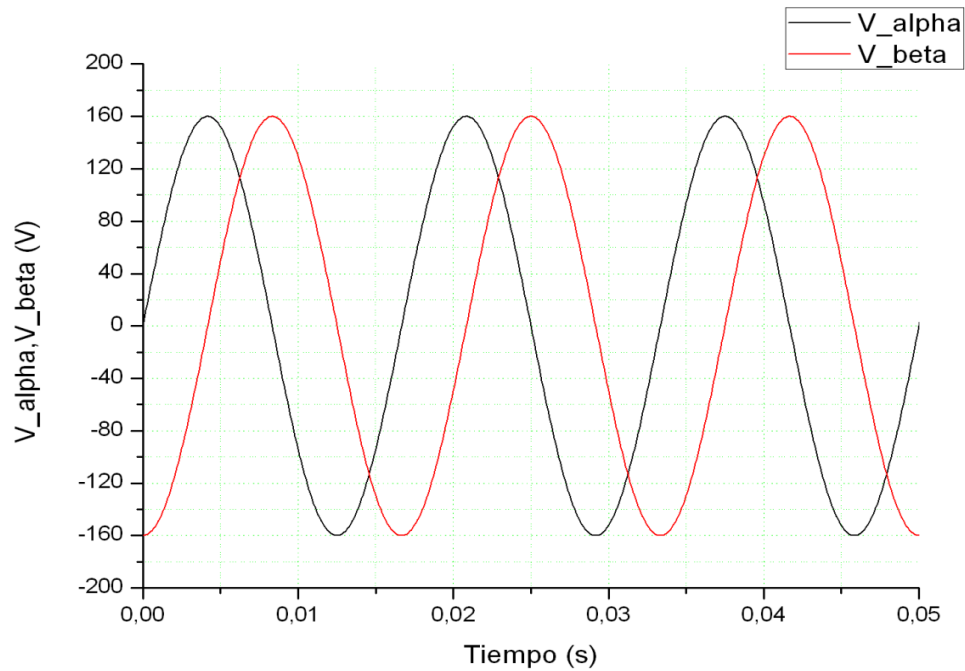


Figura 3. 16 Tensión en los ejes  $\alpha$  y  $\beta$ .



Para la obtención del ángulo del vector de posición de voltaje, se emplea un PLL, la Figura 3.17 muestra el ángulo que varía de un valor  $-\pi$  a  $\pi$ .

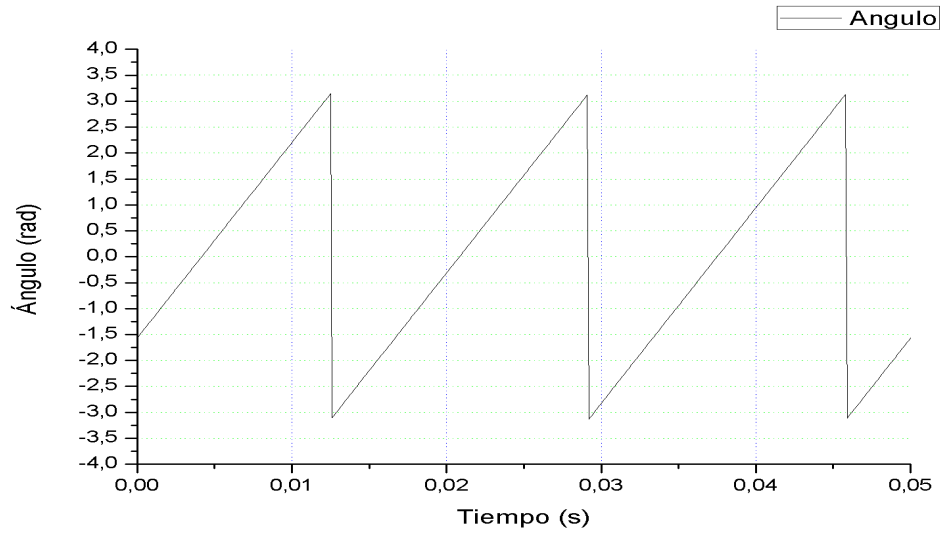


Figura 3. 17 Ángulo del vector de posición de voltaje.

Las tensiones de red representadas en el marco de referencia sincrónico se muestran en la Figura 4.18.

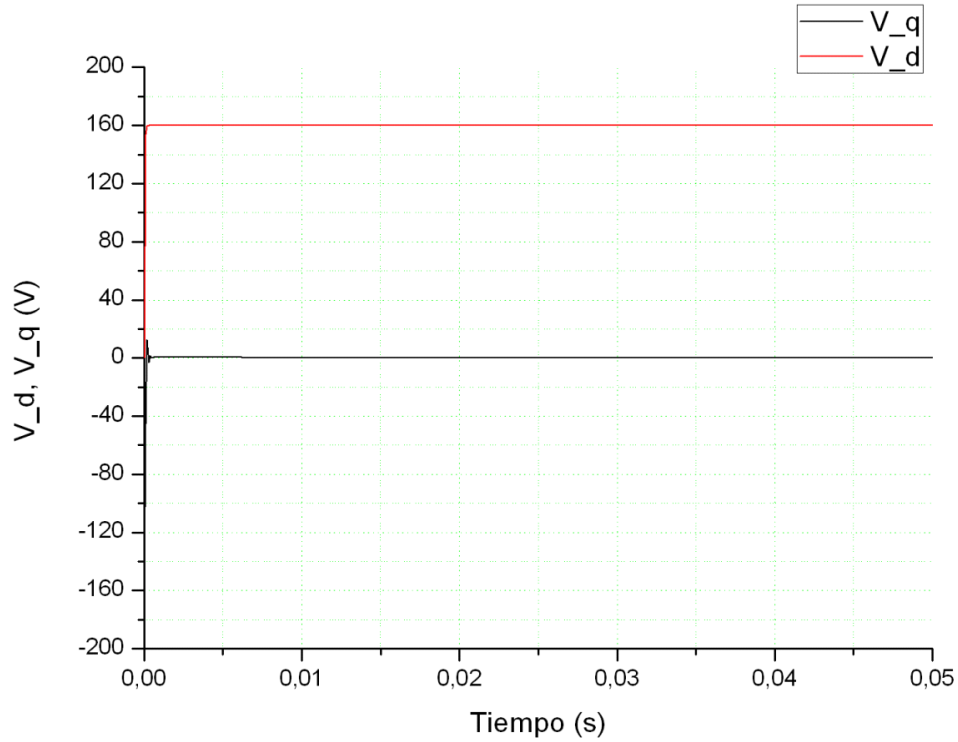


Figura 3. 18 Tensión de la red eléctrica en el marco de referencia sincrónico dq.



### 3.7.2 CONTROLADOR PI

El controlador PI fue sintonizado para obtener un valor de corriente de 21.21 A pico por fase que son inyectados a la red eléctrica. También con la aplicación del controlador se desea obtener un factor de potencia unitario, es por esto que los valores deseados de  $i_d$  es de 21.21 e  $i_q$  es de 0. En la Figura 3.19 se muestran los valores de la corriente obtenida que tienen que ser los mismos valores a los que se hace referencia anteriormente. En la Figura 3.20 se muestran los niveles de voltaje  $v'_d$  y  $v'_q$  de las ecuaciones (2.21) y (2.22) generados a la salida del controlador PI y que son sumados en el desacople de los lazos de control de las corrientes  $I_d$  e  $I_q$  para obtener los valores de voltaje del Inversor.

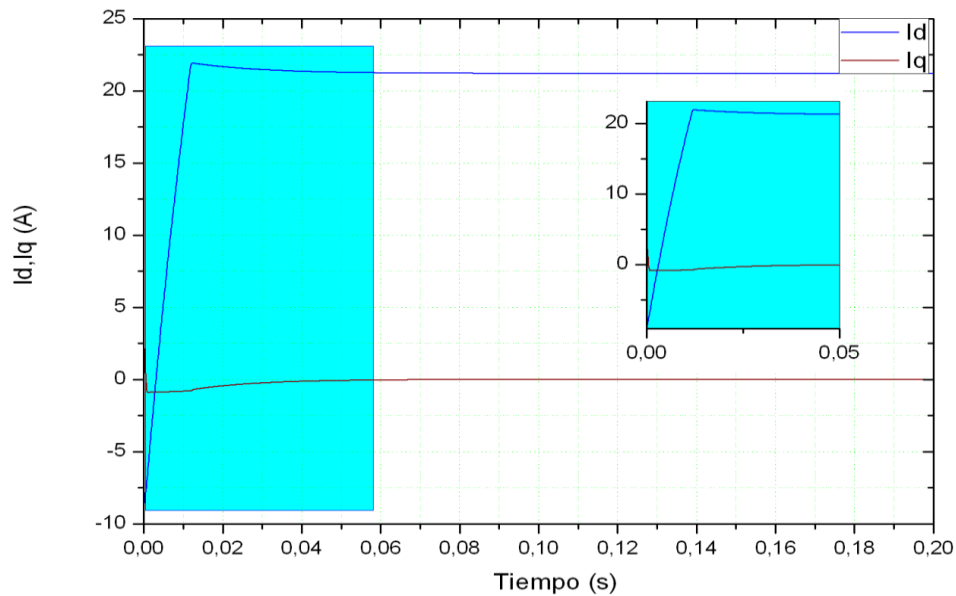


Figura 3. 19 Inyección de corriente en  $i_d$  e  $i_q$ .

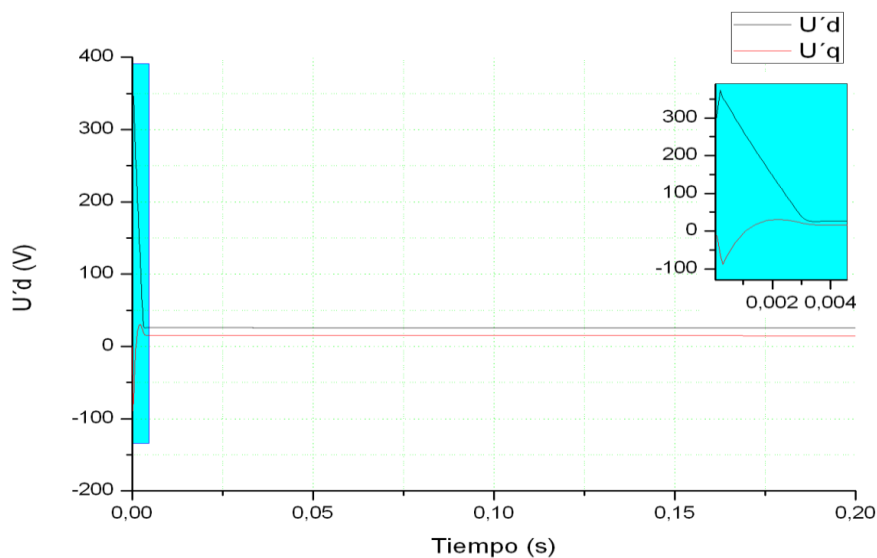


Figura 3. 20 Valores de voltaje a la salida del controlador PI sin anti-windup.



En la obtención de los voltajes de salida del controlador PI mostrados en la Figura 3.20 no se considera el efecto anti-windup, lo cual provoca que al inicio el error sea muy grande y aparezca un incremento excesivo en la parte integral del controlador, por lo tanto se genera un sobre voltaje que puede provocar que las variables alcancen valores muy altos. Para solucionar este problema se saturan las salidas de la parte integral y la salida del controlador. Este efecto llamado anti-windup y se muestra en la Figura 3.21.

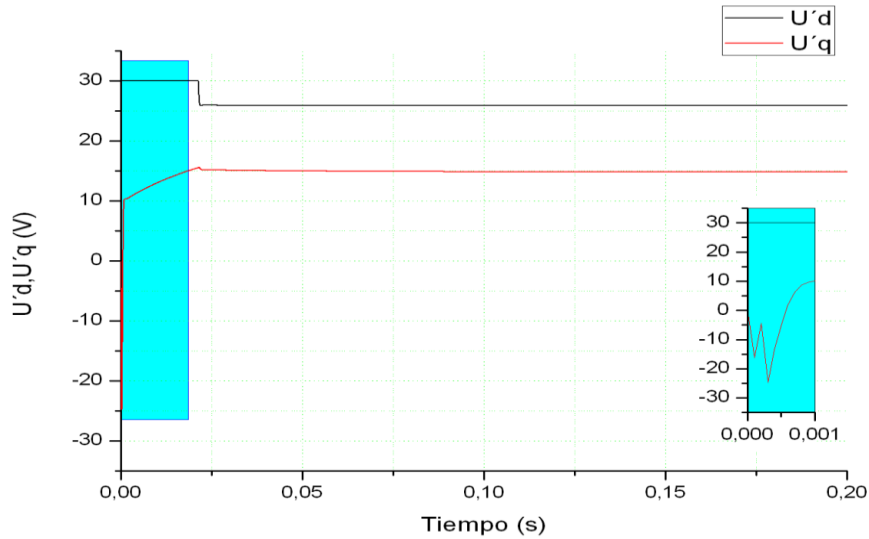


Figura 3. 21 Valores de voltaje a la salida del controlador PI con anti-windup.

La salida de los controladores PI se suma junto a otras variables para lograr el desacople necesario para el lazo de control como se muestra en las ecuaciones (2.23) y (2.24). Los valores de voltaje deseado  $v_d^*$  y  $v_q^*$  se muestran en la Figura 3.22.

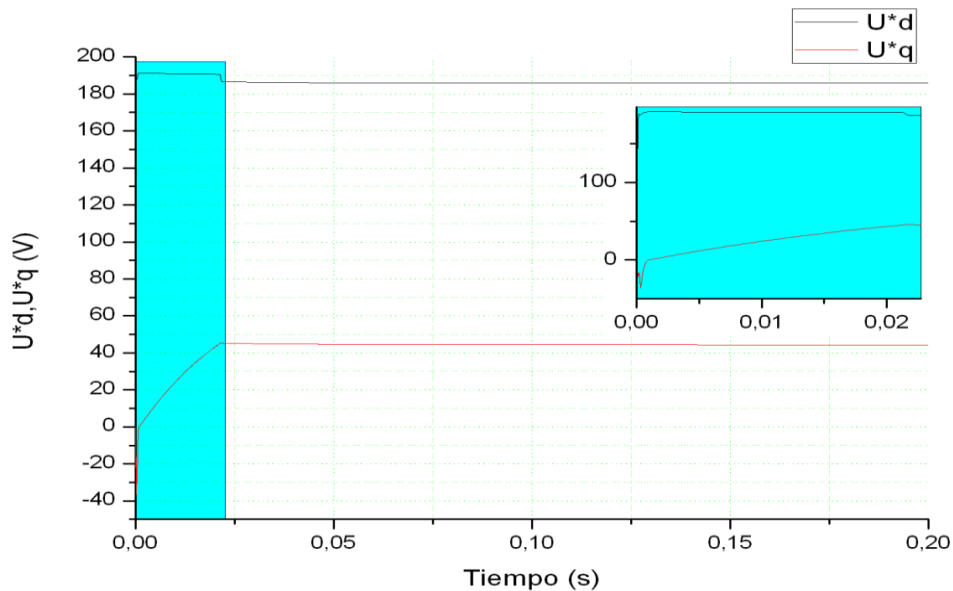


Figura 3. 22 Desacople para obtener  $v_d^*$  y  $v_q^*$ .



### 3.7.3 CORRIENTE INYECTADA A LA RED ELÉCTRICA

La potencia inyectada a la red depende de la magnitud de corriente eléctrica que es inyectada, para esta aplicación el valor de corriente pico es 21.21 A lo que produce una inyección de 5 kW a la red eléctrica. A continuación se muestran las formas de onda de la corriente generada por el inversor trifásico. En la figura 3.23 se muestran las formas de onda de corriente trifásica en el marco de referencia ABC.

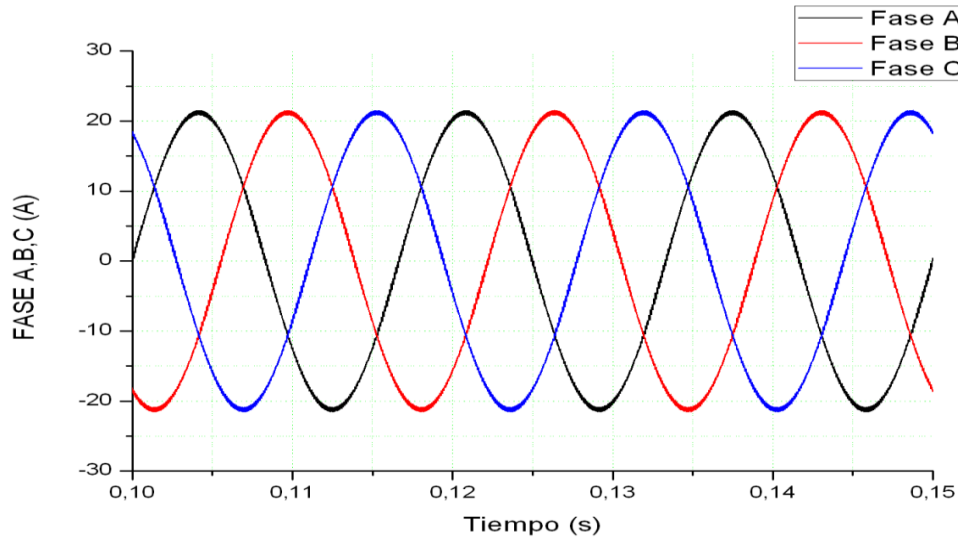


Figura 3. 23 Corrientes de fase generadas por el inversor.

En la Figura 3.24 se muestra la transformada de Clarke aplicada a las corrientes de fase inyectadas a la red eléctrica.

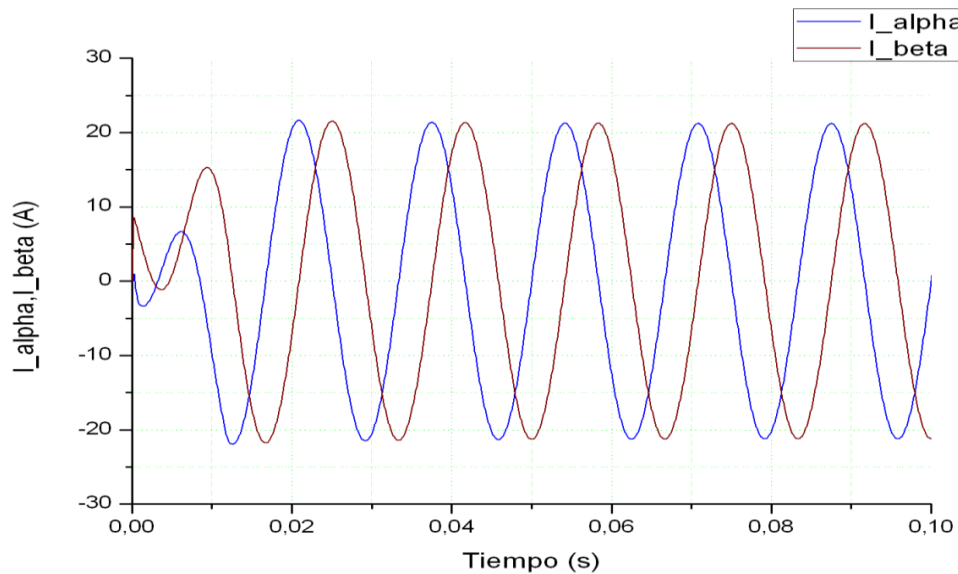


Figura 3. 24 Corrientes de fase generadas por el inversor en el marco de referencia estacionario.



### 3.7.4 TENSIONES GENERADAS POR EL INVERSOR

Las tensiones de fase y de línea del inversor trifásico son generadas por el inversor, el cual utiliza una técnica de modulación vectorial, es decir son señales generadas por pulsos de alta frecuencia que forman la señal de tensión. En la Figura 3.25 se muestran la tensión de línea generados por el convertidor CD-CA, mostrando los voltajes de línea  $v_{ab}$  como ejemplo, siendo estos similares a los voltajes  $v_{bc}$  y  $v_{ca}$  pero defasados 120 y 240 grados respectivamente.

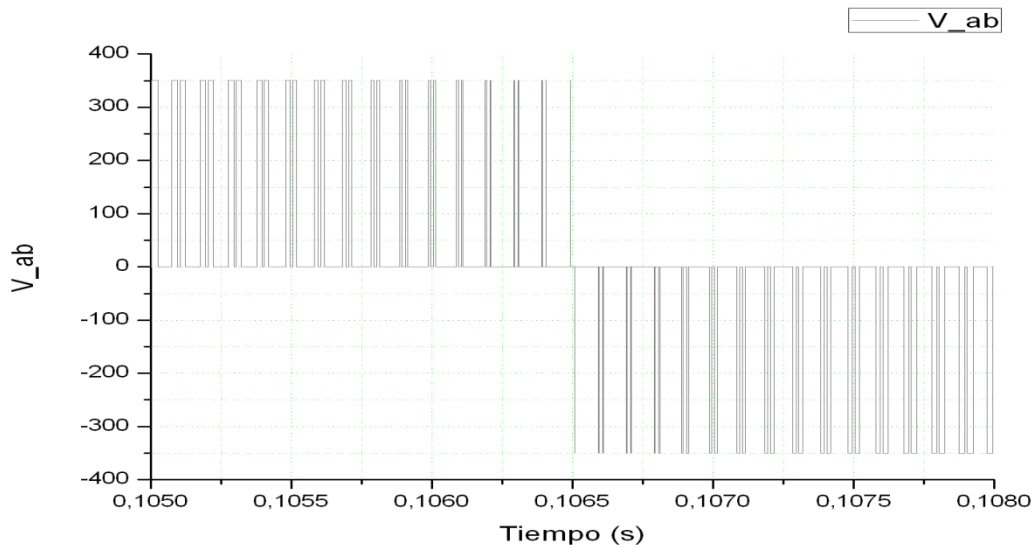


Figura 3. 25 Voltaje de línea Vab.

En la Figura 3.26 se muestra la tensión de fase generada por el inversor, de igual manera solo se muestra la tensión de la fase A, como es un sistema trifásico balanceado, las tensiones de fase B y fase C son iguales solo que defasadas  $\pm 120$  grados.

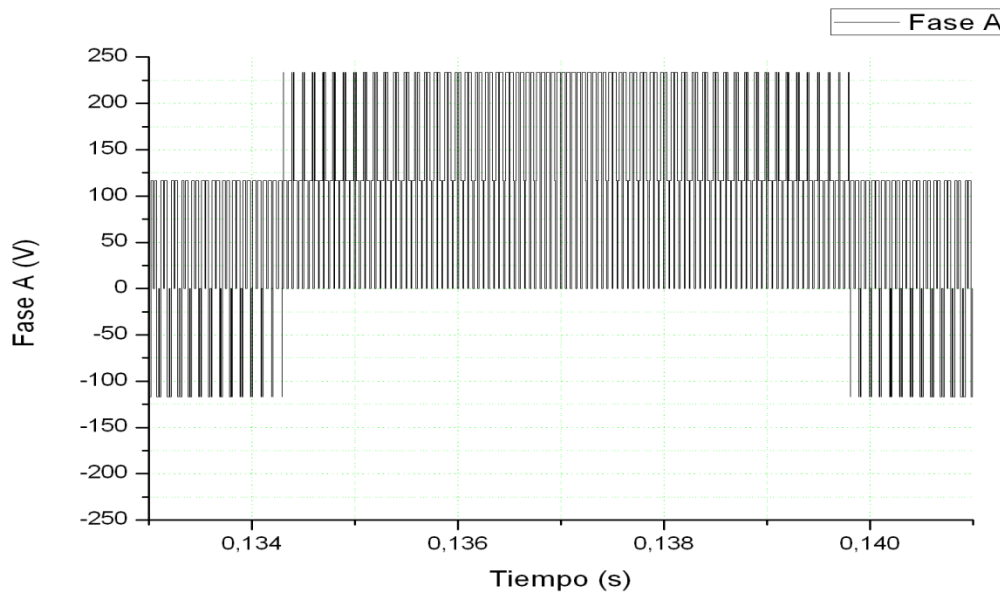


Figura 3. 26 Voltaje de fase A.





### 3.7.5 SINCRONIZACIÓN

Para que se suministre corriente eléctrica desde el inversor hacia la red eléctrica es necesario que se cumplan dos condiciones fundamentales; la primera condición es que la señal fundamental de la tensión eléctrica generada por el inversor en sus terminales tiene que ser mayor a la señal fundamental de tensión de la red eléctrica, la segunda condición consiste en que la frecuencia de ambas tensiones debe de ser la misma. La sincronización es lograda por el PLL al fijar el vector de voltaje en el marco de referencia síncrono con el eje d como se muestra en la sección 2.4.2. En la Figura 3.27 se observa la tensión de la red que se encuentra en fase con la corriente generada con el inversor.

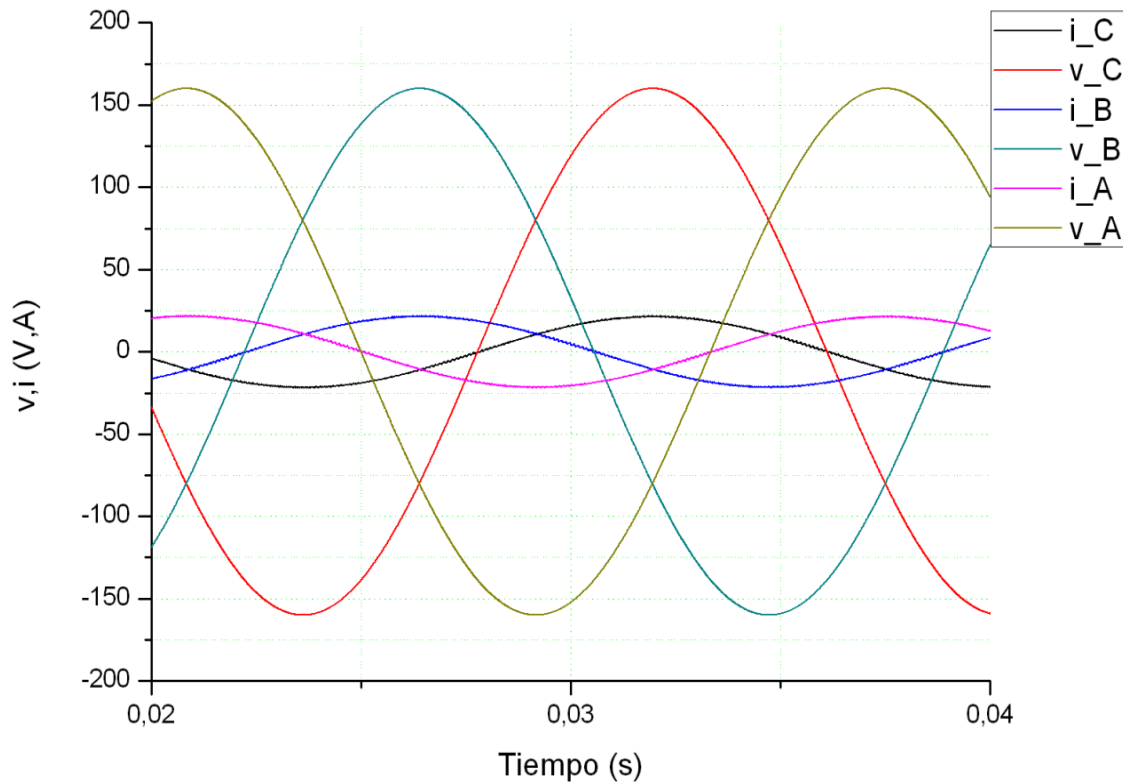


Figura 3. 27 Tensiones de fase del inversor y de la red eléctrica.

### 3.7.6 FACTOR DE POTENCIA UNITARIO

Para que únicamente haya inyección de potencia activa a la red eléctrica es necesario que la señal de tensión y la señal de corriente se encuentren en fase, es decir que su factor de potencia sea unitario, o visto de otra forma, que no haya consumo ni inyección de reactivos a la red eléctrica, únicamente inyección de watts por ser superior en tensión la del inversor.

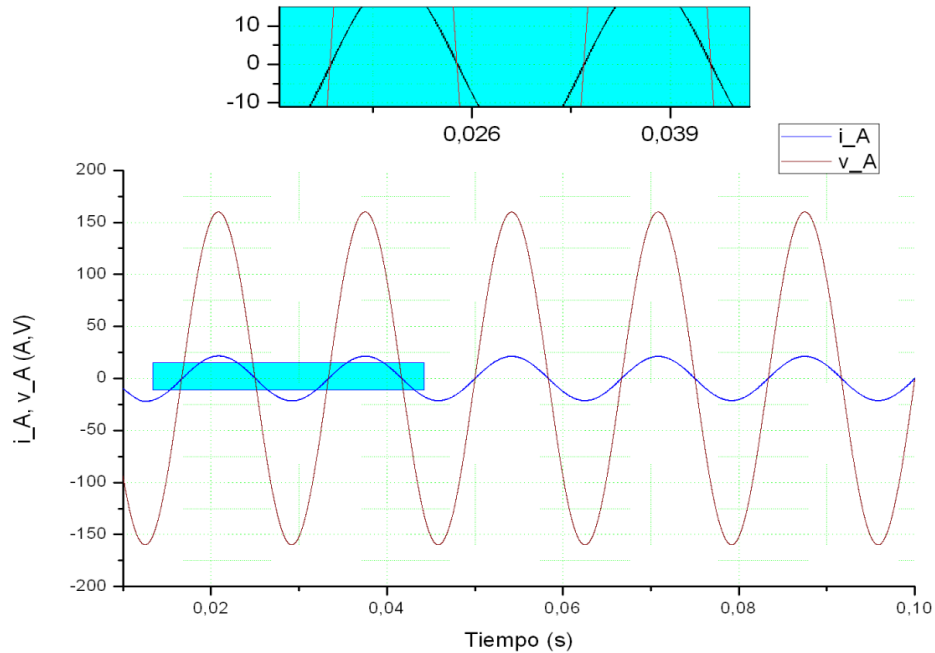


Figura 3. 28 Señales de tensión y corriente sin defasamiento.

Las formas de onda de tensión e intensidad de corriente de las fases B y C son iguales al de la fase A, debido a que se tiene un sistema trifásico balanceado.

### 3.7.7 DISTORSIÓN ARMÓNICA TOTAL (THD)

Para cumplir con el estándar que establece la IEEE de que un inversor trifásico conectado a la red debe de inyectar una corriente con una distorsión armónica total menor al 5%, con la herramienta Powergui FFT Analysis Tool de SIMULINK se hizo el análisis de un ciclo de la señal de corriente generada por el inversor en la Fase A. ver Figura 3.29.

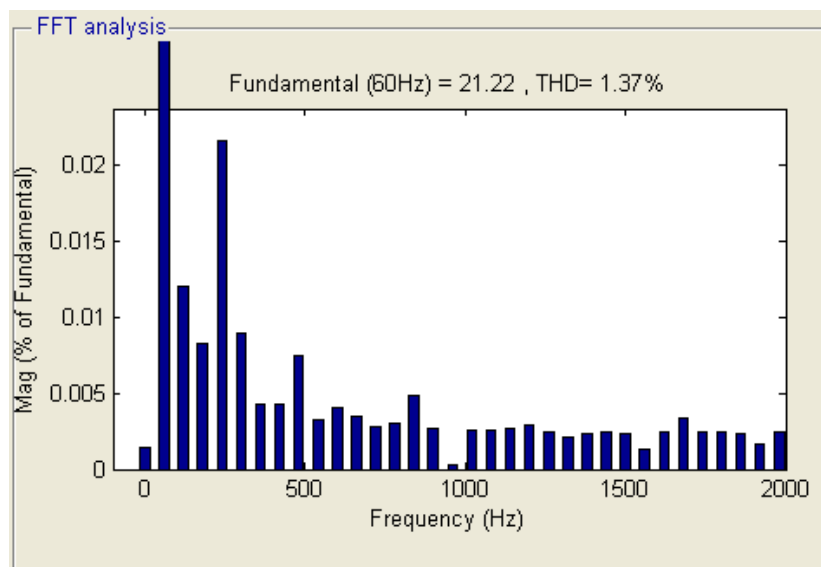


Figura 3. 29 Distorsión armónica total de la corriente (frecuencia).



En la Figura 3.30 se muestra el análisis del THD solo hasta el orden del armónico 25.

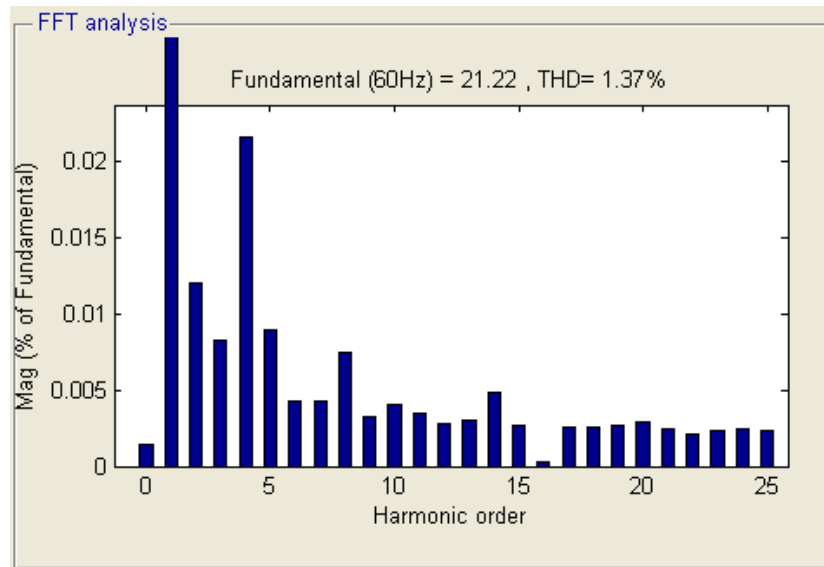


Figura 3. 30 Distorsión armónica total de la corriente (orden del armónico).

Obteniendo como resultado una distorsión armónica total del 1.37%, cumpliéndose de esta forma con el estándar recomendado por la IEEE.



## **CAPITULO 4.- IMPLEMENTACIÓN DEL SISTEMA EN EL LABORATORIO**

### **4.1 INTRODUCCIÓN**

En este capítulo se lleva a cabo el diseño del hardware y se muestra el desarrollo de software utilizado en la construcción de un prototipo de un inversor trifásico conectado a la red, con el propósito de inyectar potencia activa. Se describe el equipo utilizado en el laboratorio para esta aplicación, además se expone detalladamente el proceso de construcción del hardware necesario para el funcionamiento del inversor, incluidos los sensores de tensión y corriente utilizados, así como las interfaces diseñadas para el acondicionamiento de las señales. Se explica el software desarrollado en la implementación de los lazos de control de corriente necesarios para la inyección de potencia activa a la red. Por último se muestran los algoritmos de lectura de datos, del lazo de sincronización de fase y de los lazos de control de corrientes.

#### **4.2.1 DESCRIPCIÓN DEL EQUIPO DE LABORATORIO EMPLEADO EN LA IMPLEMENTACIÓN**

Para la implementación se utilizaron dos fuentes de CD marca TDK-Lambda, modelo GEN 300 – 17 [39], con características de voltaje de CD máximo de 317 V y corriente máxima de 17 A. Este tipo de fuente fue seleccionado porque tiene las características de regular el voltaje y limitar la corriente de salida de la fuente, de esta manera se protege al inversor al momento de realizar las pruebas de los algoritmos de control. En la Figura 4.1 se muestra la imagen de la fuente utilizada.



Figura 4. 1 Fuente de CD marca TDK-Lambda, modelo GEN 300 – 17.

#### **4.2.2 INVERSOR POWEREX**

El inversor utilizado es de la marca POWEREX modelo PP100T120 que tiene como características importantes una tensión de CD de entrada de hasta 800 V, una corriente nominal de 100 A y un voltaje de CA de hasta 1200 V. En la Figura 4.2 se muestra la imagen del inversor que es utilizado en la implementación. En la tabla 4.1 aparece la descripción de los pines del conector mostrado en la figura 4.2. En la Tabla 4.1 se muestran las conexiones para la conexión de las señales de alimentación, de control y de error entre el DSC y el inversor.

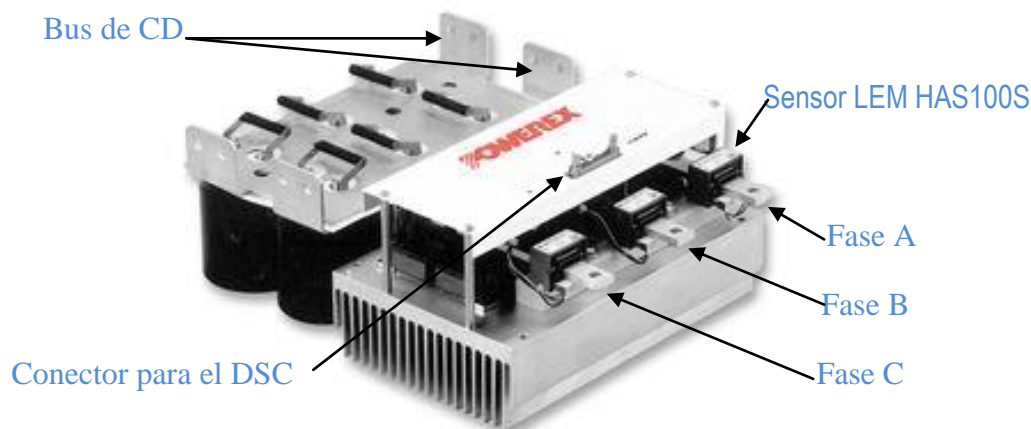


Figura 4. 2 Inversor marca POWEREX, modelo PP100T120.

Tabla 4. 1 Configuración del conector para el DSC.

No. de pin	Nombre de la señal	Descripción
1	Blindaje	Conexión a tierra física
2	PWM A <sup>-</sup>	Señal de control de 0-15V del IGBT A-
3	Error fase A	Cortocircuito o sobre corriente en la fase A Salida a colector abierto (bajo = sin error, flotante = error)
4	PWM A <sup>+</sup>	Señal de control de 0-15V del IGBT A+
5	PWM B <sup>-</sup>	Señal de control de 0-15V del IGBT B-
6	Error fase B	Cortocircuito o sobre corriente en la fase B Salida a colector abierto (bajo = sin error, flotante = error)
7	PWM B <sup>+</sup>	Señal de control de 0-15V del IGBT B+
8	PWM C <sup>-</sup>	Señal de control de 0-15V del IGBT C-
9	Error fase C	Cortocircuito o sobre corriente en la fase C Salida a colector abierto (bajo = sin error, flotante = error)
10	PWM C <sup>+</sup>	Señal de control de 0-15V del IGBT C+
11	Sobre temperatura	Sobre temperatura en el disipador Salida a colector abierto (bajo = sin error, flotante = error)
12	Sin conexión	
13	Voltaje del Bus	Representación analógica del bus de CD
14	Voltaje de alimentación 24 Vcd	Voltaje de alimentación (20-30 Vcd)
15	Voltaje de alimentación 24 Vcd	Voltaje de alimentación (20-30 Vcd)
16	Voltaje de alimentación 15 Vcd	Voltaje de alimentación (14.4-18 Vcd)
17	Voltaje de alimentación 15 Vcd	Voltaje de alimentación (14.4-18 Vcd)
18	GND	Referencia de la alimentación de 24 ó 15 V
19	GND	Referencia de la alimentación de 24 ó 15 V
20	Temperatura del disipador	Representación analógica de la temperatura en el disipador
21	GND	Conexión al pin 18 y 19
22	Corriente fase A	Representación analógica de la corriente en la fase A
23	GND	Conexión al pin 18 y 19
24	Corriente fase B	Representación analógica de la corriente en la fase B
25	GND	Conexión al pin 18 y 19
26	Corriente fase C	Representación analógica de la corriente en la fase C



Las salidas analógicas provenientes de los sensores de corriente colocados en cada fase tienen una relación de 100:4, es decir por cada 100 Arms, el sensor entrega a su salida una señal de 4 V [40].

Las salidas de colector abierto son conectadas a una resistencia de pull up, alimentadas con una tensión máxima de CD de 30 V, con un flujo de corriente en bajo de 50 mA [41].

Para mayor información acerca del inversor, se puede consultar la hoja de datos del fabricante [41].

#### 4.2.3 CONTROLADOR DIGITAL DE SEÑALES (DSC)

Para la implementación de los algoritmos de lectura de datos y de control se utilizó una tarjeta de desarrollo marca Freescale que contiene un DSC modelo 56F84789VLL, el cual está diseñado para sistemas fotovoltaicos, control de motores, aparatos inteligentes, fuentes de alimentación ininterrumpidas, sistemas avanzados de iluminación entre otras [42]. En la Figura 4.3 se muestra una imagen del DSC utilizado.

A continuación se mencionan las principales características del DSC:

- Hasta 100 MIPS a una frecuencia de núcleo de 100 MHz.
- Características de DSP y MC en arquitectura C-unificada.
- DSC de 32 bits.
- 288 KB de memoria flash.
- 32 KB de memoria RAM.
- 2 convertidores analógico/digital de 8 canales 12bits.
- 1 convertidor digital/analógico de 12 bits de 1 canal.
- 2 módulos PWM con 24 salidas.
- 1 decodificador de cuadratura. .
- 2 bloques de retardo programable.
- 3 módulos de comunicación serial SPI
- 1 módulo FlexCan.
- Timers
- DMA
- Compilador en tiempo real.

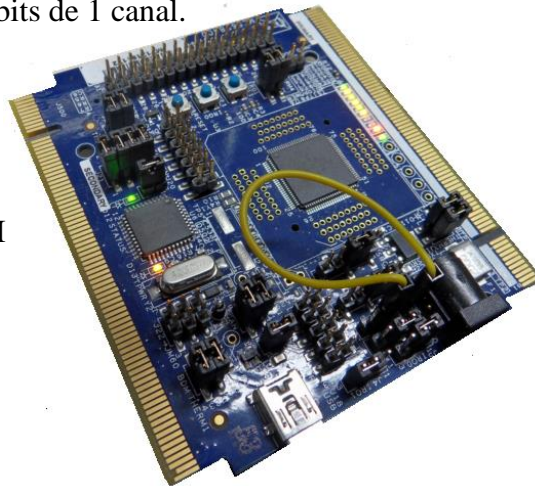


Figura 4. 3 DSC MC56F84789.



Dentro de las características antes mencionadas, se describirán a continuación únicamente las necesarias para la lectura de datos y el control de un inversor trifásico como el convertidor analógico/digital, “timers”, puertos de entrada y salida, módulos PWM y puerto de comunicación serial [43].

En la figura 4.4 se muestra el diagrama general del DSC 56F84789, utilizado en el trabajo experimental en el laboratorio para programar los algoritmos de control y de adquisición y generación de señales digitales y analógicas.

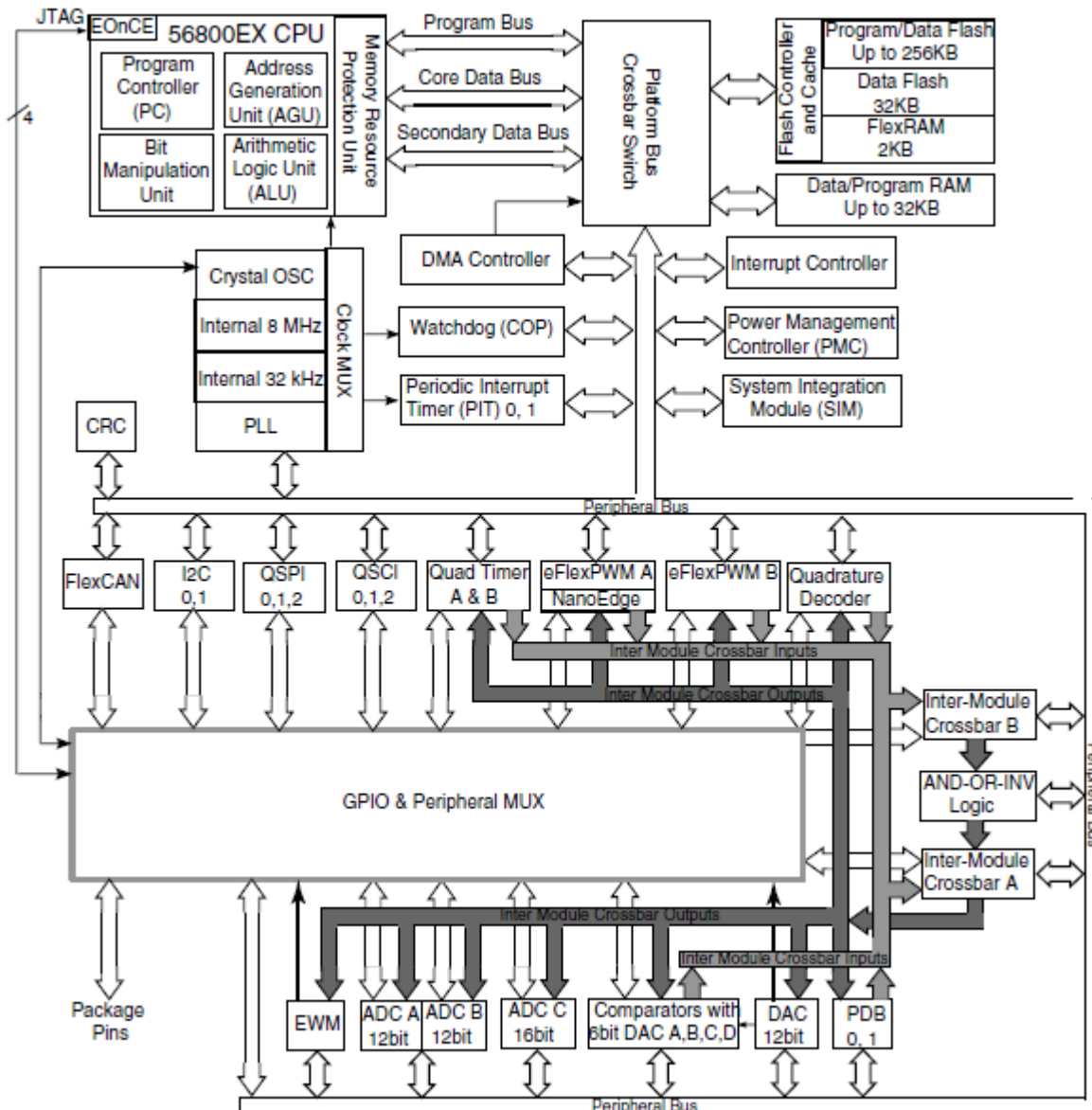


Figura 4. 4 Diagrama General del DSC 56F84789.

Las características del módulo PWM son:



- Tres señales PWM complementarias o seis independientes.
- Inserción de tiempo muerto.
- 16 bits de resolución.
- Alineación al centro o a los fillos de la señal PWM.
- Protección de falla programable.
- Capacidad de recarga cada medio ciclo.

El convertidor analógico/digital (ADC) está formado por un módulo de control digital y dos circuitos de muestreo y retención (Sample & Hold). Las características del ADC del MC6F84789 son:

- Resolución de 12 bits.
- Capacidad de sincronización con el módulo PWM.
- Ganancia de amplificación programable.
- Frecuencia de reloj máxima de 200 MHz.
- Muestreo secuencial, paralelo o independiente.
- Corrección de muestreo opcional por offset pre programado.
- Tiempo de conversión simple de 8.5 ciclos de reloj ( $8.5 \times 50 \text{ ns} = 425 \text{ ns}$ ).
- Tiempo de conversión adicional de 6 ciclos de reloj ( $6 \times 50 \text{ ns} = 300 \text{ ns}$ ).
- Ocho conversiones en modo simultaneo en 26.5 ciclos de reloj ( $26.5 \times 50 \text{ ns} = 1.325 \mu\text{s}$ ).
- Puede ser sincronizado con el módulo de PWM.

El software utilizado en la programación de los algoritmos de adquisición de datos, control y generación de señales PWM en el DSC es Code Warrior versión 10.5, el cual incluye funciones y subrutinas de programa pre establecidas llamadas "bean" las cuales serán utilizadas en el desarrollo del programa general.

Estas subrutinas o "beans" están incluidas en una librería llamada Procesador Experto.





#### 4.2.4 BLINDAJE PARA LA DISMINUCIÓN DE INTERFERENCIAS ELECTROMAGNÉTICAS (EMI)

Se colocó una malla de alambre en forma de cubo (jaula de Faraday), que tiene la función de no permitir el paso de la interferencia electromagnética generada por la conmutación en el inversor hacia el DSC y a las tarjetas de acondicionamiento de señal. En la Figura 4.5 se muestra la colocación de la jaula de Faraday.

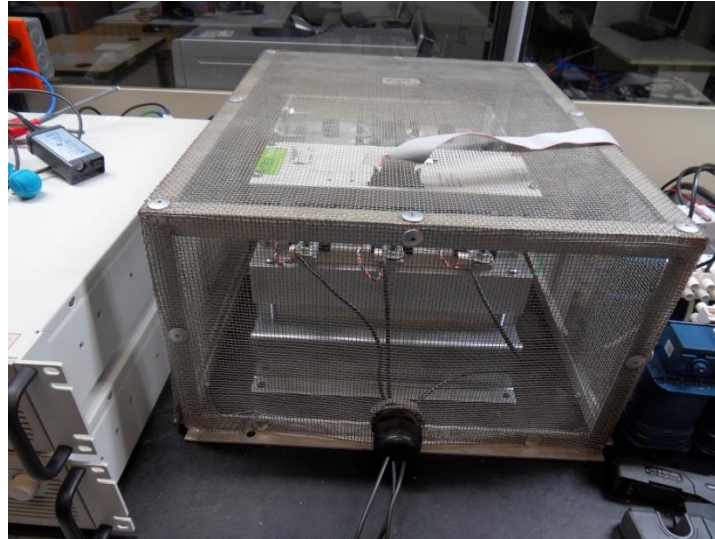


Figura 4. 5 Jaula de Faraday en el inversor.

### 4.3 ENSAMBLE DEL SISTEMA Y CONSTRUCCIÓN DE LA INTERFAZ DSC-INVERSOR.

#### 4.3.1 CONEXIÓN DE LAS FUENTES DE CD

Se necesita conectar dos fuentes en serie para obtener el nivel de tensión deseado (350 V). Y considerando que este tipo de fuentes de CD no soporta la inversión del flujo de potencia, se colocan entre las terminales de salida del arreglo en serie de las fuentes de CD y del inversor dos diodos como se muestra en la Figura 4.6.

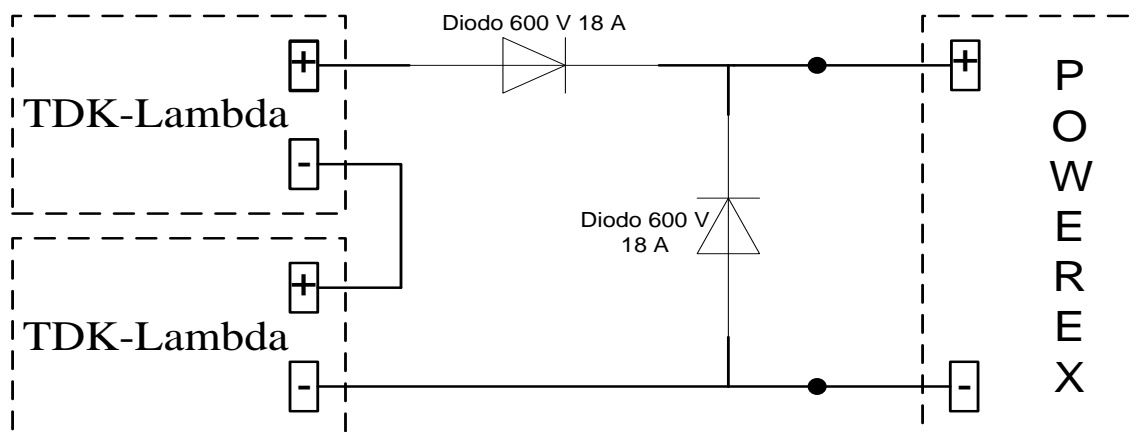


Figura 4. 6 Diagrama eléctrico de la conexión de las fuentes y el inversor usando los diodos de protección.



Los diodos de protección utilizados para la conexión entre las fuentes de CD y el inversor son de 600 V y 18 A, elegidos considerando la hoja de datos de la fuente [39].

#### 4.3.2 ACONDICIONAMIENTO DE SEÑAL DE LOS SENSORES DE VOLTAJE

El acondicionamiento de las señales de tensión de la red eléctrica que serán leídas por el convertidor analógico/digital del DSC, consiste en atenuar la tensión de la red con el uso de un sensor de voltaje para cada fase, para esta aplicación el sensor utilizado es el modelo LV-25 P de la marca LEM, posteriormente esta señal tiene que montarse sobre una tensión offset y su valor adecuarlo en magnitud para que tenga un valor de 0 a 3.3 V.

La señal de salida de los sensores de voltaje es de  $\pm 3.5$  V y es proporcional a la tensión de entrada sinusoidal, la cual es de un valor de 150 Vrms. Con el acondicionamiento de la señal se pretende obtener un voltaje máximo de 3.3 V proporcional a 150 Vrms.

En el acondicionamiento de las señales de voltaje se utilizan tres configuraciones con amplificadores operacionales [44], estas son:

1. Amplificador inversor (Figura 4.7).
2. Amplificador sumador inversor (Figura 4.8).
3. Seguidor de voltaje (Figura 4.9).

$V_i$  = Voltaje de entrada.

$R_i$  = Resistencia de entrada.

$V_o$  = Voltaje de salida.

$R_f$  = Resistencia de retroalimentación.

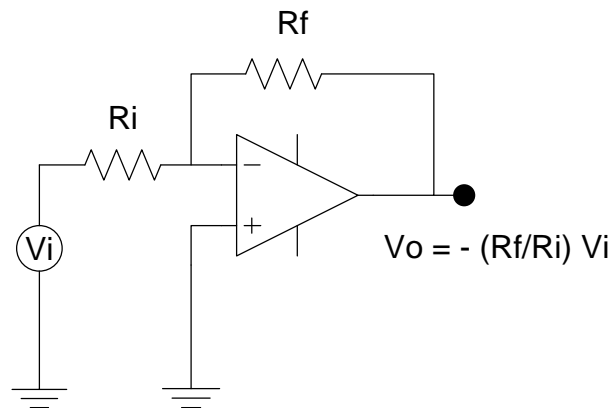


Figura 4. 7 Amplificador inversor.



$V_n$  = Voltaje de entrada n.  
 $R_n$  = Resistencia de entrada n.  
 $V_2$  = Voltaje de entrada 2.  
 $R_2$  = Resistencia de entrada 2.  
 $V_1$  = Voltaje de entrada 1.  
 $R_1$  = Resistencia de entrada 1.  
 $V_o$  = Voltaje de salida.  
 $R_f$  = Resistencia de retroalimentación.

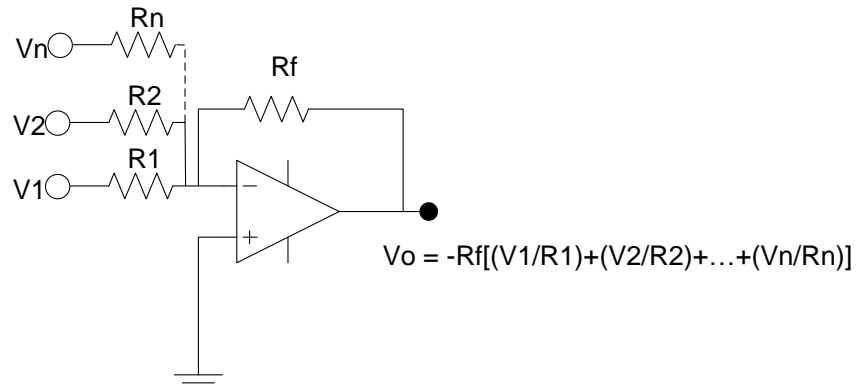


Figura 4. 8 Amplificador sumador inversor.

$V_i$  = Voltaje de entrada.  
 $V_o$  = Voltaje de salida.

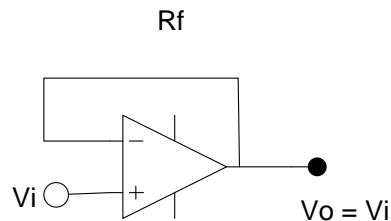


Figura 4. 9 Seguidor de voltaje.

En la Figura 4.10 se muestra el diagrama con amplificadores operacionales diseñado para el acondicionamiento de señales de tensión de la red, utilizando en la implementación el circuito integrado TL084. El procesamiento de la señal se describe a continuación:

Se genera un offset de -3.5 V utilizando un amplificador inversor con un voltaje de entrada de 5 V y una ganancia de 0.7, la señal resultante entra a un amplificador inversor con ganancia unitaria para obtener a la salida 3.5 V. Esta señal de 3.5 V entra a un amplificador sumador inversor con ganancia unitaria, al igual que la señal proveniente del sensor de voltaje, la cual primeramente pasa a través de un seguidor de voltaje para acoplar las impedancias de la salida del sensor y la etapa de acondicionamiento. La señal resultante a la salida del amplificador sumador inversor es colocada en la terminal negativa de un amplificador inversor con ganancia de 0.47. El diseño de este acondicionamiento de señal es el mismo para las 3 fases de la red.

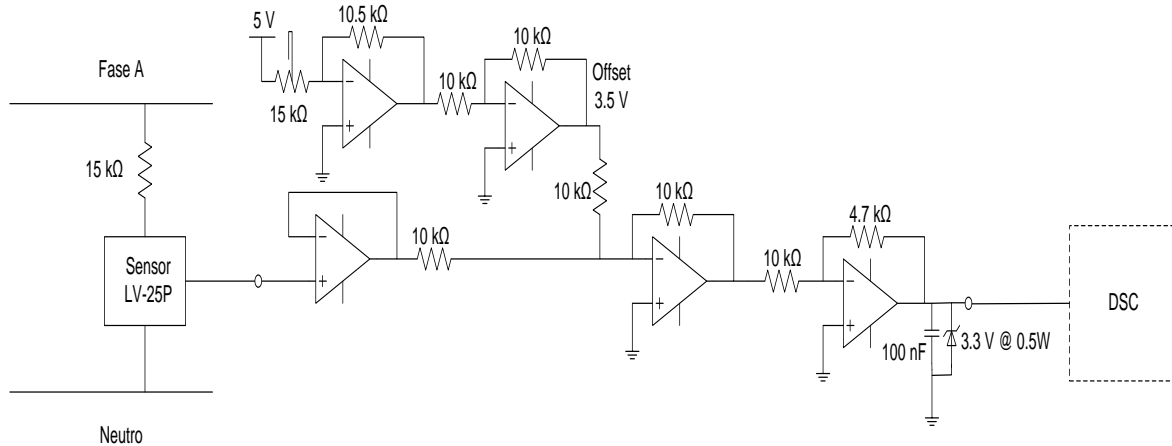


Figura 4. 10 Diagrama general del acondicionamiento de señal del sensor de voltaje.

Antes de la entrada del convertidor analógico/digital del DSC, se coloca un capacitor de 100 nF para el filtraje de ruido de la señal y un diodo zener de protección en caso que exista un voltaje superior a 3.3 V el diodo zener no permitirá exceder este valor.

#### 4.3.3 ACONDICIONAMIENTO DE SEÑAL DE LOS SENSORES DE CORRIENTE

El acondicionamiento de la señal de corriente consiste en atenuar la corriente generada por el inversor con el uso de un sensor de corriente para dos de las fases de salida. Se utilizan sensores modelo HAS-100S de la marca LEM. Al igual que en el acondicionamiento de la señal de voltaje, esta señal tiene que montarse sobre un offset y adecuarla para que tenga un valor de 0 a 3.3 V. La señal de salida de los sensores de corriente es de  $\pm 4$  V proporcional a una corriente de 100 Arms de una señal sinusoidal. Con el acondicionamiento de la señal se pretende obtener un voltaje máximo de 3.3 V proporcional a 100 Arms. Para el acondicionamiento de la señal de corriente se utilizaron las mismas configuraciones con amplificadores operacionales que en el acondicionamiento de las señales de voltaje. En la Figura 4.11 se muestra el diagrama de conexión con amplificadores operacionales utilizado en el acondicionamiento de las señales de corriente. El procesamiento de la señal acondicionada se describe a continuación:

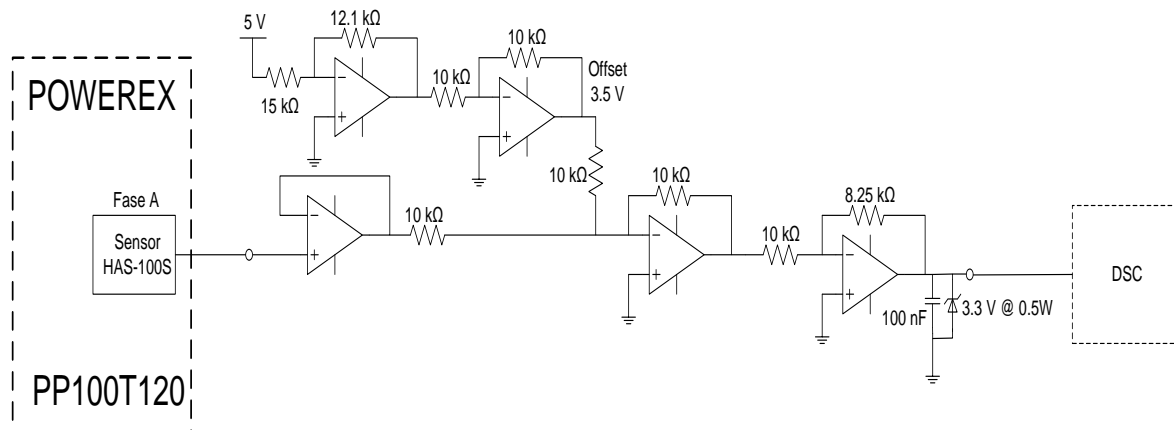


Figura 4. 11 Diagrama general del acondicionamiento de señal del sensor de corriente.



Se genera un offset de  $-4.0\text{ V}$  utilizando un amplificador inversor con un voltaje de entrada de  $5\text{ V}$  y una ganancia de  $0.806$ , la señal resultante entra a un amplificador inversor con ganancia unitaria para obtener a la salida  $4\text{ V}$ . Esta señal de  $4\text{ V}$  entra a un amplificador sumador inversor con ganancia unitaria, de igual forma la señal proveniente del sensor de voltaje, que primero pasa a través de un seguidor de voltaje para acoplar las impedancias de la salida del sensor y la etapa de acondicionamiento. La señal resultante a la salida del amplificador sumador inversor es colocada en la terminal negativa de un amplificador inversor con ganancia de  $0.825$ . El diseño de este acondicionamiento de señal es el mismo para 2 fases de la red, ya que la tercera corriente será estimada a partir de las dos medidas, teniendo en cuenta que la salida del inversor es un sistema trifásico de tres hilos.

Con los datos de la Tabla 4.1 se construyó la interfaz para el acondicionamiento de los pulsos PWM del DSC al inversor. Para esto se utilizó un buffer 74LS07 con el cual los pulsos de  $0$  a  $3.3\text{ V}$  del DSC fueron amplificados a pulsos de  $0$  a  $15\text{ V}$ , valor requerido para activar al IGBT por medio de su terminal compuerta. El diagrama de conexión de estos pulsos se muestra en la Figura 4.12.

#### 4.3.4 ACONDICIONAMIENTO DE LOS PULSOS PWM

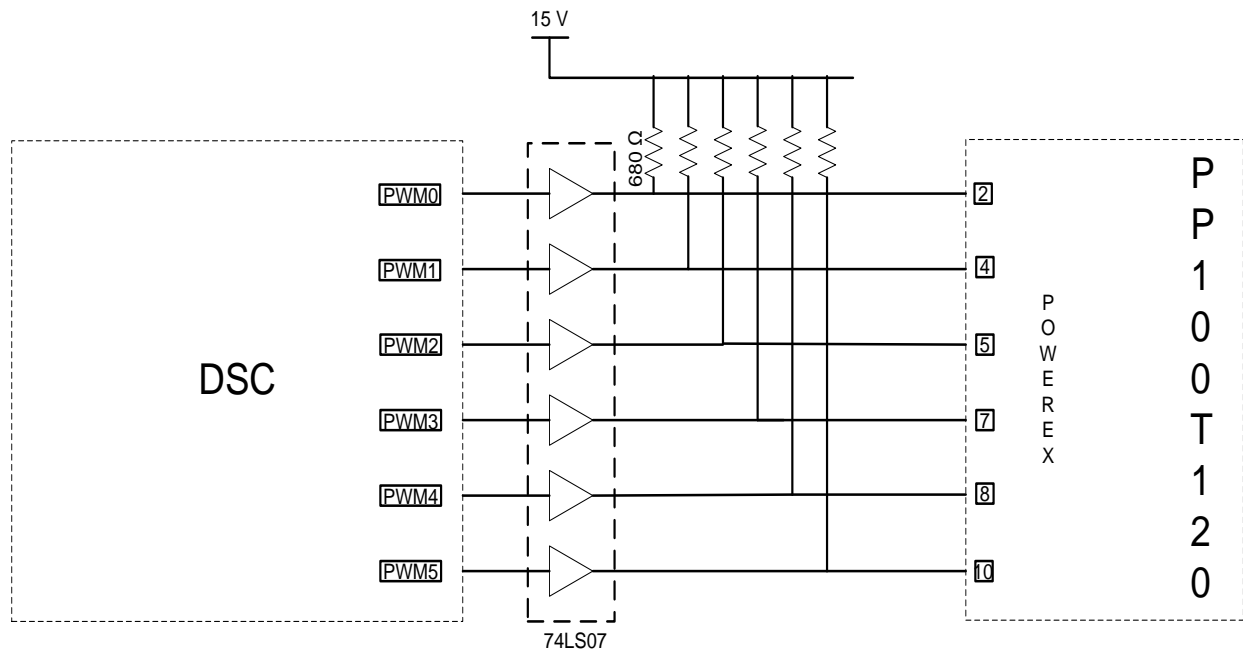


Figura 4. 12 Diagrama de conexión de las señales PWM del DSC al inversor.

#### 4.3.5 ACONDICIONAMIENTO DE LAS SEÑALES DE ERROR DEL INVERSOR

De la Tabla 4.1 se tiene que las señales de error generadas por el inversor son salidas de colector abierto, donde un nivel bajo indica que no existe falla y que una señal flotante indica la existencia de una falla. Los pines de falla son el 3, 6, 9 y 11.



Estas señales de error son acondicionadas para activar una entrada de interrupción externa del DSC, para hacer esto, se utilizó un circuito integrado 74LS32 que contiene compuertas OR.

Se realizó la conexión con el fin de que si existe al menos una falla, se mandará un nivel alto de voltaje a la terminal de interrupción externa del DSC, que a su vez inhabilitará las salidas de PWM para que el inversor deje de funcionar y no surja ningún daño a causa de la falla. En la Figura 4.13 se muestra la conexión entre las señales de falla y el DSC.

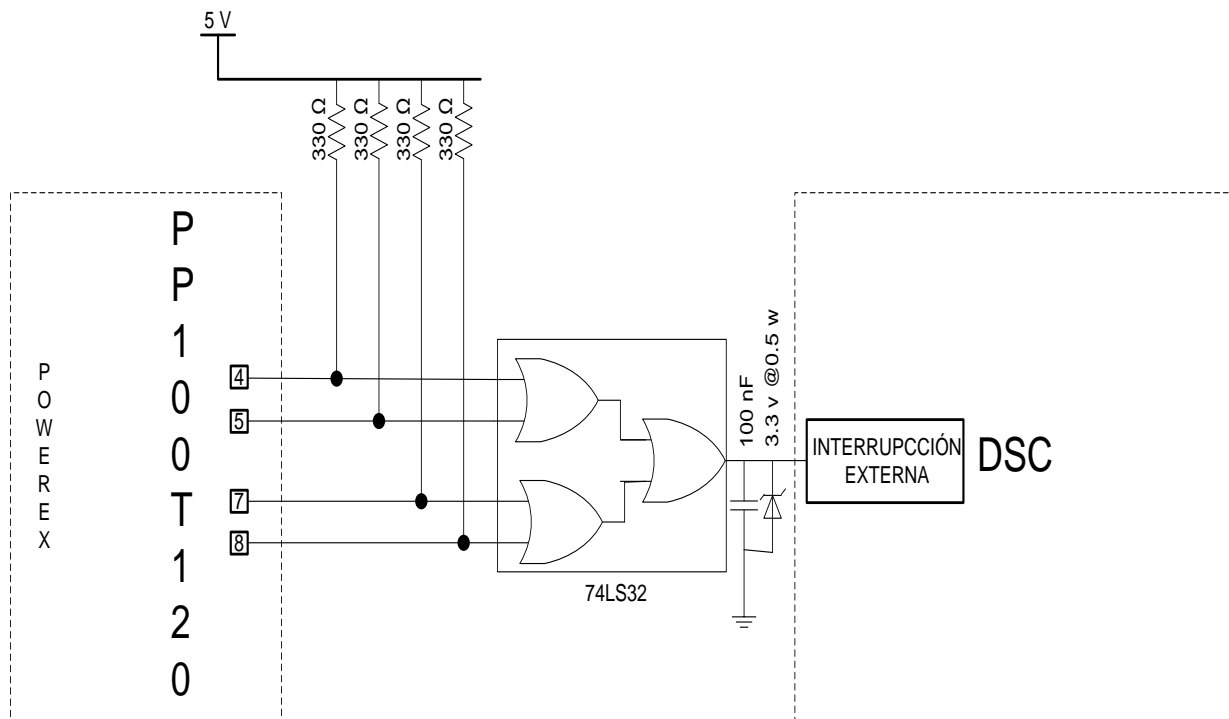


Figura 4. 13 Diagrama de conexión de las señales de falla del inversor al DSC.

Los diagramas de las Figuras (4.10), (4.11), (4.12) y (4.13) forman las tarjetas de acondicionamiento de señal que fueron construidas para la lectura de valores de tensión y corriente necesarias para desarrollar los algoritmos de control. También está incluido en la tarjeta el acondicionamiento de señales de salida del DSC al inversor y las conexiones de voltajes de alimentación de 15 V, -15 V y 5 V. En la Figura 4.14 se muestran las tarjetas construidas para la implementación.

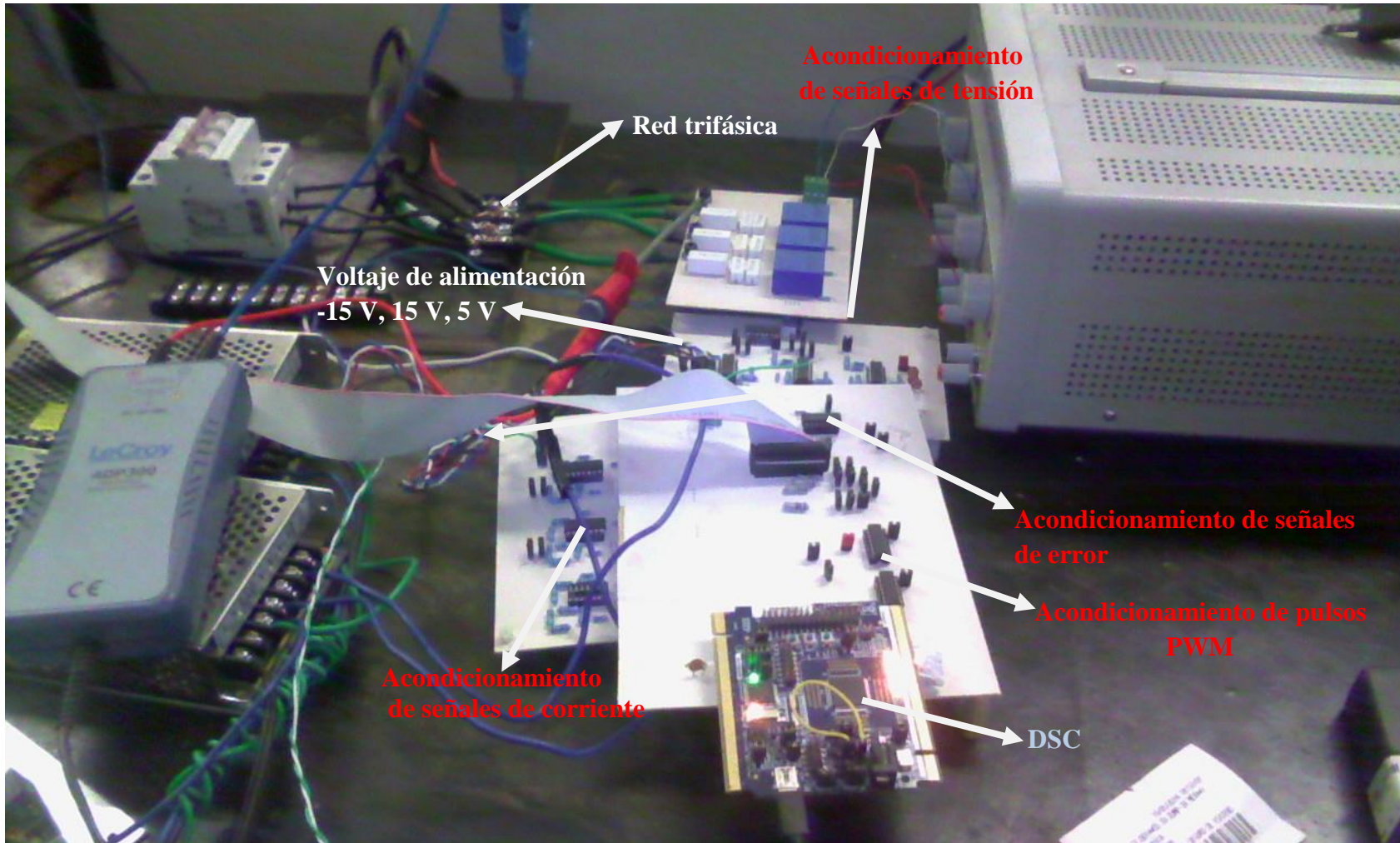


Figura 4. 14 Fotografía de la interfaz DSC-inversor.



#### 4.4 ALGORITMOS DE CONTROL DEL INVERSOR CONECTADO A LA RED

Para la programación de los algoritmos en el DSC se utilizaron unas funciones prediseñadas llamadas “beans”, las cuales se encuentran en la herramienta Procesador Experto del software Code Warrior 10.5. También fue necesario generar código de programación utilizando lenguaje C. Primero se describen los beans utilizados en el control del inversor conectado a la red y posteriormente se describe el programa de control desarrollado para el prototipo.

Un “bean” es una función prediseñada que se encuentra en la herramienta Procesador Experto del software Code Warrior 10.5 que es utilizado en la programación de microcontroladores de la marca Freescale. Estos “beans” se pueden clasificar en dos tipos:

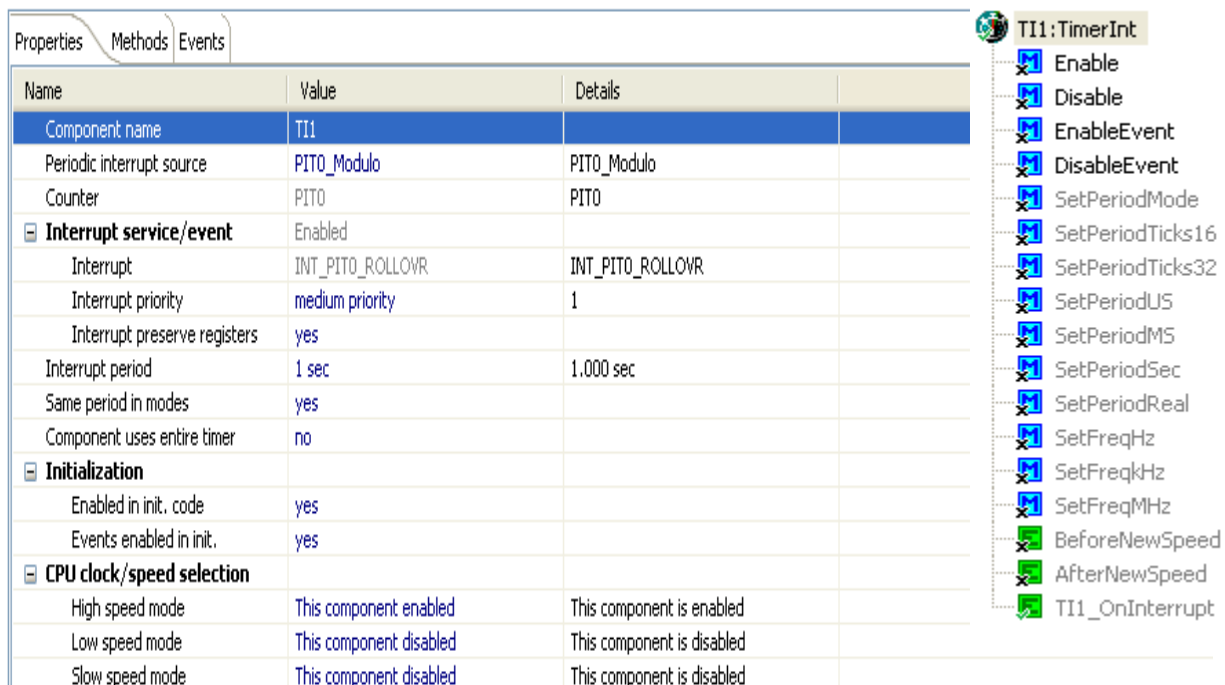
1. Beans utilizados en el control de periféricos.
2. Beans que ejecutan funciones prediseñadas.

##### 4.4.1 BEANS EMPLEADOS EN EL CONTROL DE PERIFÉRICOS

Las funciones marcadas con el símbolo ✓ son las funciones que se habilitaron para ser utilizadas en la implementación.

###### 4.4.1.1 BEAN TimerInt

Este bean genera una serie de interrupciones periódicas según el tiempo que se configure. En la Figura 4.15 se muestra la configuración del bean y sus funciones.



Name	Value	Details
Component name	TI1	
Periodic interrupt source	PITO_Modulo	PITO_Modulo
Counter	PITO	PITO
<b>Interrupt service/event</b>	Enabled	
Interrupt	INT_PITO_ROLLOVR	INT_PITO_ROLLOVR
Interrupt priority	medium priority	1
Interrupt preserve registers	yes	
Interrupt period	1 sec	1.000 sec
Same period in modes	yes	
Component uses entire timer	no	
<b>Initialization</b>		
Enabled in init. code	yes	
Events enabled in init.	yes	
<b>CPU clock/speed selection</b>		
High speed mode	This component enabled	This component is enabled
Low speed mode	This component disabled	This component is disabled
Slow speed mode	This component disabled	This component is disabled

<input checked="" type="checkbox"/>	Enable
<input checked="" type="checkbox"/>	Disable
<input checked="" type="checkbox"/>	EnableEvent
<input checked="" type="checkbox"/>	DisableEvent
<input checked="" type="checkbox"/>	SetPeriodMode
<input checked="" type="checkbox"/>	SetPeriodTicks16
<input checked="" type="checkbox"/>	SetPeriodTicks32
<input checked="" type="checkbox"/>	SetPeriodUS
<input checked="" type="checkbox"/>	SetPeriodMS
<input checked="" type="checkbox"/>	SetPeriodSec
<input checked="" type="checkbox"/>	SetPeriodReal
<input checked="" type="checkbox"/>	SetFreqHz
<input checked="" type="checkbox"/>	SetFreqkHz
<input checked="" type="checkbox"/>	SetFreqMHz
<input checked="" type="checkbox"/>	BeforeNewSpeed
<input checked="" type="checkbox"/>	AfterNewSpeed
<input checked="" type="checkbox"/>	TI1_OnInterrupt

Figura 4. 15 Configuración del bean TimerInt.

Funciones utilizadas:





#### TI1\_OnInterrupt

Este evento es llamado periódicamente según el periodo configurado, ejecutando el código que está dentro de la función que genera el evento.

```
void TI1_OnInterrupt(void) {
    /* Instrucciones a ejecutarse cada periodo configurado */
}
```

#### 4.4.1.2 BEAN PWMMC

Este bean habilita un modulador de ancho de pulso para la activación de un inversor, para esta aplicación se habilitaron seis salidas, es decir tres pares de salidas complementarias, controlando tres de ellas se tiene el control de las seis. Se habilita la inserción de tiempo muerto para cada señal complementaria para evitar un corto circuito al momento de activar cada pierna del inversor trifásico. En la Figura 4.16 se muestra la configuración del bean y sus funciones.

Name	Value	Details
Component name	PWMC1	
Device	PWMA	PWMA
Align	center-aligned mode	
Peripheral initialization	PWMA	
Reload	1	D
Frequency/period	10 kHz	10 kHz
Output Frequency	10 kHz	
Same frequency in modes	no	
Dead-time	0,33 µs	0,330 µs
Dead-time 1	0,33 µs	0,330 µs
<b>Interrupt service/event</b>	Enabled	
<b>Channel 0</b>		
<b>Channel 1</b>	Enabled	
<b>Channel 2</b>	Enabled	
<b>Channel 3</b>	Enabled	
<b>Channel 4</b>	Enabled	
<b>Channel 5</b>	Enabled	
<b>Fault protection</b>	controlled by this component	
<b>Initialization</b>		
Enabled in init. code	yes	
Events enabled in init.	yes	
<b>CPU clock/speed selection</b>		
High speed mode	This component enabled	This component is enabled
Low speed mode	This component disabled	This component is disabled
Slow speed mode	This component disabled	This component is disabled

- Enable
- Disable
- EnableEvent
- DisableEvent
- SetPeriod
- SetDuty
- SetDutyPercent
- SetPrescaler
- Load
- SetOutput
- SetRatio16
- SetRatio15
- Swap
- Mask
- SwapAndMask
- OutputPadEnable
- OutputPadDisable
- ConnectPin
- ClearFaultFlag
- BeforeNewSpeed
- AfterNewSpeed
- PWMC1\_OnReload
- OnFault0

Figura 4. 16 Configuración del bean PWMMC.

Funciones utilizadas:

#### SetRatio15

Esta función coloca un nuevo ciclo de trabajo en las salidas PWM, automáticamente genera la señal complementaria.



Sintaxis: SetRatio15(Channel,Ratio);

Dónde:

Channel – es el canal al que se le asigna el porcentaje de ciclo de trabajo especificado (0,2,4) y los complementarios (1,3,5).

Ratio – es la variable que contiene el nuevo ciclo de trabajo. El valor de 0 a 32767 es proporcional a un ciclo de trabajo de 0% a 100%.

Load

Esta función se utiliza después de la instrucción SetRatio para la asignación del nuevo ciclo de trabajo. Si no es colocado el ciclo de trabajo no se asignará.

Sintaxis: Load ();

OutputPadEnable

Habilita las salidas de la señal PWM.

Sintaxis: OutputPadEnable ();

OutputPadDisable

Deshabilita las salidas de la señal PWM.

Sintaxis: OutputPadDisable ();

PWMC1\_OnReload

Este evento es llamado según el periodo configurado en el bean, ejecutando el código que se genere dentro de la función que se genera en los eventos.

```
void PWMC1_OnReload(void)
/* Instrucciones a ejecutarse cada periodo configurado */
}
```

#### 4.4.1.3 BEAN ExtInt

Con este bean se habilita un puerto de entrada como interrupción externa, causada por el flanco de subida y/o bajada durante un cambio de estado de una señal de corriente directa que es aplicada al puerto de entrada antes configurado. En la Figura 4.17 se muestra la configuración del bean y sus funciones.

Name	Value	Details
Component name	EInt1	
Pin	GPIOF3/SDA1/XB_OUT7	GPIOF3/SDA1/XB_OUT7
Pin signal		
Pull resistor	autoselected pull	no pull resistor
Generate interrupt on	rising edge	rising edge
Interrupt	INT_GPIOF	INT_GPIOF
Interrupt priority	maximal priority	2
Interrupt preserve registers	yes	
<b>Initialization</b>		
Enabled in init. code	yes	

- EInt1:ExtInt
  - Enable
  - Disable
  - GetVal
  - SetEdge
  - ConnectPin
  - EInt1\_OnInterrupt

Figura 4. 17 Configuración del bean ExtInt.

Funciones utilizadas:



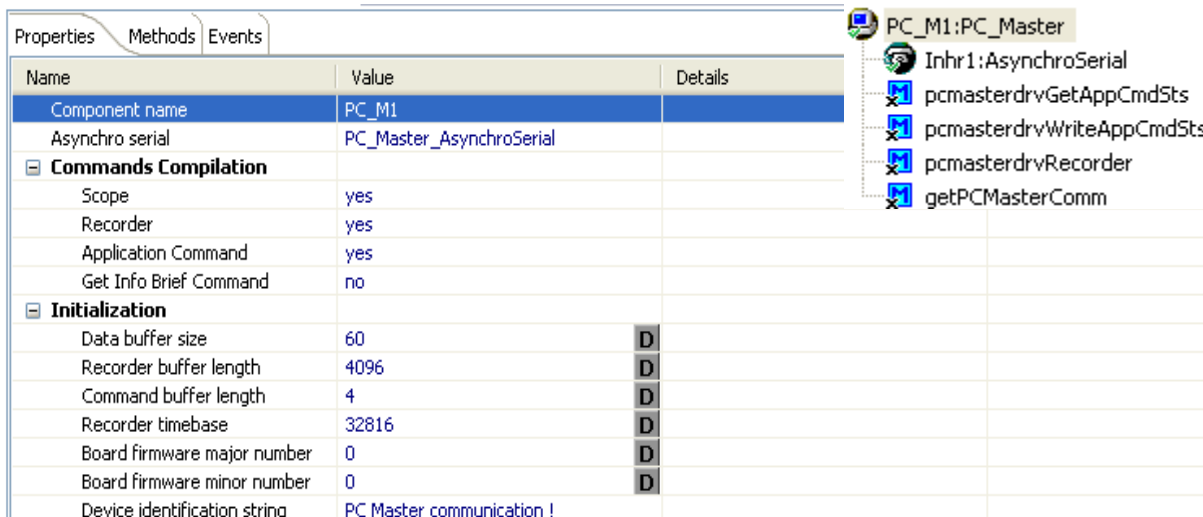
#### EInt1\_OnInterrupt

Al momento que ocurre la interrupción, se activa este evento ejecutándose el código que se encuentra dentro de la función en los eventos.

```
void EInt1_OnInterrupt(void)
{
    /* Ejecuta la instrucción si el evento es activado */
}
```

#### 4.4.1.4 BEAN PC\_Master

Con el uso de este bean y teniendo instalado un software llamado FREEMASTER, se establece una comunicación de tipo serial entre la PC y el DSC que permite visualizar las variables de forma gráfica en tiempo real o con pocas fracciones de segundo de diferencia, dependiendo del microcontrolador y de la frecuencia de la señal que se visualiza. Para visualizar las variables en la PC no es necesario utilizar ninguna función, únicamente se tiene que configurar los puertos de comunicación serial entre el DSC y la PC. En la Figura 4.18 se muestran las funciones del bean y su configuración.



Name	Value	Details
Component name	PC_M1	
Asynchro serial	PC_Master_AsynchroSerial	
<b>Commands Compilation</b>		
Scope	yes	
Recorder	yes	
Application Command	yes	
Get Info Brief Command	no	
<b>Initialization</b>		
Data buffer size	60	D
Recorder buffer length	4096	D
Command buffer length	4	D
Recorder timebase	32816	D
Board firmware major number	0	D
Board firmware minor number	0	D
Device identification string	PC Master communication !	

Methods:

- Inhr1:AsynchroSerial
- pcmasterdrvGetAppCmdSts
- pcmasterdrvWriteAppCmdSts
- pcmasterdrvRecorder
- getPCMasterComm

Figura 4. 18 Configuración del bean PC\_Master.

#### 4.4.1.5 BEAN ADC

Con este bean se configuran todos los modos de operación que tiene el ADC de 12 bits del DSC. En esta aplicación se habilitaron 6 canales del ADC, configurados en modo secuencial (paralelo), tres canales del ADC A para las tensiones de la red y tres canales del ADC B para las tres fases de las corrientes generadas por el inversor. La configuración en modo secuencial es para tomar la muestra de tensión y corriente de la Fase A y de la fase B en el mismo instante de tiempo, y exista mayor precisión en los cálculos realizados con las lecturas tomadas. La Fase C de corriente será estimada ya que no se tomará la lectura del canal, aunque el canal no esté en uso necesita estar habilitado para realizar la medición en modo secuencial. En la Figura 4.19 se muestran las funciones del bean y su configuración.



Name	Value	Details
Component name	AD1	
A/D converter	ADC12	ADC12
Sharing	Disabled	
Interrupt service/event	Enabled	
A/D channels	6	
Channel0		
Channel1		
Channel2		
Channel3		
Channel4		
Channel5		
ANA7 internal source	Disabled	
ANB7 internal source	Disabled	
Queue	Enabled	
A/D resolution	Autoselect	12 bits
Conversion time	0.425 µs	0.425 µs
Sample time	9 clock periods	Total conv. time: high: 0.775 us
Internal trigger	Disabled	
Trigger input		Property is disabled
Trigger input signal		
Input source	external	
Volt. ref. recovery time	100	D
Power up delay	13	D
Power savings mode	Disabled	
Auto standby	Disabled	
Volt. ref. source	controlled by this component for both...	
Number of conversions	8	D
Initialization		
CPU clock/speed selection		
High speed mode	This component enabled	This component is enabled
Low speed mode	This component disabled	This component is disabled
Slow speed mode	This component disabled	This component is disabled

AD1:ADC

- Enable
- Disable
- EnableEvent
- DisableEvent
- Start
- Stop
- Measure
- MeasureChan
- EnableIntTrigger
- EnableIntChanTrigger
- GetValue
- GetChanValue
- GetValue8
- GetChanValue8
- GetValue16
- GetChanValue16
- SetHighChanLimit
- SetLowChanLimit
- SetChanOffset
- GetHighLimitStatus
- GetLowLimitStatus
- GetZeroCrossStatus
- ConnectPin
- BeforeNewSpeed
- AfterNewSpeed
- AD1\_OnEnd
- OnHighLimit
- OnLowLimit
- OnZeroCrossing

Figura 4. 19 Configuración del bean ADC.

Funciones utilizadas:

Measure

Esta función realiza la medición de los canales configurados.

Sintaxis: Measure (TRUE);

Dónde:

TRUE – variable predefinida por la herramienta utilizada, hace que el programa espere por la medición de cada canal.

GetValue16

Esta función almacena el valor de la última medición realizada en una variable de 16 bits justificada a la izquierda.

Sintaxis: GetValue16(word\* Values);

Donde:

Values – variable o arreglo en donde son guardados los resultados de la última medición.



#### AD1\_OnEnd

Al momento en que termina la medición de todos los canales, se activa este evento ejecutándose el código que se encuentra dentro de la función en los eventos.

```
void AD1_OnEnd(void)
{
    /* Write your code here ... */
}
```

### 4.4.2 BEANS QUE EJECUTAN FUNCIONES PREDISEÑADAS

A continuación se mencionan los beans que incluyen las transformaciones directas e inversas de Clarke y Park (Apéndice A), la técnica de modulación PWM y las funciones trigonométricas utilizadas en los cálculos. Se describen las funciones que fueron utilizadas en la programación de los algoritmos.

#### 4.4.2.1 BEAN MC\_ClarkePark


Este bean contiene las funciones que realizan las transformaciones directas e inversas de Clarke y Park. En la Figura 4.20 se muestran las funciones que incluye este bean, las funciones marcadas con  son las utilizadas en el desarrollo del programa.



Figura 4. 20 Funciones del bean MC\_ClarkePark.

Funciones utilizadas:

#### cptrfmClarke

Esta función realiza la transformación del marco de referencia trifásico ABC al marco de referencia bifásico estacionario  $\alpha\beta$  para voltajes, corrientes o flujo.

Sintaxis: `cptrfmClarke(&AlphaBeta,&abc);`

Dónde:

abc - es una estructura de tipo `mc_s3PhaseSystem` que tiene los valores del sistema trifásico (voltajes, corrientes o flujos) en el marco abc. Las variables de esta estructura son de tipo enteras signadas de 16 bits.

AlphaBeta - es una estructura de tipo `mc_sPhase` en la cual se almacenan las componentes  $\alpha\beta$  resultantes de la transformación. Esta estructura está formada por variables de tipo enteras signadas de 16 bits.



#### cptrfmPark

Con esta función se realiza la transformación de un marco de referencia bifásico estacionario a un marco de referencia bifásico síncrono  $dq$ .

Sintaxis: `cptrfmPark(&dq,&AlphaBeta,&angulo);`

Dónde:

*angulo* - es una estructura de tipo `mc_sAngle` que tiene los valores escalados del seno y coseno de la posición del rotor de la MSIPS, es decir los valores de 0-32767 representan valores de amplitud de 0-1(variables de tipo enteras signadas de 16 bits).

*AlphaBeta* - es una estructura de tipo `mc_sPhase` en la cual se almacenan las componentes  $\alpha\beta$  del marco estacionario. Las variables de esta estructura son de tipo enteras signadas de 16 bits.

*dq* - es una estructura de tipo `mc_sDQsystem` en la cual se almacenan las componentes  $dq$  resultantes de la transformación. Esta estructura está formada por variables de tipo enteras signadas de 16 bits.

#### cptrfmParkInv

Esta función realiza la transformación de un marco de referencia bifásico rotatorio a un marco de referencia estacionario.

Sintaxis: `cptrfmParkInv(&AlphaBeta,&dq,&angulo);`

*angulo* - es una estructura de tipo `mc_sAngle` que tiene los valores del seno y coseno de la posición del rotor de la MSIPS. Las variables de esta estructura son de tipo enteras signadas de 16 bits.

*dq* - es una estructura de tipo `mc_sDQsystem` en la cual se almacenan las componentes  $dq$  del marco síncrono. Las variables de esta estructura son de tipo enteras signadas de 16 bits.

*AlphaBeta* - es una estructura de tipo `mc_sPhase` en la cual se almacenan las componentes  $\alpha\beta$  resultantes de la transformación. Las variables de esta estructura son de tipo enteras signadas de 16 bits.

#### 4.4.2.2 BEAN MC\_SpaceVectorMod

En este vean se encuentran funciones con distintos algoritmos de modulación por vectores espaciales. En este trabajo se utilizó la modulación `SvmStd` que es la descrita en el capítulo 2.

En la Figura 4.21 se muestran las funciones que incluye este bean incluyendo la que fue utilizada.

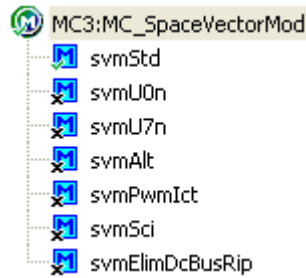
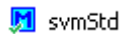


Figura 4. 21 Funciones del bean MC\_SpaceVectorMod.

Función utilizada:



Con esta función se calculan los ciclos de trabajo necesarios para generar un vector de voltaje de referencia para inyectar corriente del inversor a la red utilizando la técnica de modulación por vectores espaciales.

Sintaxis: `svmStd(&AlphaBeta,&Dabc);`

Dónde:

AlphaBeta - estructura de tipo `mc_sPhase` donde se almacenan las componentes  $\alpha\beta$  del vector de voltaje que se requiere generar en el estator de la máquina. Las variables de esta estructura son de tipo enteras signadas de 16 bits. Amplitudes de las componentes  $\alpha\beta$  de 0-32767 representan la región de modulación lineal para esta técnica.

Dabc - estructura de tipo `mc_s3PhaseSystem` donde se almacenan los ciclos de trabajo de cada fase del inversor. Los valores de los ciclos de trabajo son enteros sin signo de 15 bits. Los valores 0-32767 representa 0-100% del ciclo de trabajo.

#### 4.4.2.3 BEAN DSP\_Func\_TFR

En este bean se encuentra el cálculo de funciones trigonométricas directas e inversas.

En la Figura 4.22 se muestran las funciones trigonométricas disponibles en el bean.

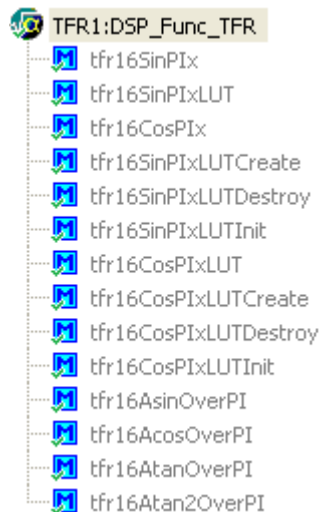


Figura 4. 22 Funciones del bean DSP\_Func\_TFR.



Funciones utilizadas:

 tfr16SinPIx

Esta función calcula la función trigonométrica  $\sin(\pi * x)$ .

Sintaxis: seno=tfr16SinPIx(x);

Dónde:

x – es el dato de entrada a la función. El tipo de variable es una entera signada de 16 bits.

 tfr16CosPIx

Esta función calcula la función trigonométrica  $\cos(\pi * x)$ .

Sintaxis: coseno=tfr16CosPIx(x);

Dónde:

x – es el dato de entrada a la función. El tipo de variable es una entera signada de 16 bits.

Para obtener más información acerca de los beans empleados en esta aplicación, se puede acudir a la opción de ayuda ubicada en la barra de herramientas dentro de la interfaz gráfica de Code Warrior. A continuación se describen los algoritmos empleados en la implementación del programa en el DSC.

#### 4.5 IMPLEMENTACIÓN DEL PROGRAMA EN EL DSC

A continuación se describen los algoritmos programados en el DSC agrupándolos de la siguiente manera:

- Lectura de señales de tensión.
- Lectura de señales de corriente.
- PLL.
- Controladores de corriente  $i_d$  e  $i_q$ .
- PWM por vectores espaciales.

##### 4.5.1 LECTURA DE SEÑALES DE TENSIÓN

Para la lectura de señales de tensión se toman los valores leídos de cada canal del ADC (3 canales), el tiempo de muestreo es de 100  $\mu$ s obteniendo 500 muestras en 3 ciclos de una señal alterna de 60 Hz. Debido a que la señal es guardada en una variable de 16 bits justificada a la izquierda y la resolución del ADC es de 12 bits, se debe de aplicar un corrimiento a la derecha para que el valor de la variable de 16 bits sea con una resolución de 12 bits, teniendo el valor la misma resolución del ADC e igual al que se adquirió en la medición.

Posteriormente, como la señal de tensión de la red eléctrica (señal alterna) es leída en el DSC como una señal de corriente directa, en el programa se debe restar el valor del nivel de offset aplicado por la tarjetas de acondicionamiento de voltaje y así tener como resultado una señal alterna proporcional a la de la red, y poder emplearla en los cálculos durante el control. Para





calcular el nivel de offset a cada señal de voltaje leída por cada canal del ADC se obtiene el promedio de 36 ciclos de la señal leída, después el valor obtenido del promedio de los 36 ciclos que es el offset de la señal es restado a la señal leída, obteniendo el valor real proporcional de cada muestra con respecto a la tensión de la red.

El valor de offset será actualizado cada 36 ciclos debido a que la amplitud de la señales de la red son variantes y el offset se encuentra cambiando. A continuación se muestra el diagrama de flujo para la obtención de valores de tensión con el ADC, del lado izquierdo aparece la instrucción en el programa principal y del lado derecho con las flechas se indica la entrada y salida de la interrupción del ADC. Esto se muestra en la Figura 4.23.

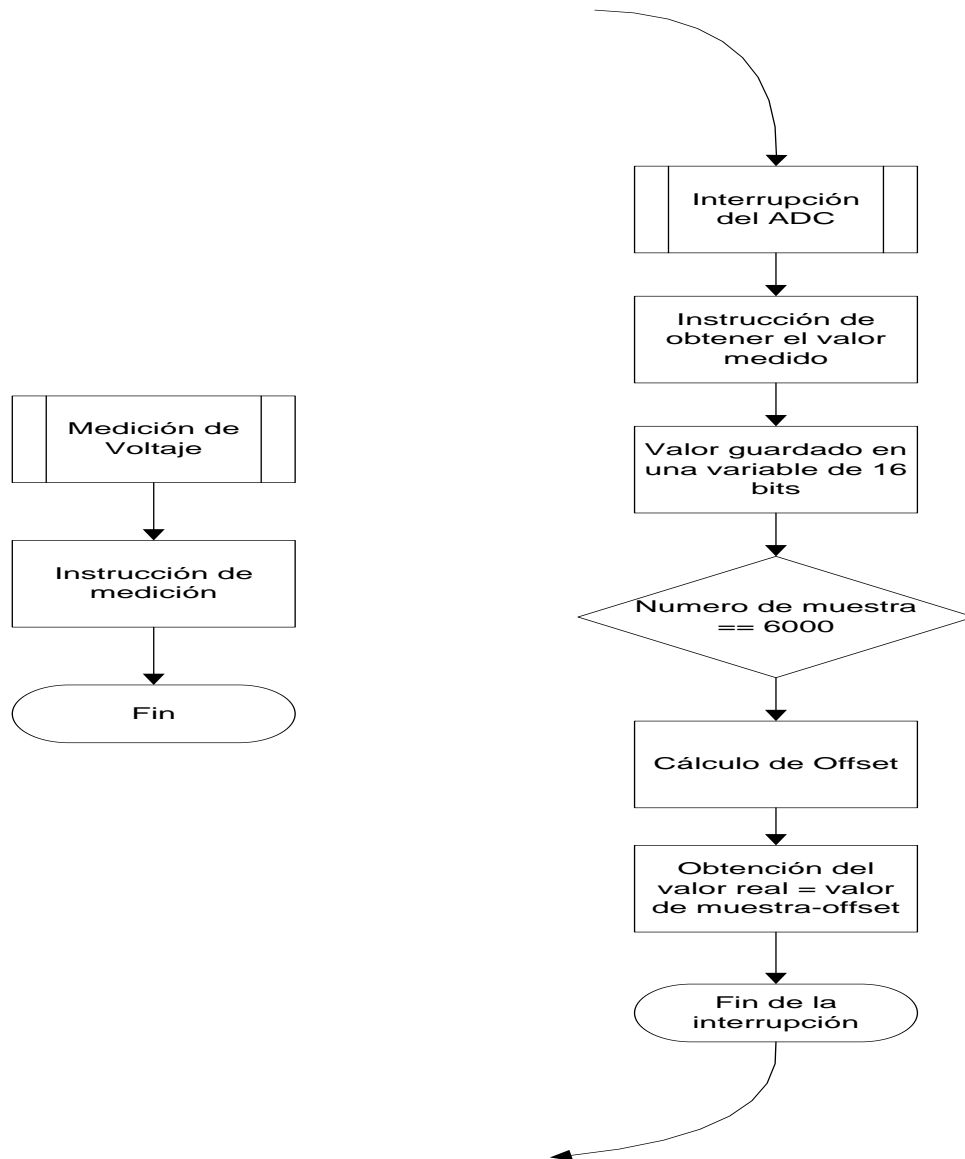


Figura 4. 23 Medición de voltajes de la red.



#### 4.5.2 LECTURA DE SEÑALES DE CORRIENTE

Para la obtención de datos de la señales de corriente se utilizó el mismo procedimiento que en las señales de voltaje, con la diferencia de que en las señales de corriente solo se toma lectura de dos fases y la tercera es estimada. El diagrama de flujo que explica cómo se adquiere el valor de las corrientes se muestra en la Figura 4.24. Del lado izquierdo aparece la instrucción en el programa principal y del lado derecho con las flechas se indica la entrada y salida de la interrupción del ADC.

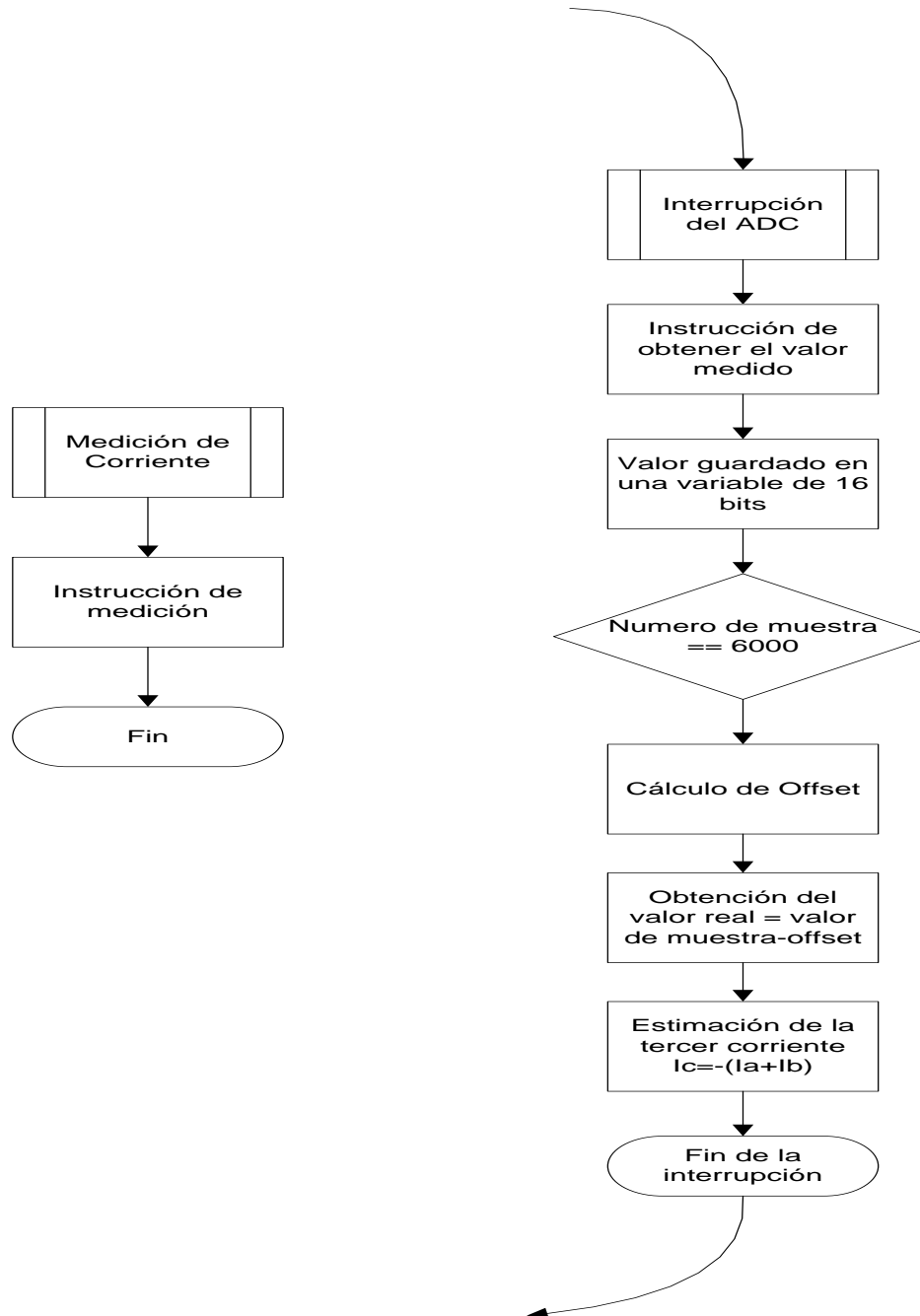


Figura 4. 24 Medición de corrientes de la red.



### 4.5.3 PLL

Para la implementación del lazo de sincronización de fase (PLL) como se explicó en el capítulo 2, se necesita aplicar un controlador PI para obtener el ángulo de posición del vector de voltaje de la red. Para esto se necesita obtener la representación de las señales de tensión en el marco de referencia síncrono rotatorio  $dq$ . Para esto es necesario el uso de las transformaciones de Clarke y de Park. Una vez que los voltajes se encuentran representados en el marco de referencia  $dq$  el valor de voltaje de la componente  $q$  es tomado como la señal de error de entrada de un controlador PI, posteriormente a esta señal se le suma el valor de la frecuencia angular de la red, esta señal es integrada y se le coloca un limitador con valor de  $2\pi$ . Esta salida es el valor del ángulo del vector de posición de voltaje que es retroalimentado en la transformada de Park para la obtención de las componentes  $d$  y  $q$ . En la Figura 4.25 se muestra el diagrama de flujo de la implementación del PLL en el DSC.

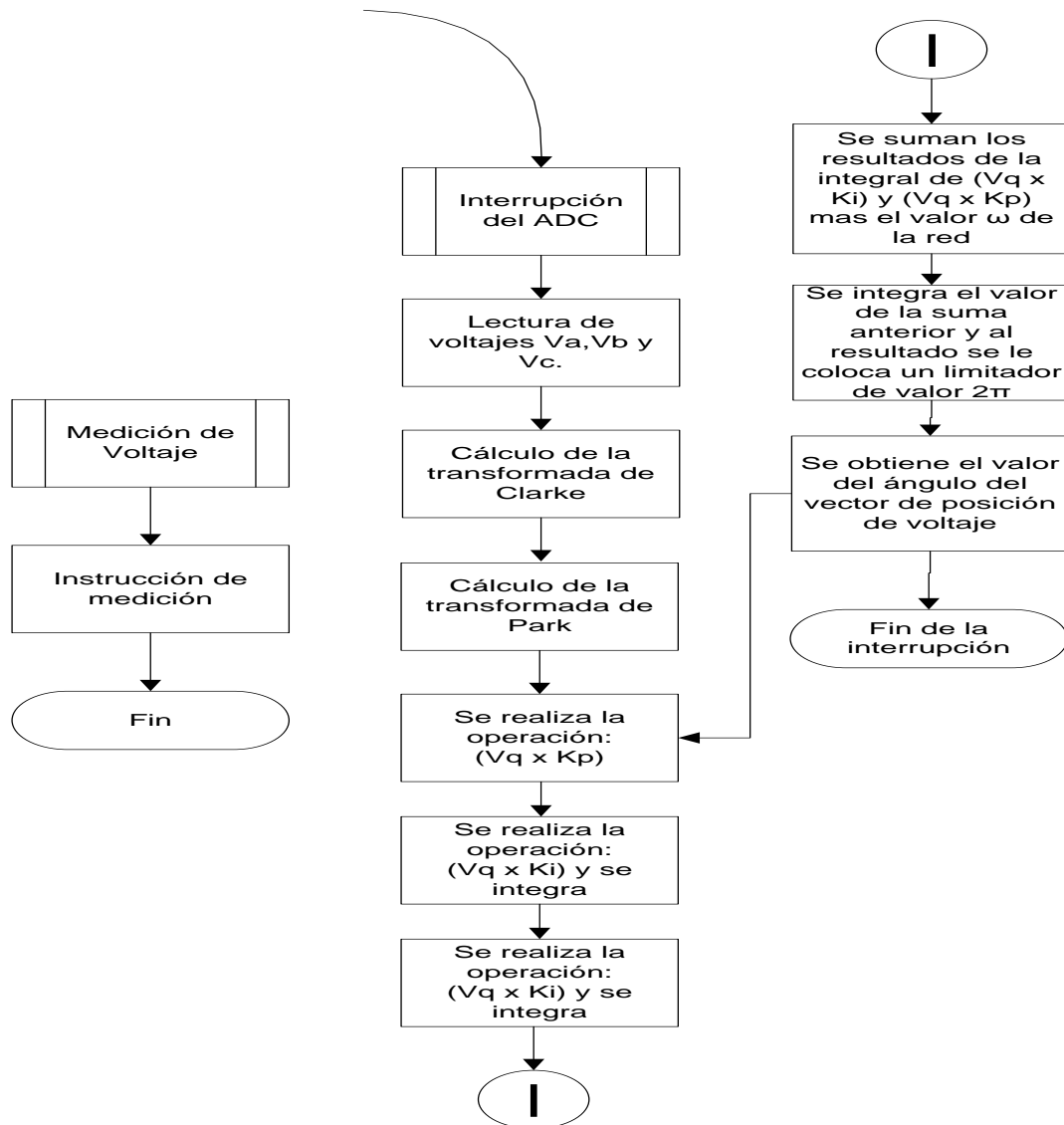


Figura 4. 25 Implementación del PLL.



#### 4.5.4 CONTROLADORE DE CORRIENTE DE $i_d$ e $i_q$ .

Para la implementación de los controladores de corriente es necesario que las señales de corriente estén representadas en el marco de referencia rotatorio como dos señales continuas, estas son las componentes de corrientes  $i_d$  e  $i_q$ . Donde al controlar la corriente  $i_d$  a un valor deseado, se controlará al valor establecido la amplitud de la corriente en sus fases A, B y C. Al controlar el valor de  $i_q$  se asegura que la corriente generada por el inversor estará en fase con el voltaje generado asegurando la inyección de potencia activa únicamente. Esto se muestra en la Figura 4.26.

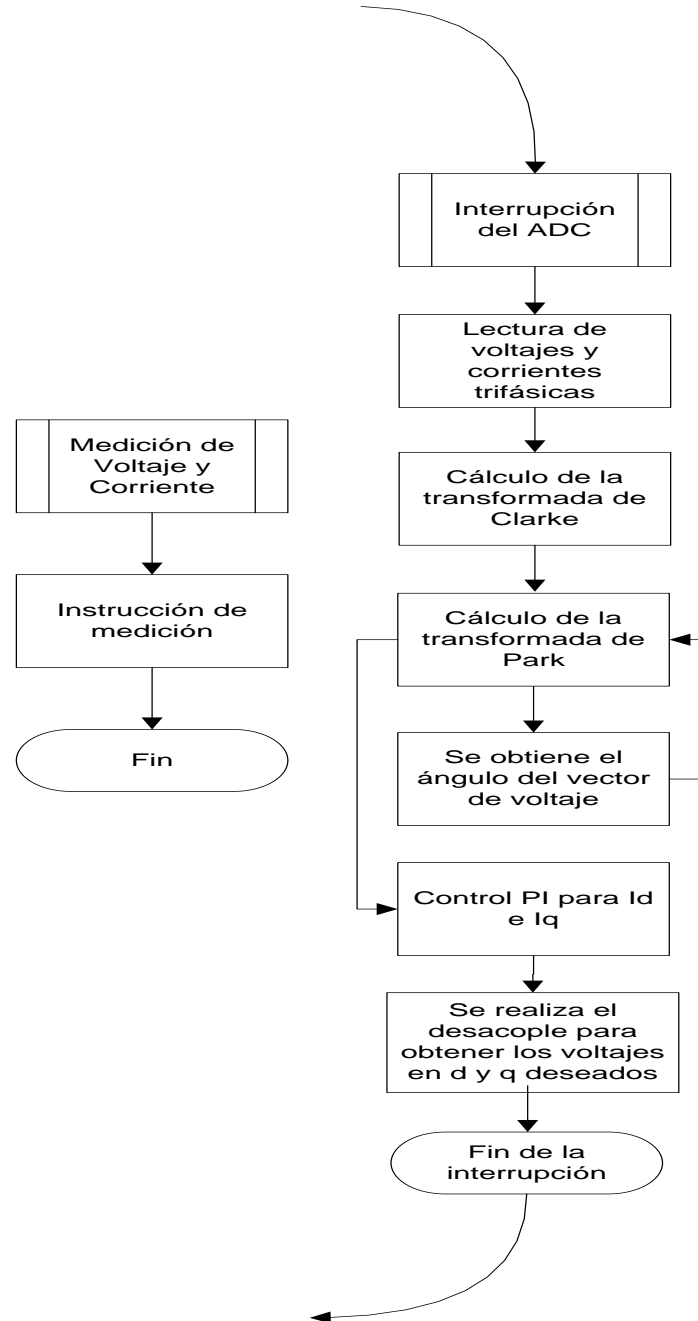


Figura 4. 26 Diagrama de flujo de la implementación de los controladores de corriente.



#### 4.5.5 MODULACIÓN DE ANCHO DE PULSOS POR VECTORES ESPACIALES

Para la implementación de la modulación por vectores espaciales se utiliza la función que posee el bean del DSC y su descripción se encuentra en el capítulo 2. El desarrollo de la modulación de ancho de pulso por vectores espaciales se lleva a cabo después del desacople y la obtención de los voltajes deseados  $v_d^*$  y  $v_q^*$ . A estos voltajes deseados se les aplica la transformada inversa de Park obteniendo los voltajes deseados  $v_\alpha^*$  y  $v_\beta^*$  en el marco de referencia estacionario. Estos valores son ingresados a la función que calcula la modulación por vectores espaciales del DSC y se tiene como resultado los valores del ancho de pulso requeridos. Posteriormente estos pulsos son cargados en las salidas de los canales PWM que serán colocados en las compuertas de los IGBT's del inversor para generar el voltaje trifásico requerido. En la Figura 4.27 se muestra el diagrama de flujo de la generación de los pulsos PWM a partir del desarrollo de los controladores, partiendo de las lecturas de tensiones y corrientes.

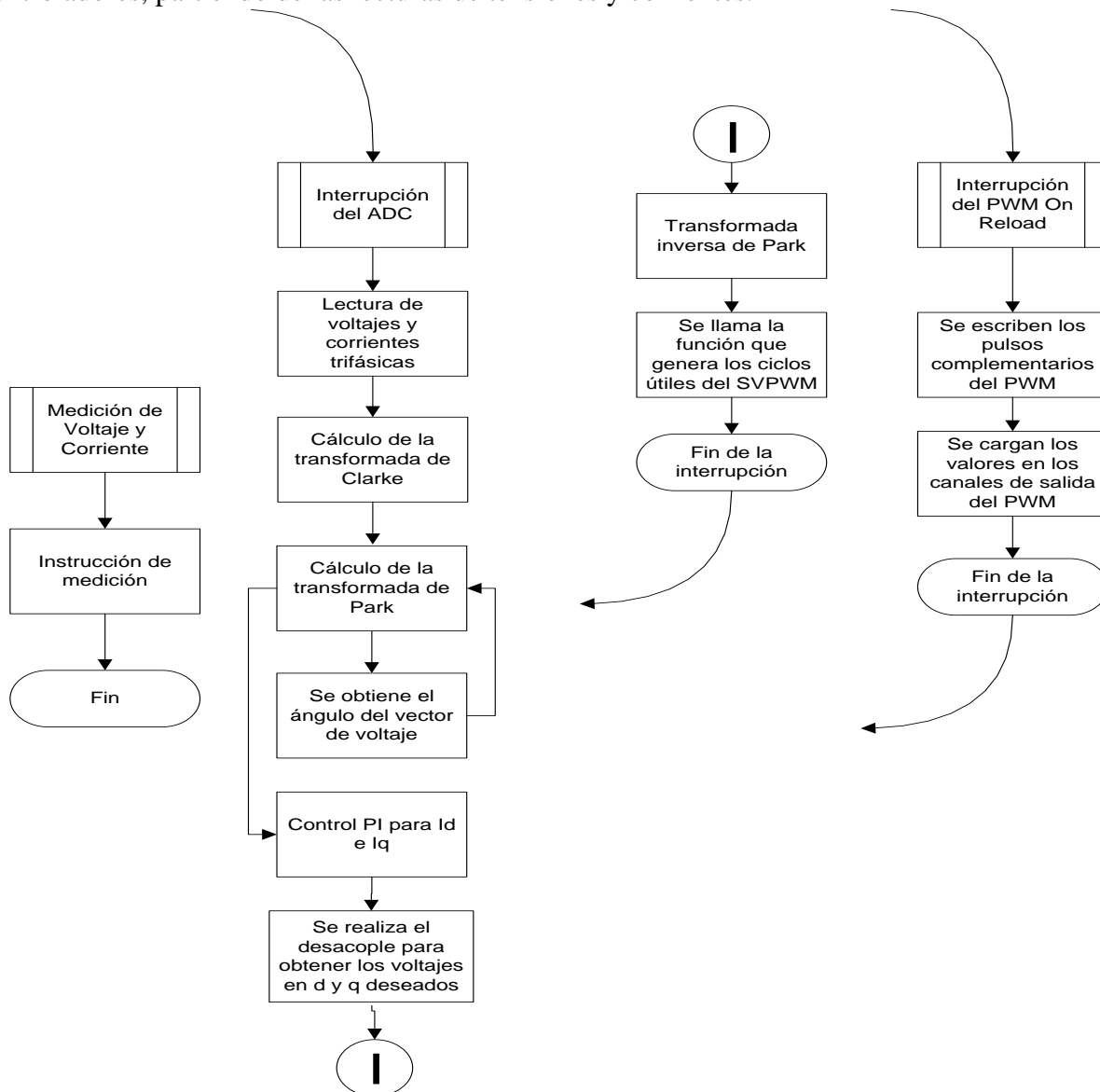


Figura 4. 27 Diagrama de flujo del desarrollo del SVPWM.

En el apéndice C se muestra el código de programación empleado en la implementación.



## CAPITULO 5.- RESULTADOS EXPERIMENTALES

En este capítulo se muestran los resultados experimentales obtenidos en la implementación del sistema en el laboratorio. Entre los resultados mostrados se encuentran las pruebas realizadas a las señales acondicionadas de los sensores de voltaje y de corriente, las variables del DSC donde se guardan los valores de las señales de los voltajes y sus transformaciones en los distintos marcos de referencia, el ángulo de posición del vector de voltaje obtenido por el PLL, las variables de las señales de corriente controladas en el marco de referencia síncrono y las señales PWM generadas por el inversor. Los resultados fueron obtenidos por medio de un osciloscopio marca LECROY y la herramienta de visualización de variables FreeMaster.

Los resultados experimentales se realizaron en base a obtener una corriente pico con valor de 4 A para tener aproximadamente 1 kW de inyección de potencia activa, ya que al elevar el valor de la corriente el DSC pierde comunicación con la PC y no logra inyectarse corriente a la red. Esto debido a la interferencia electromagnética producida por los inductores.

### 5.1 RESULTADOS EXPERIMENTALES DEL HARDWARE IMPLEMENTADO

A causa de que el osciloscopio utilizado para la obtención de resultados únicamente cuenta con una punta de voltaje y una punta de corriente para la recolección de datos, asumiendo que la red trifásica es casi balanceada, es decir que las variaciones de tensión entre fases son mínimas, se obtuvo la forma de onda de solo una fase ya que las formas de onda de las dos fases restantes son prácticamente idénticas.

En la Figura 5.1 se muestra la tensión de la fase A del sistema trifásico en el laboratorio.

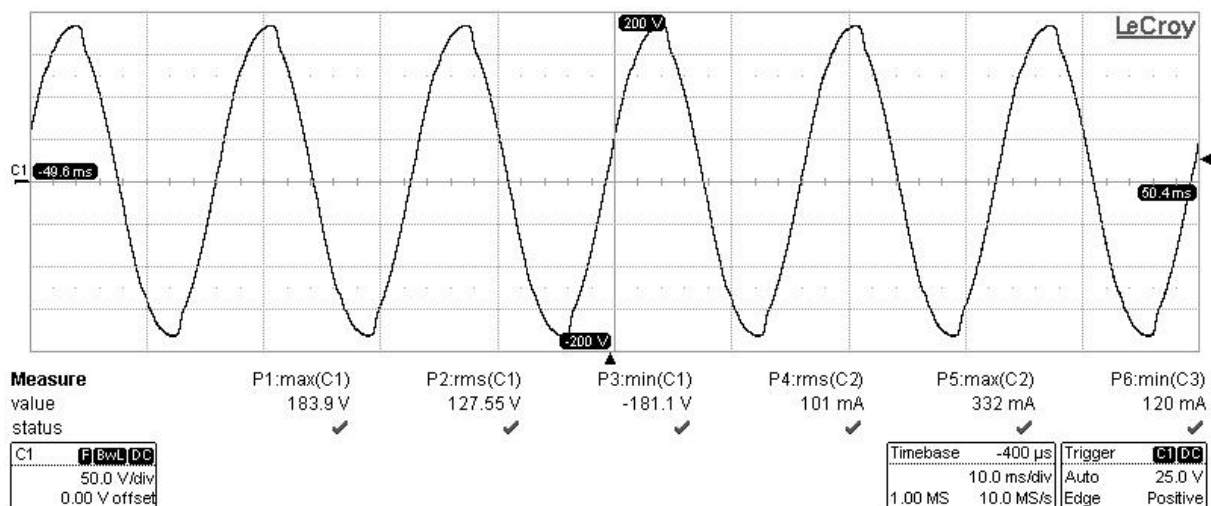


Figura 5. 1 Tensión de la fase A.

Por medio de los sensores y de las tarjetas de acondicionamiento de señal construidas se tomó lectura de las señales de tensión de la red trifásica del laboratorio que son leídas con el DSC y



procesadas para poder controlar la corriente que es inyectada a la red. Con la ayuda de FreeMaster se observaron las tensiones de las tres fases. Estas formas de onda se muestran en la Figura 5.2.

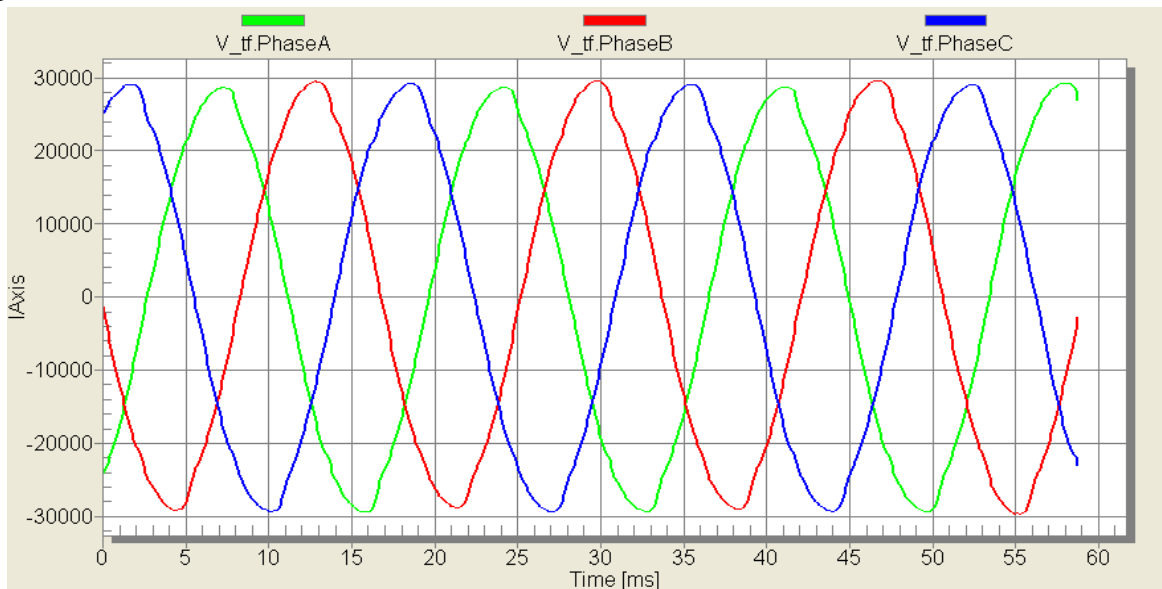


Figura 5. 2 Tensiones de la red trifásica del laboratorio.

En las medidas de tensión de la red se tiene una amplitud promedio de 28100 unidades de bits, lo que en la medición en Volts se tiene una amplitud de 179 V.

En la Figura 5.3 se muestran las formas de onda de las señales de tensión en un marco de referencia estacionario. Por medio de la herramienta FreeMaster se observó el valor de las variables en donde se guardó el valor de la transformada de Clarke aplicada a las señales de tensión de la red.

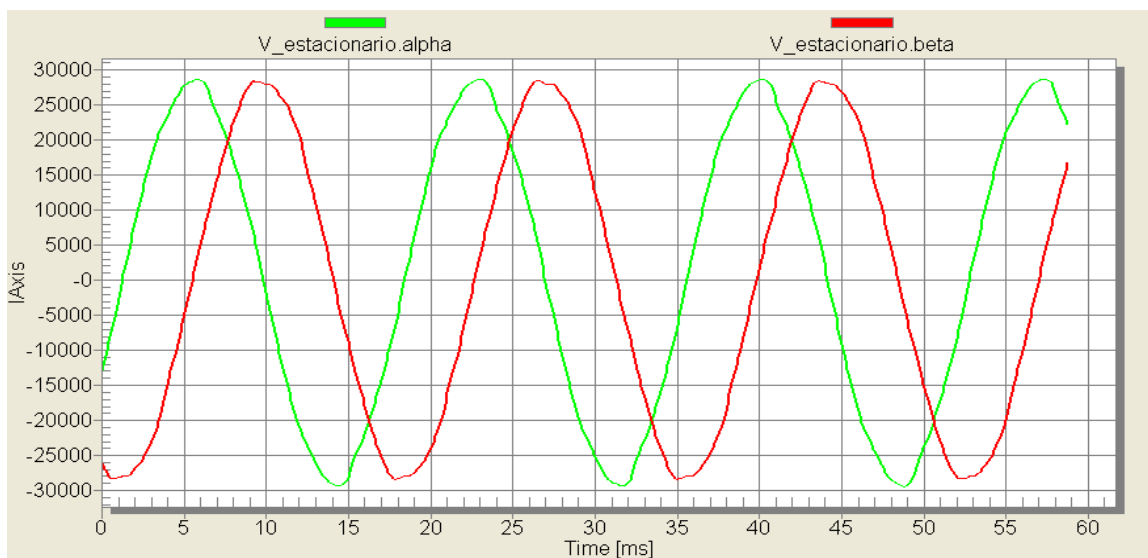


Figura 5. 3 Tensiones de la red del laboratorio en el marco de referencia estacionario.



Como se observa en la figura anterior las amplitudes de las señales conservan la amplitud de la señal trifásica, en la Figura 5.4 se muestra la representación de estas señales en el marco de referencia síncrono rotatorio vistas con FreeMaster. La oscilación que aparece es debido al desbalance que existe entre las fases de la red eléctrica.

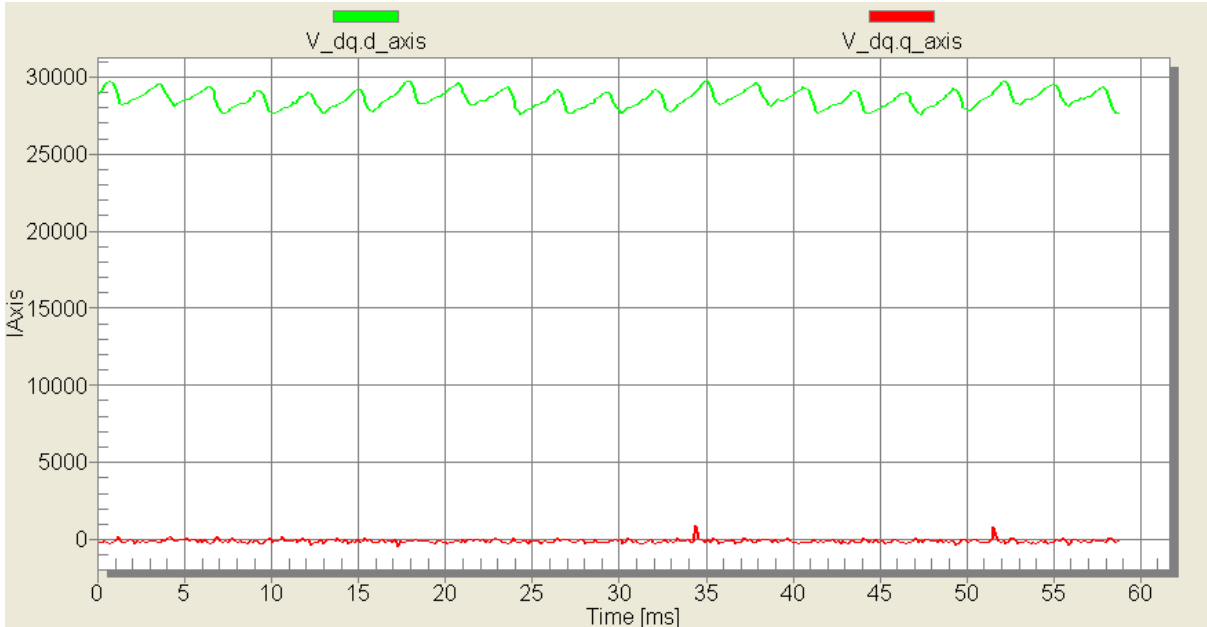


Figura 5. 4 Tensiones de la red del laboratorio en el marco de referencia síncrono rotatorio.

Las señales vistas en la herramienta de visualización de variables FreeMaster son similares a las señales vistas en simulación por lo que se verifica que la representación de las señales en los tres marcos de referencia representadas es correcta. En la Figura 5.5 se muestra el ángulo del vector de posición de voltaje obtenido con el PLL que fue programado en el DSC.

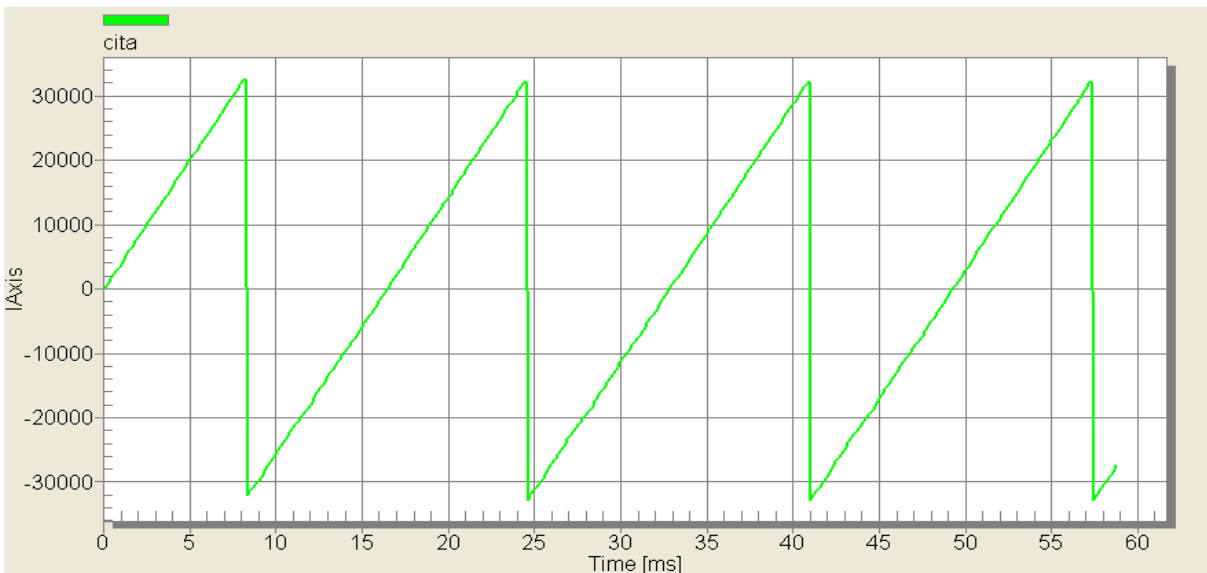


Figura 5. 5 Ángulo del vector de posición de voltaje obtenido con el PLL.





El ángulo se guarda en una variable de 16 bits signada llamada *cita* en donde va desde  $-32767$  a  $32767$  que en valores reales va desde  $-\pi$  a  $\pi$ , es decir que el ángulo recorre un valor en radianes de  $0$  a  $2\pi$ . En la Figura 5.6 se muestra la precisión con la que el PLL adquiere el ángulo del vector de posición de tal forma que el conteo siempre comienza en el mismo punto de la fase A y no pierde su referencia a la frecuencia de la red.

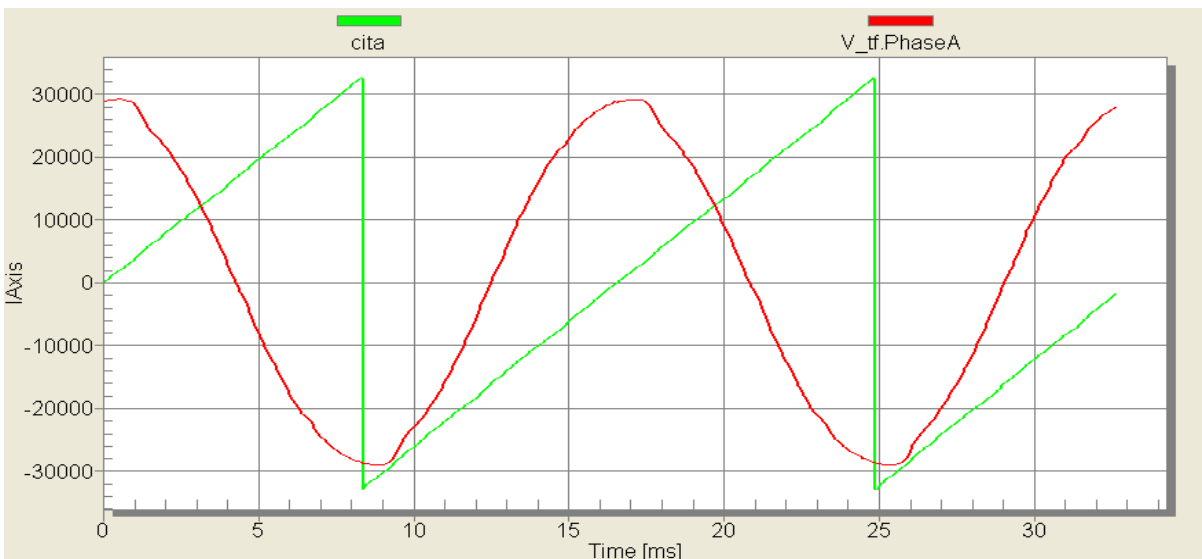


Figura 5. 6 Ángulo del vector de posición de voltaje obtenido con el PLL con referencia en la fase A.

En la Figura 5.7 se muestran las señales del régimen de ciclo generadas por la función de modulación de ancho de pulso por vectores espaciales, estas señales fueron obtenidas con la herramienta FreeMaster. La señal formada es una señal con terceros armónicos y la componente fundamental a la frecuencia de la red trifásica, la cual es leída de la red, ya que lo que se desea es reproducir una señal semejante a la de la red en magnitud y fase.

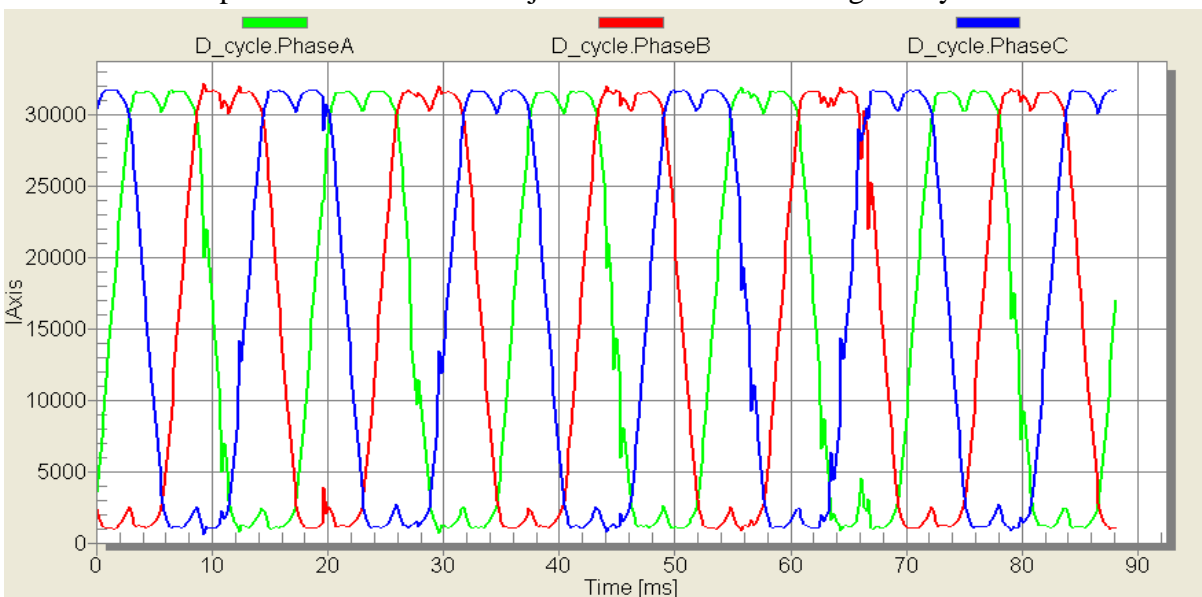


Figura 5. 7 Voltajes generados por cada pierna del inversor.



Los estados de los IGBTs debidos a la generación de las señales PWM son complementarios como se explicó en el capítulo 4, es decir que cuando una señal está en alto (15 V) su complementario está en bajo (0 V) y además para los periodos de transición de alto a bajo y de bajo a alto, se tiene insertado un tiempo muerto para evitar que una fase del inversor quede en conducción y se produzca un cortocircuito. En el capítulo 4 en donde se explica la configuración del bean de PWM, se coloca un tiempo muerto de  $0.33 \mu\text{s}$ . En la Figura 5.8 se muestra un pulso PWM de la fase A en donde se muestra que son señales complementarias y su tiempo muerto.

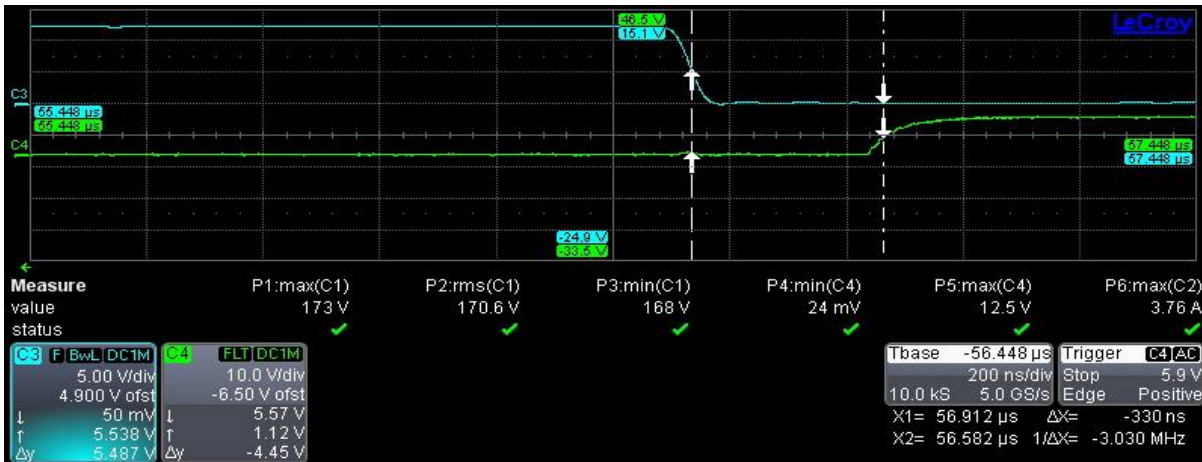


Figura 5. 8 PWM complementario con tiempo muerto.

En la Figura 5.9 se muestran las corrientes que son controladas en el marco de referencia síncrono rotatorio para obtener una inyección de corriente con factor de potencia unitario y con amplitud de 4 A pico. El ruido que aparece en la señales es debido a la interferencia electromagnética generada por la conmutación de los IGBT'S que es emitida por los inductores.

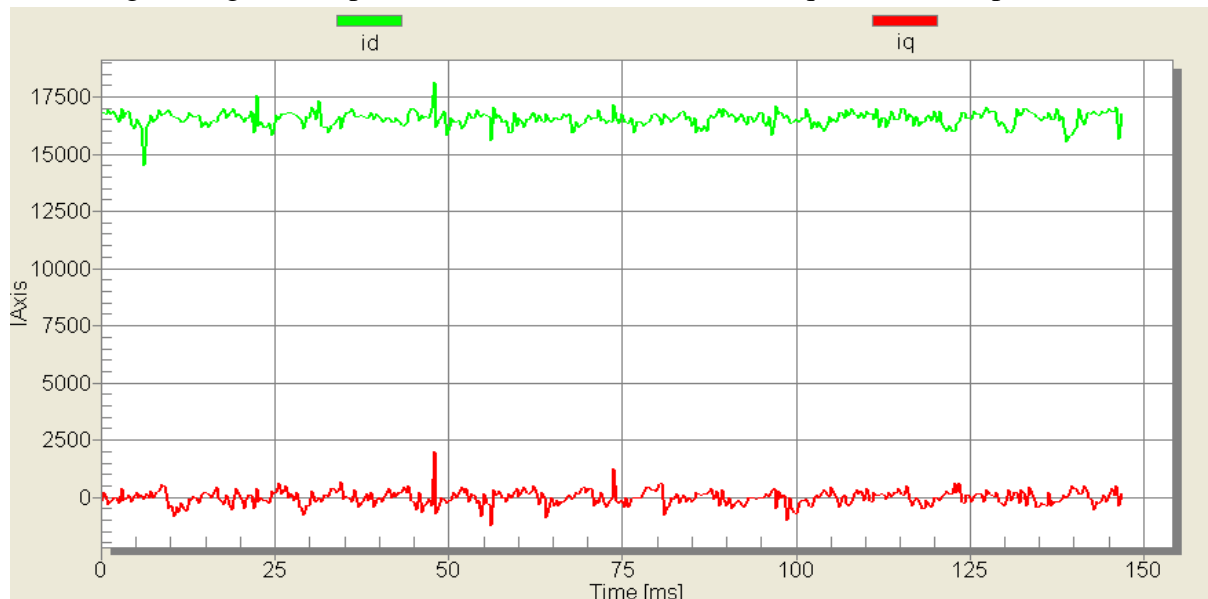


Figura 5. 9 Corrientes controladas para inyección de potencia activa.



La resolución de la variable de 16 bits se configuró para que al leer 8 A, la variable tuviera el valor de 32767 que es la cantidad de bits que hacen referencia a una variable de valor positivo de 16 bits, al tener 4 A pico la variable de la señal de corriente en el eje d toma un valor de 16383, valor que trata de seguir la corriente en todo momento como se ve en la Figura 5.9. También en la imagen se muestra que la componente de corriente en el eje q se fija a un valor de cero lo cual se requiere para que no exista desfase entre la tensión y la corriente inyectada, esto para tener un factor de potencia unitario.

Finalmente en la Figura 5.10 se muestra la señal de tensión de la red de la fase A y la corriente generada por el inversor en la fase A para verificar la inyección de únicamente potencia activa a la red con una corriente de amplitud pico igual a 4 A. El ruido es causado por la interferencia electromagnética generada por la conmutación de los interruptores mientras que el alto nivel de rizo aparece a causa de que el filtro está diseñado para inyectar una potencia de 5 kW a la red mientras que en la aplicación solo se inyecta aproximadamente 1 kW, por lo que el filtro a este nivel de potencia genera un rizo de aproximadamente 1 A.

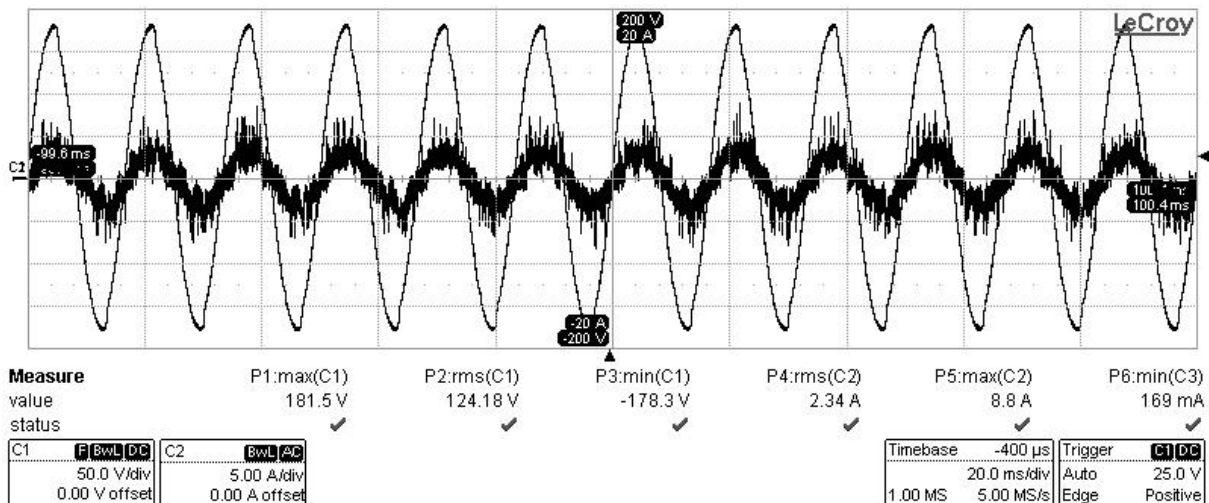


Figura 5. 10 Inyección de potencia activa a la red de la fase A.

Dentro de la aplicación se encuentran trabajando tres lazos cerrados de control con controladores PI, verificando con los resultados experimentales su buen desempeño dentro de la aplicación de un inversor trifásico conectado a la red.



## ***CAPITULO 5.- CONCLUSIONES Y RECOMENDACIONES***

En este capítulo se presentan las conclusiones de la simulación e implementación de un inversor trifásico, para la inyección de potencia activa a la red con un factor de potencia unitario. Se mencionan puntos que están pendientes y las recomendaciones para solucionarlos. También se mencionan las aportaciones obtenidas por el desarrollo de esta aplicación tanto en simulación como de manera experimental y los productos de investigación realizados en congresos durante el periodo de la realización de esta tesis.

### **6.1 CONCLUSIONES**

1. Se logró cumplir el objetivo general de esta tesis definido en la sección 1.3.
2. Se logró la simulación del sistema en MATLAB/SIMULINK partiendo de los antecedentes teóricos acerca de un inversor conectado a la red verificando el funcionamiento de los resultados de simulación con lo reportado en la teoría y concluyendo que los resultados de simulación son acorde a lo visto en la teoría.
3. Se fabricó la interfaz para la comunicación entre el inversor y el DSC, verificando que los niveles de tensión a la salida de las tarjetas de acondicionamiento se encuentren en un rango de 0 V a 3.3 V, valor requerido para que el DSC pueda leer los datos de manera correcta y sin tener ningún daño.
4. Se realizaron las pruebas experimentales que validaron el buen desempeño de la inyección de potencia activa a la red eléctrica, validando los resultados experimentales con los de simulación y con lo descrito en la teoría, ya que se observa que la corriente generada por el inversor se encuentra sincronizada con la señal de tensión y con una amplitud igual al valor de referencia establecido en el control.
5. La utilización de un inversor con parámetros reales dentro de la simulación permitió observar un desempeño similar a lo observado en una implementación real, viendo un resultado comparativo con lo experimental desde los resultados en simulación, evaluando incluso la distorsión armónica total de la corriente inyectada a la red.
6. Dentro la simulación en la respuesta del control ante grandes variaciones de la señal de referencia de las corrientes, aparecieron sobretiros de voltajes que sobrepasan considerablemente los valores nominales de operación, siendo necesario saturar la salida de los controladores para evitar estos sobretiros.
7. Para eliminar el efecto que se genera en la parte integral del controlador debido a un alto valor en la señal de error llamado “windup”, se implementó el algoritmo “anti-windup” verificando estos resultados en el capítulo de simulación.
8. El programa de simulación desarrollado en MATLAB/SIMULINK se llevó a cabo tomando en cuenta valores reales utilizados en la implementación como lo son los valores de las tensiones de CA y CD, los valores de las constantes para el correcto funcionamiento de los controladores y el valor del filtro.



9. Las señales de tensión de la red y de corrientes generadas por el inversor fueron leídas utilizando sensores de efecto hall y acondicionadas con configuraciones de amplificadores operacionales, se demostró mediante pruebas experimentales que trabajaron correctamente, permitiendo llevar a cabo el trabajo experimental.
10. El uso de las fuentes de CD TDK LAMBDA de 300 V y 17 A regulables y auto protegidas permitieron desarrollar la aplicación de manera confiable ya existió total seguridad hacia el equipo y el usuario.
11. La etapa de protección de las fuentes de CD fabricada con dos diodos permitió desarrollar las pruebas de conexión a la red ya que cuando existió regeneración hacia las fuentes, esta protección operó protegiéndolas de una corriente inversa que les hubiera causado daños.
12. El algoritmo de control del PLL para obtener el ángulo del vector de posición de voltaje funcionó correctamente dentro de las pruebas experimentales de acuerdo a las condiciones que se llevó a cabo, siendo este una técnica válida para la obtención del ángulo en esta y otras aplicaciones.
13. Los algoritmos de los controladores de corriente validaron su correcto funcionamiento al verificar que la señal de corriente es inyectada en fase con la de tensión y la amplitud indicada.

## 6.2 RECOMENDACIONES

1. Llevar a cabo la simulación del sistema en otro software para verificar valores específicos como los valores pico de los valores de las señales de tensión y corriente durante la interconexión a la red y el tiempo en que el PLL es enganchado a la frecuencia de la red.
2. Llevar a cabo la simulación del inversor conectado a la red utilizando distintas topologías de filtro como lo es con transformador, con filtro LC, con Filtro LCL y comparar para saber que topología tiene el mayor desempeño y es más barato al momento de llevar a cabo la implementación.
3. Probar distintos algoritmos de control, como los enunciados en el capítulo 1 de esta tesis para comparar cual tiene el mejor desempeño frente a perturbaciones como lo son el ruido, cambios de temperatura, entre otros.
4. Desarrollar distintos tipos de “antiwindup” dentro de los controladores para verificar la respuesta dinámica del controlador actuando sobre las señales a controlar.
5. Desarrollar un lazo de control de voltaje de CD para asegurar que si existen variaciones en el bus de CD la corriente inyectada sea proporcional a estas variaciones.
6. Desarrollar los algoritmos en un microcontrolador con tecnología de punto flotante para hacer más simple y precisa la elaboración así como la implementación de los algoritmos de control del PLL y de corrientes.

## 6.3 APORTACIONES

1. Se abrió una línea de investigación sobre el estudio y experimentación de inversores trifásicos conectados a la red eléctrica aplicados a energías alternativas en el área de



ingeniería eléctrica de la Sección de Estudios de Posgrado e Investigación de la ESIME Zacatenco del Instituto Politécnico Nacional.

2. Se desarrolló una herramienta de simulación adecuada para probar distintos tipos de filtros a distintas tensiones de red en un inversor trifásico conectado a la red.

#### 6.4 PONENCIAS EN CONGRESOS

[1] E. O. Ramírez Ortega, J.J. Rodríguez Rivas, T. I. Asiaín Olivares, "*Inyección de potencia activa a la red mediante un inversor trifásico controlado*", XIV Congreso Nacional de Ingeniería Electromecánica y de Sistemas, CNIES XIV, México D.F. 2013.

[2] E. O. Ramírez Ortega, J.J. Rodríguez Rivas, T. I. Asiaín Olivares, "*Simulación de un inversor trifásico conectado a la red controlado mediante modulación de ancho de pulso por vectores espaciales*", Vigésima Sexta Reunión de Verano de Potencia, Aplicaciones Industriales y Exposición Industrial, RVP-AI 2013, Acapulco, Gro. 2013.



### **REFERENCIAS**

1. Remus Teodorescu, Marco Liserre and Pedro Rodríguez “Grid connected inverters for photovoltaic and wind power systems”, John Wiley & Sons, 2011.
2. Thanh-Vu Tran, Tae-Won Chun, Hong-Hee Lee, Heung-Geun Kim, Eui-Cheol Nho, “Control for Grid-Connected and Stand-Alone Operations of Three-Phase Grid-Connected Inverter”, Renewable Energy Research and Applications (ICRERA), 2012 International Conference on, pp 1-5, 2012 .
3. Bor-Ren Lin, Jyun-Ji Chen, “Three-Phase Two-Leg Inverter for Stand-Alone and Grid-Connected Renewable Energy Systems”, pp 1-4, 2006.
4. B. Kroposki, R. Lasseter, T. Ise, S. Morozumi, S. Papatlianassiou, N. Hatziaargyriou, “Making microgrids work”, Power and Energy Magazine IEEE, pp 40-53, 2008.
5. Qingrong Zeng, Liuchen Chang, “Study of Advanced Current Control Strategies for Three-Phase Grid-Connected PWM Inverters for Distributed Generation”, Control Applications, 2005. CCA 2005. Proceedings of 2005 IEEE Conference on, 10.1109/CCA.2005.1507313, pp 1311-1316, 2005.
6. Quincy Wang, Liuchen Chang, “PWM Control Strategies for Wind Turbine Inverters”, Electrical and Computer Engineering, 1998. IEEE Canadian Conference on, 10.1109/CCECE.1998.682746, pp 309-312, 1998.
7. Erika Twining, D.G. Holmes, “Grid current regulation of a three-phase voltage source inverter with an LCL input filter”, Power Electronics, IEEE Transactions on, 10.1109/TPEL.2003.810838, pp 888-895,2003.
8. J. Puukko, T. Messo, T. Suntio, “Effect Of Photovoltaic Generator On A Typical Vsi-Based Three-Phase Grid-Connected Photovoltaic Inverter Dynamics”, Renewable Power Generation (RPG 2011), IET Conference on, 10.1049/cp.2011.0127, pp 1-6, 2011.
9. Min Huang ; F. Blaabjerg, Yongheng Yang, Weimin Wu, “Step by Step Design of a High Order Power Filter for Three-Phase Three-Wire Grid-connected Inverter in Renewable Energy System”, Power Electronics for Distributed Generation Systems (PEDG), 2013 4th IEEE International Symposium on, 10.1109/PEDG.2013.6785603, pp 1-8, 2013.
10. Kwang-Seob Kim, Byung-Ki Kwon, Chang-Ho Choi, “A Novel Control Algorithm of a Three-phase PWM Inverter with Output LC Filter”, Electric Machines & Drives Conference, 2007. IEMDC '07. IEEE International, 10.1109/IEMDC.2007.383556, pp 77-81, 2007.
11. M. Prodanovic, T.C. Green, “Control and Filter Design of Three-Phase Inverters for High Power Quality Grid Connection”, Power Electronics, IEEE Transactions on, 10.1109/TPEL.2002.807166, pp 373-380, 2003.
12. S.K. Chung, “Phase-locked loop for grid-connected three-phase power conversion systems”, Electric Power Applications, IEE Proceedings, pp 213-219, 2000.
13. Liang Ma ; Wang Ran, T.Q. Zheng, “Modeling and Control of 100kW Three-phase Grid-connected Photovoltaic Inverter”, Industrial Electronics and Applications (ICIEA), 2010 the 5th IEEE Conference on, 10.1109/ICIEA.2010.5515097, pp 825-839, 2010.



14. Gujing Han, Yunhong Xia, Wuzhi Min, “Study on the three-phase PV grid-connected inverter based on deadbeat control”, Power Engineering and Automation Conference (PEAM), 2012 IEEE, 10.1109/PEAM.2012.6612490, pp 1-4, 2012.
15. M. Castilla, J. Miret, A. Camacho, J. Matas, L.G.de Vicuna, “Reduction of Current Harmonic Distortion in Three-Phase Grid-Connected Photovoltaic Inverters via Resonant Current Control”, Industrial Electronics, IEEE Transactions on, pp. 1464-1472, 2012.
16. Rentao Zhao, Zhenguo Chang, Peie Yuan, Liyong Yang, Zhengxi Li, “A Novel Fuzzy Logic and Anti-windup PI Controller for Three-phase Grid Connected Inverter”, Power Electronics and Intelligent Transportation System (PEITS), 2009 2nd International Conference on, 10.1109/PEITS.2009.5406975, pp 442-446, 2009.
17. Gujing Han, Yunhong Xia, Wuzhi Min, “A grid-connected current control technique of single-phase voltage source inverter based on BP Neural Network”, Computer Science and Automation Engineering (CSAE), 2012 IEEE International Conference on, 10.1109/CSAE.2012.6272657, pp 547-551, 2012.
18. F. Blaabjerg, R. Teodorescu, M. Liserre, A.V. Timbus, “Overview of Control and Grid Synchronization for Distributed Power Generation Systems”, Industrial Electronics, IEEE Transactions on, 10.1109/TIE.2006.881997, pp 1398-1409, 2006.
19. R.J. Ferreira, R.E Araujo, J.A. Pecas Lopes, “A Comparative Analysis and Implementation of Various PLL Techniques Applied to Single phase Grids”, Energetics (IYCE), Proceedings of the 2011 3rd International Youth Conference on, pp 1-8, 2011.
20. F.U. Wetzler, “Power/energy: Connecting renewable power sources into the system: Windmills, fuel cells, and photovoltaics may serve existing grids, but first many technical, legal, and economic issues must be addressed”, Spectrum, IEEE, 10.1109/MSPEC.1982.6367030, pp 42-45, 1982.
21. Thomas S. Key, “Evaluation of Grid-Connected Inverter Power Systems: The Utility Interface”, Industry Applications, IEEE Transactions on, 10.1109/TIA.1984.4504482, pp 735-741, 1984.
22. P. Savary, M. Nakaoka, T. Maruhashi, “A Solar Photovoltaic Array Power Conditioner With New Instantaneous Current Control Strategy”, Telecommunications Energy Conference, 1984. INTELEC '84. International, 10.1109/INTLEEC.1984.4794132, pp246-252, 1984.
23. 519-1992 - IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems, IEEE Std 519-1992, 10.1109/IEEESTD.1993.114370, 1993.
24. S. Fukuda, K. Matsushita, “A Control Method For Parallel-Connected Multiple Inverter Systems”, Power Electronics and Variable Speed Drives, 1998. Seventh International Conference on (Conf. Publ. No. 456), 10.1049/cp:19980520, pp 175-180, 1998.
25. J. Svensson, M. Lindgren, “Vector Current Controlled Grid Connected Voltage Source Converter - Influence of Non-Linearities on the Performance”, Power Electronics Specialists Conference, 1998. PESC 98 Record. 29th Annual IEEE, 10.1109/PESC.1998.701949, pp 531-537, 1998.





26. Qingrong Zeng, Liuchen Chang, “Novel Svpwm-Based Predictive Current Controller For Three-Phasegrid-Connected Inverters”, Electrical and Computer Engineering, 2005. Canadian Conference on, 10.1109/CCECE.2005.1557206, pp 1262-1265, 2005.
27. R. Mechouma, B. Azoui, M. Chaabane, “Trhee-Phase Grid Connected Inverter for Photovoltaic Systems, a Review”, Renewable Energies and Vehicular Technology (REVET), 2012 First International Conference on, 10.1109/REVET.2012.6195245, pp 37-42, 2012.
28. A. Bosio and L. Ozgener, “Analysis of a Three-Phase Grid-Connected PV Power System using a Modified Dual-Stage Inverter”, ISRN Renewable Energy, pp 8-10, 2013.
29. E. Isen ,A.F. Bakan, “10 kw grid-connected three-phase inverter system: control, simulation and experimental results, grid-connected inverter for wind power generation system”, Power Electronics for Distributed Generation Systems(PEDG), 2012 3rd IEEE International Symposium on, 10.1109/PEDG.2012.6254098, pp 836-840, 2012.
30. Yang Yong, Ruan Yi, “Grid-connected invertir for wind power generation system”, Journal of Shangai University, pp 51-56, 2009.
31. Ma Liang, T.Q. Zheng, “Synchronous PI Control for Three-phase Grid-connected Photovoltaic Inverter”, Control and Decision Conference (CCDC), 2010 Chinese, 10.1109/CCDC.2010.5498813, pp 2302-2307, 2010.
32. E. Isen, A.F. Bakan, “10 kW Grid-Connected Three-Phase Inverter System: Control, Simulation and Experimental Results”, Power Electronics for Distributed Generation Systems(PEDG), 2012 3rd IEEE International Symposium on, 10.1109/PEDG.2012.6254098, pp 836-840, 2012.
33. W. Bolton. “Ingeniería de Control”, 2da Edición, Alfa-Omega, 2001.
34. Katsuhiko Ogata, “Ingeniería de Control Moderna”, 4ta Edición, Pearson-Prentice Hall, 2003.
35. Oscar Carranza Castillo, Ruben Galicia Mejia, Aurora Aparicio Castillo, “Inversor de inyección a red a partir de fuentes de energía renovables con filtro de salida lcl”, Revista Electrónica Humanidades, Tecnología y Ciencia, pp 1-8, 2012.
36. D.R. Costa, L.G.B. Rolim ,M. Aredes, “Analysis and Software Implementation of a Robust Synchronizing Circuit – PLL Circuit”, Industrial Electronics, 2003. ISIE '03. 2003 IEEE International Symposium on, 10.1109/ISIE.2003.1267261, pp 292-297, 2003.
37. Hui Zhang, Hongwei Zhou, Jing Ren, Weizeng Liu , Shaohua Ruan, Yongjun Gao, “Three-Phase Grid-Connected Photovoltaic System with SVPWM Current Controller”, Power Electronics and Motion Control Conference, 2009. IPEMC '09. IEEE 6th International, 10.1109/IPEMC.2009.5157759, pp 2161-2164, 2009.
38. 56F84789 Evaluation Module User Manual, MC56F84789EVMUM Rev. 1, 08/2004, Web: freescale.com.
39. TECHNICAL MANUAL FOR 2U GENESYSTM 5kW Programmable DC Power Supplies, Document: 83-515-000 Rev B. Web: www.US.TDK-Lambda.com/HP.
40. LEM, Datasheet Current Transducers HAS 50 ...6800-S.
41. PP100T120, POWEREX, POW-R-PAKTM 75A/1200V, 3 phase IGBT Assembly.
42. MC56F847xx Reference Manual, Freescale, Web: freescale.com.
43. MC56F847xx Technical Data, Freescale, Web: freescale.com.



44. Robert F. Coughlin, “Amplificadores operacionales y circuitos integrados lineales”, 5ta Edición, Pearson-Prentice Hall, 1998.



## APÉNDICE 1. TRANSFORMACIONES DE CLARKE Y PARK

### A1.1 TRANSFORMACIÓN DEL MARCO DE REFERENCIA TRIFÁSICA ABC A UN MARCODE REFERENCIA ESTACIONARIO.

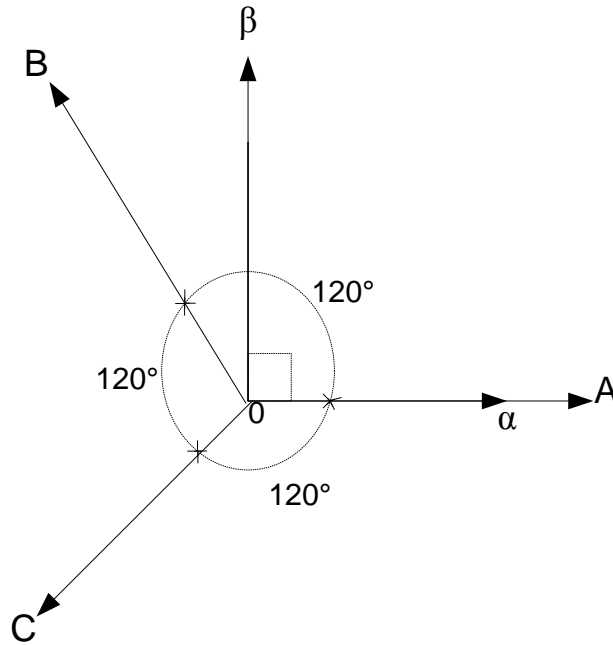


Figura A1.1 Diagrama vectorial del marco de referencia ABC a  $\alpha\beta$ .

Tomando en cuenta el diagrama vectorial y tomando en cuenta los ángulos que forman, se explica cómo se lleva a cabo la transformación de un sistema trifásico ABC a un sistema bifásico  $\alpha\beta$ .

De la Figura A1.1 se obtienen las siguientes ecuaciones:

$$V_A = V_\alpha + V_0$$

$$V_B = V_\alpha \cos \frac{2\pi}{3} + V_\beta \operatorname{sen} \frac{2\pi}{3} + V_0$$

$$V_C = V_\alpha \cos \frac{2\pi}{3} - V_\beta \operatorname{sen} \frac{2\pi}{3} + V_0$$

Representando las ecuaciones anteriores en forma matricial se tiene:

$$\begin{bmatrix} V_A \\ V_B \\ V_C \end{bmatrix} = \begin{bmatrix} 1 & 0 & 1 \\ \cos \frac{2\pi}{3} & \operatorname{sen} \frac{2\pi}{3} & 1 \\ \cos \frac{2\pi}{3} & -\operatorname{sen} \frac{2\pi}{3} & 1 \end{bmatrix} \begin{bmatrix} V_\alpha \\ V_\beta \\ V_0 \end{bmatrix}$$



Por lo tanto, la ecuación anterior queda:

$$\begin{bmatrix} V_A \\ V_B \\ V_C \end{bmatrix} = \begin{bmatrix} 1 & 0 & 1 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & 1 \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & 1 \end{bmatrix} \begin{bmatrix} V_\alpha \\ V_\beta \\ V_0 \end{bmatrix}$$

Obteniendo la inversa de esta transformación se encuentra la transformada de Clarke.

$$\begin{bmatrix} V_\alpha \\ V_\beta \\ V_0 \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} V_A \\ V_B \\ V_C \end{bmatrix}$$

### A1.2 TRANSFORMACIÓN DEL MARCO DE REFERENCIA TRIFÁSICO ABC A UN MARCO DE REFERENCIA SÍNCRONO ROTATORIO.

El diagrama vectorial para determinar la transformación de un marco de referencia trifásico ABC a un marco de referencia síncrono rotatorio se muestra en la Figura A1.2.

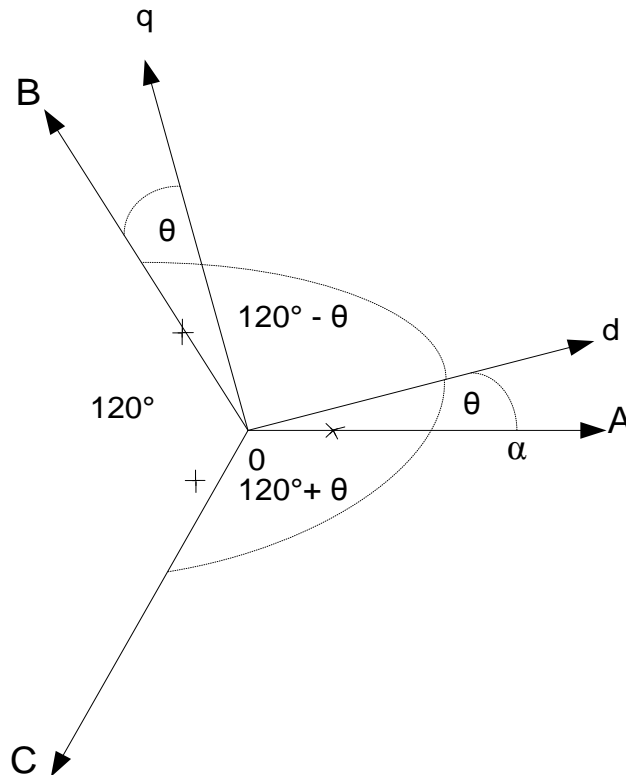


Figura A1.1 Diagrama vectorial del marco de referencia ABC a dq.



Del diagrama se obtienen las siguientes ecuaciones:

$$V_A = V_d \cos \theta - V_q \sin \theta + V_0$$

$$V_B = V_d \cos\left(\theta - \frac{2\pi}{3}\right) - V_q \sin\left(\theta - \frac{2\pi}{3}\right) + V_0$$

$$V_C = V_d \cos\left(\theta + \frac{2\pi}{3}\right) - V_q \sin\left(\theta + \frac{2\pi}{3}\right) + V_0$$

Representando las ecuaciones anteriores en forma matricial queda lo siguiente:

$$\begin{bmatrix} V_A \\ V_B \\ V_C \end{bmatrix} = \begin{bmatrix} \cos \theta & -\sin \theta & 1 \\ \cos\left(\theta - \frac{2\pi}{3}\right) & -\sin\left(\theta - \frac{2\pi}{3}\right) & 1 \\ \cos\left(\theta + \frac{2\pi}{3}\right) & -\sin\left(\theta + \frac{2\pi}{3}\right) & 1 \end{bmatrix} \begin{bmatrix} V_d \\ V_q \\ V_0 \end{bmatrix}$$

Calculando la transformada inversa se tiene la transformación de Park.

$$\begin{bmatrix} V_d \\ V_q \\ V_0 \end{bmatrix} = \begin{bmatrix} \cos \theta & \cos\left(\theta - \frac{2\pi}{3}\right) & \cos\left(\theta + \frac{2\pi}{3}\right) \\ -\sin \theta & -\sin\left(\theta - \frac{2\pi}{3}\right) & -\sin\left(\theta + \frac{2\pi}{3}\right) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} V_A \\ V_B \\ V_C \end{bmatrix}$$

De esta expresión se obtiene la transformación de un marco de referencia bifásico estacionario a un marco de referencia síncrono rotatorio.

$$\begin{bmatrix} V_d \\ V_q \\ V_0 \end{bmatrix} = \begin{bmatrix} \cos \theta & \cos\left(\theta - \frac{2\pi}{3}\right) & \cos\left(\theta + \frac{2\pi}{3}\right) \\ -\sin \theta & -\sin\left(\theta - \frac{2\pi}{3}\right) & -\sin\left(\theta + \frac{2\pi}{3}\right) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} 1 & 0 & 1 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & 1 \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & 1 \end{bmatrix} \begin{bmatrix} V_\alpha \\ V_\beta \\ V_0 \end{bmatrix}$$

Quedando las siguientes expresiones:

$$\begin{bmatrix} V_d \\ V_q \\ V_0 \end{bmatrix} = \begin{bmatrix} \cos \theta & \sin \theta & 0 \\ -\sin \theta & \cos \theta & 0 \\ 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} V_\alpha \\ V_\beta \\ V_0 \end{bmatrix}$$



Y la transformación inversa es:

$$\begin{bmatrix} V_{\alpha} \\ V_{\beta} \\ V_0 \end{bmatrix} = \begin{bmatrix} \cos \theta & -\text{sen } \theta & 0 \\ \text{sen } \theta & \cos \theta & 0 \\ 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} V_d \\ V_q \\ V_0 \end{bmatrix}$$

En todas las ecuaciones anteriores el término  $V_0$  es la componente de secuencia cero del sistema trifásico, además en estas ecuaciones la variable A puede tomar valores de voltajes o corrientes.



## APÉNDICE 2. SIMULACIÓN DEL ACONDICIONAMIENTO DE SEÑALES

Para validar la implementación del diseño de las tarjetas de acondicionamiento de las señales de tensión y de corriente, después de realizar el diseño de los arreglos con amplificadores operacionales se simuló el arreglo en el software PROTEUS 7.8. Para el acondicionamiento por fase de la señal de tensión se tiene el siguiente diagrama.

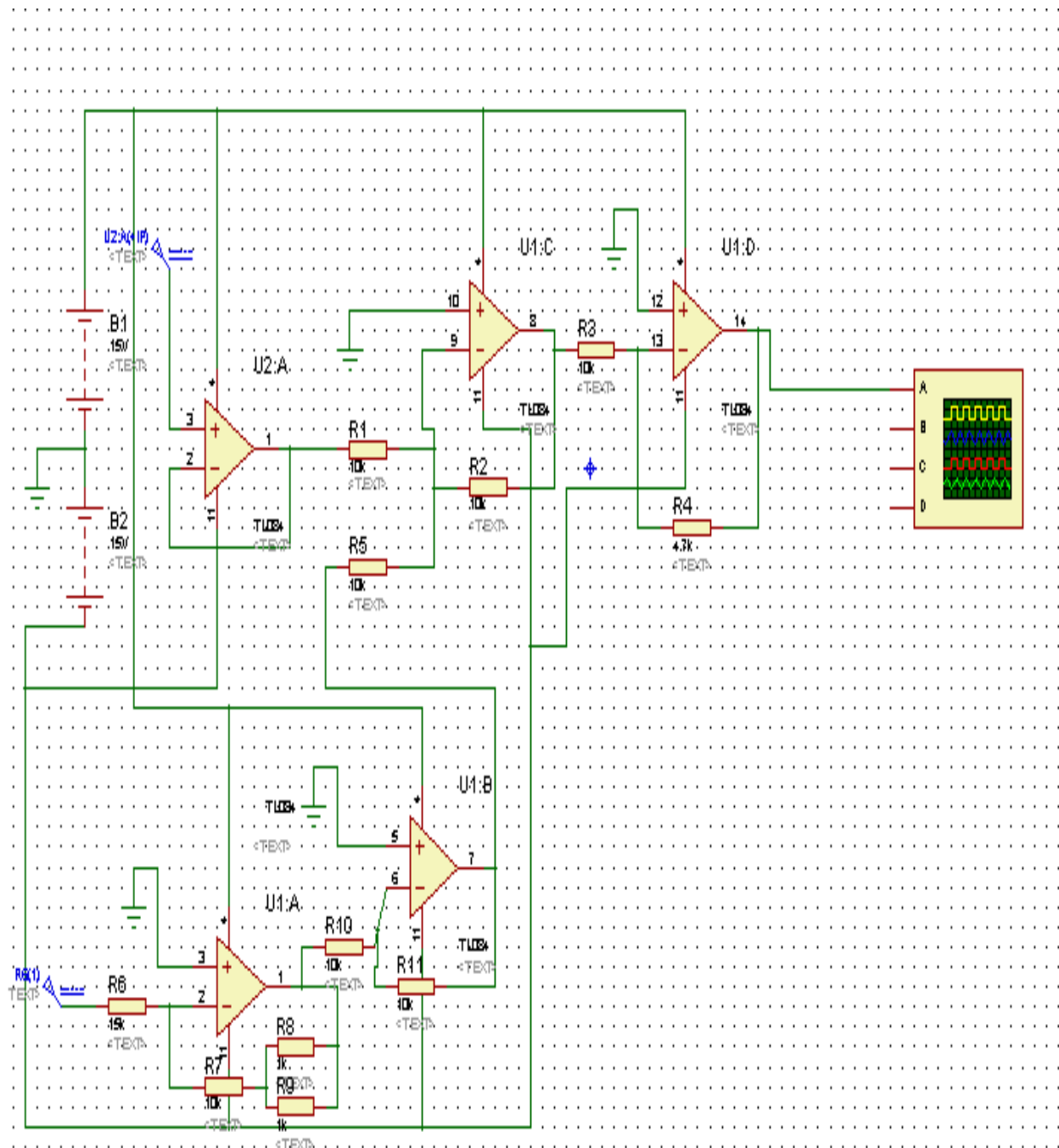


Figura A2.1 Diagrama de simulación del acondicionamiento de tensión (voltaje).



Las señal de entrada es una señal sinusoidal de 60 Hz con un valor de tensión pico de 3.5 V representando al valor máximo de salida del sensor y una tensión pico de -3.5 representando al valor mínimo de la señal sinusoidal cuando mide una tenion de (150 Vrms), el valor máximo de la señal de salida esperado es de 3.3 V y el valor mínimo es de 0 V. Con los valores mostrados en la Figura A2.2 se demuestra que el diseño fue realizado correctamente.

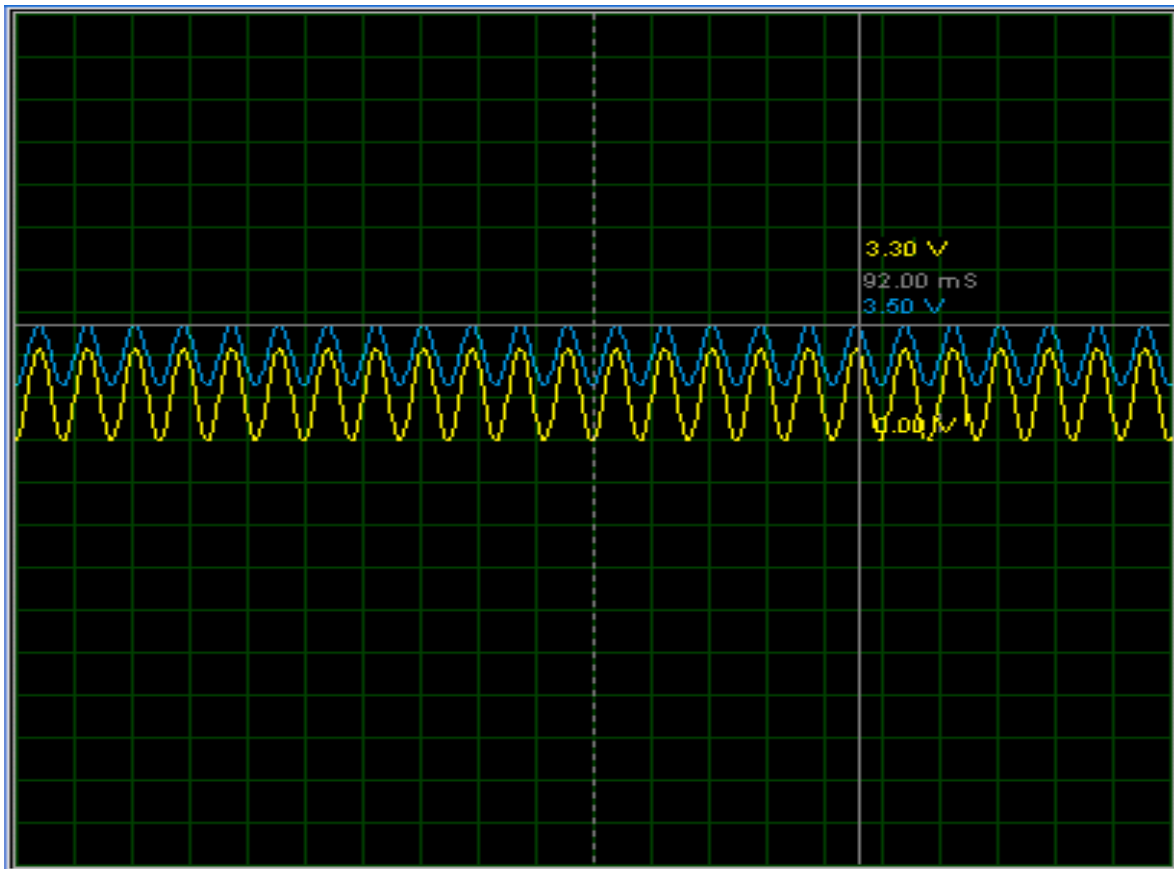


Figura A2.2 Resultados de simulación del acondicionamiento de tensión (voltaje).

Para el acondicionamiento por fase de la señal de corriente se tiene el diagrama mostrado en la Figura A2.3.

Las señal de entrada es una señal sinusoidal de 60 Hz con un valor de tensión pico de 4 V representando al valor máximo de salida del sensor y una tensión pico negativa de -4 V representando al valor mínimo de la señal sinusoidal cuando mide una corriente de 100 Arms, el valor máximo de la señal de salida esperado es de 3.3 V y el valor mínimo es de 0 V. Con los valores mostrados en la Figura A2.4 se demuestra que el diseño fue realizado correctamente.



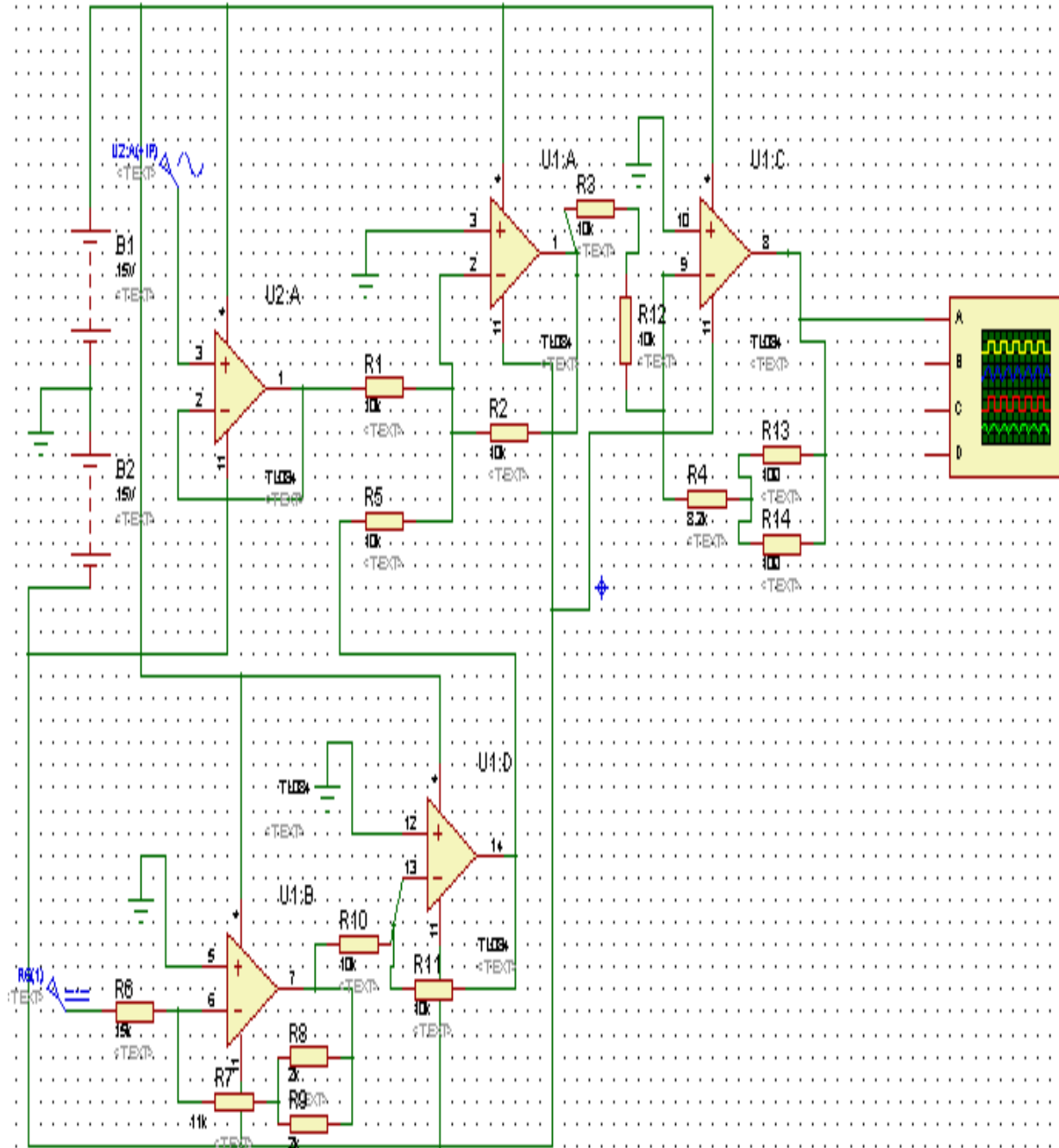


Figura A2.3 Diagrama de simulación del acondicionamiento de corriente.

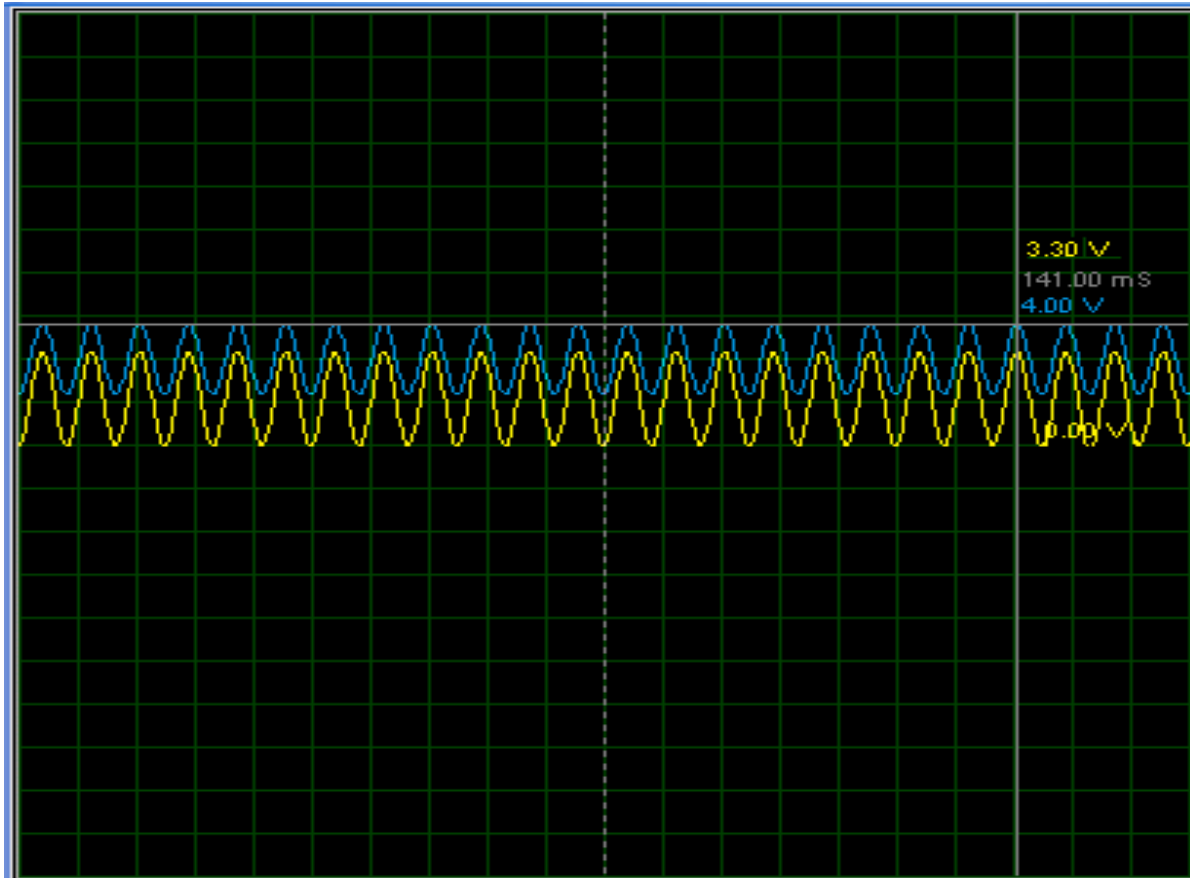


Figura A2.4 Resultados de simulación del acondicionamiento de corriente.



### APÉNDICE 3. CÓDIGO EN C

#### PROCESOR EXPERT.C

Librerías y declaración de variables en el programa del Procesador experto.

```
#include "Cpu.h"
#include "Events.h"
#include "TI1.h"
#include "MC1.h"
#include "AD1.h"
#include "PC_M1.h"
#include "Inhr1.h"
#include "MC2.h"
#include "PWMC1.h"
#include "PWMA.h"
#include "Cmp1.h"
#include "MC3.h"
#include "Comp1.h"
#include "TFR1.h"
#include "MFR1.h"
#include "MEM1.h"
#include "Arranque_paro.h"
#include "EInt1.h"

#include "PE_Types.h"
#include "PE_Error.h"
#include "PE_Const.h"
#include "IO_Map.h"
//#include "math.h"
int banderaADC=0;
word value[6];
int Vfa_so, Ifa_so;
int Vfb_so, Ifb_so;
int Vfc_so, Ifc_so;
bool flag=0;
unsigned int cont;

mc_s3PhaseSystem
V_trifasico, V_itrifasico, D_cycle, pwm_d, I_trifasico, V_tf, I_tf;
mc_sPhase V_estacionario, V_iestacionario, I_estacionario, I_iestacionario;
mc_sDQsystem V_dq, I_dq, V_dq_ref;
mc_sAngle angulo;
//mc_sPIparams PIparams, PLL_PIparams;
Frac16 Id_ref=0, Iq_ref=0, Id_med, Iq_med;
bool on_off;
void main(void)
{
    /**/ Inicialización del Procesador Experto

    PE_low_level_init();
    /***/
```



## Instrucción de medir

```
for(;;) {  
  
    AD1_Measure(TRUE);  
  
    /* if(banderaADC)  
    {  
        AD1_Measure(TRUE);  
        banderaADC=0;  
    } */  
}  
}
```

## EVENTS.C

### Librerías y declaración de variables e el programa de eventos

```
#include "Cpu.h"  
#include "Events.h"  
#include "math.h"  
  
extern word value[6];  
extern int Vfa_so, Ifa_so;  
extern int Vfb_so, Ifb_so;  
extern int Vfc_so, Ifc_so;  
  
extern bool flag;  
byte error;  
extern int banderaADC;  
  
extern mc_s3PhaseSystem  
V_trifasico, V_itrifasico, D_cycle, pwm_d, I_trifasico, V_tf, I_tf;  
extern mc_sPhase  
V_estacionario, V_iestacionario, I_estacionario, I_iestacionario;  
extern mc_sDQsystem V_dq, I_dq, V_dq_ref;  
extern mc_sAngle angulo;  
  
Int32 mag_alpha_beta, alpha, beta, mag_alpha_beta1, D_1a, D_2a, D_1b, D_2b, D_1c, D_2c;  
Int32 alpha_1, alpha_2, alpha_3, beta_2, beta_3;  
int comp_sen, comp_cos;  
  
Int32 offset_level_Va, offset_level_Vb, offset_level_Vc, offset_level_Ia, offset_level_Ib, i, offset_Va=1907, offset_Vb=1980, offset_Vc=1956, offset_Ia=2091, offset_Ib=2092;  
Int32 Ia_fase, Ib_fase, mayora, numeroa, diferenciaa;  
Int32 mayora, numeroa, mayorb, numerob;  
Frac16 ialpha, ibeta, angulo_s, angulo_c, Va_fase, Vb_fase, Vc_fase;  
//Frac16 Udref, Uqref, Vid, Viq, Uid, Uiq;
```



```
extern Frac16 Id_ref, Iq_ref, Id_med, Iq_med;
int Vmax=4096, Va_med, Vb_med, Imax=4096, Ia_max, Ib_max;
Frac16 wpi, cita;
int kiw=17; //0.17*100;
int kpw=85; //85
int pic=1019;
Int32 errorw, errw, Vq;
Int32 integralw, integralnw, proporcionw, salidaw, salidaww;
Int32 intew, intenw, Theta, Thetac;
extern bool on_off;
Int32 errorid, Vd_ref;
Int32 V_d, V_xq, integralid, integralnid, Vd_pi, proportionid;
int ki=716;
Int32 kp=123300;
Int32 erroriq, Vq_ref;
Int32 V_q, V_xd, integraliq, integralniq, Vq_pi, proportioniq;
int contador;
```

Interrupción del ADC

```
#pragma interrupt called
void AD1_OnEnd(void)
{
    AD1_GetValue16(value); //se obtiene el valor de las mediciones
    Ifa_so=value[0]>>4; //y se guarda en una variable de 16 bits
    Ifb_so=value[1]>>4;

    Vfa_so=value[3]>>4;
    Vfb_so=value[4]>>4;
    Vfc_so=value[5]>>4;
    i++;

    /*
    offset_level_Va=offset_level_Va+Vfa_so; //Retiro del offset
    offset_level_Vb=offset_level_Vb+Vfb_so;
    offset_level_Vc=offset_level_Vc+Vfc_so;
    offset_level_Ia=offset_level_Ia+Ifa_so;
    offset_level_Ib=offset_level_Ib+Ifb_so;

    if(i==6000) {
        offset_Va=offset_level_Va/i; //cálculo del promedio de 36 ciclos
        offset_Vb=offset_level_Vb/i; //para hallar el offset
        offset_Vc=offset_level_Vc/i;
        offset_Ia=offset_level_Ia/i;
        offset_Ib=offset_level_Ib/i;

        i=0;
        offset_level_Va=0;
        offset_level_Vb=0;
        offset_level_Vc=0;
        offset_level_Ia=0;
        offset_level_Ib=0;
    }
}
```



```
Ia_fase=((Ifa_so-offset_Ia)*32768)/158;//2014;//(Vmax-offset_Va);
Ib_fase=((Ifb_so-offset_Ib)*32768)/161;//1957;//(Vmax-offset_Vb);

Va_fase=((Vfa_so-offset_Va)*32768)/1890;//(Vmax-offset_Va);
Vb_fase=((Vfb_so-offset_Vb)*32768)/1903;//(Vmax-offset_Vb);
Vc_fase=((Vfc_so-offset_Vc)*32768)/1896;//(Vmax-offset_Vc);

I_tf.PhaseA=Ia_fase;
I_tf.PhaseB=Ib_fase;
I_tf.PhaseC=-1*(I_tf.PhaseA+I_tf.PhaseB);//Estimación de la fase C de
// corriente

V_tf.PhaseA=Va_fase;
V_tf.PhaseB=Vb_fase;
V_tf.PhaseC=Vc_fase;

alpha_1=((Int32)170*(Int32)V_tf.PhaseA);//Transformada de Clarke de tensión
alpha_2=((Int32)85*(Int32)V_tf.PhaseB);
alpha_3=((Int32)85*(Int32)V_tf.PhaseC);
alpha=((alpha_1-alpha_2-alpha_3))/256;

beta_2=((Int32)147*(Int32)V_tf.PhaseB);
beta_3=((Int32)147*(Int32)V_tf.PhaseC);
beta=((beta_2-beta_3))/256;

V_estacionario.alpha=(Frac16)alpha;
V_estacionario.beta=(Frac16)beta;

MC1_cptrfsClarke(&I_estacionario,&I_tf);//Transformada de Clarke de corriente

//Transformada de Park de tensiones y corrientes
MC1_cptrfsPark(&V_dq,&V_estacionario,&angulo);
MC1_cptrfsPark(&I_dq,&I_estacionario,&angulo);

//Control del lazo de corriente en el eje d
Id_med=I_dq.d_axis;
Iq_med=I_dq.q_axis;
errorid=Id_ref-Id_med;
V_d=((Int32)V_dq.d_axis*(Int32)10000);
V_xq=((Int32)Iq_med*1112/202)*100;
integralid=errorid*ki+integralnid;
integralnid=integralid;
if(integralnid>24330000)integralnid=24330000;
if(integralnid<-24330000)integralnid=-24330000;
proportionid=kp*errorid;
Vd_pi=proportionid+integralid;
if(Vd_pi>24330000)Vd_pi=24330000;
if(Vd_pi<-24330000)Vd_pi=-24330000;
Vd_ref=(V_d-V_xq+Vd_pi)/10000;

//Control del lazo de corriente en el eje q
```



```
erroriq=Iq_ref-Iq_med;
V_q=((Int32)V_dq.q_axis*10000);
V_xd=((Int32)Id_med*1112/202)*100;
integraliq=erroriq*ki+integralniq;
integralniq=integraliq;
if(integralniq>24330000)integralniq=24330000;
if(integralniq<24330000)integralniq=-24330000;
proportioniq=kp*erroriq;
Vq_pi=proportioniq+integraliq;
if(Vq_pi>24330000)Vq_pi=24330000;
if(Vq_pi<24330000)Vq_pi=-24330000;
Vq_ref=(V_q+V_xd+Vq_pi)/10000;

V_dq_ref.d_axis=(Frac16)Vd_ref;
V_dq_ref.q_axis=(Frac16)Vq_ref;

//Transformada inversa de Park
MC1_cpctrfmParkInv(&V_iestacionario,&V_dq_ref,&angulo);

//SVPWM
MC3_svmStd(&V_iestacionario,&D_cycle);

//Obtención del ángulo del vector de posición usando el PLL
Vq=(Int32)V_dq.q_axis;
errorw=Vq; //Cálculo del error
integralw=kiw*errorw+integralnw;
integralnw=integralw;
if(integralnw>=61111154)integralnw=61111154; //Algoritmo para un controlador
PI
if(integralnw<=-61111154)integralnw=-61111154;
proporcionw=kpw*errorw;
salidaw=(integralw/100)+proporcionw;
if(salidaw>61111000)salidaw=61111000;
if(salidaw<-61111000)salidaw=-61111000;
salidaww=salidaw+61154;
errw=salidaww;
intew=errw/10000+intew;
intew=intew;

if(intew>1019){
    intew=0;
    intew=0;}

//Theta=intew*2;
//Thetac=((Theta*32768)/pic)-32768;
Theta=intew*65536;
Thetac=(Theta/pic);
cita=(Frac16)(Thetac-32768);
if(cita>32767)cita=32767;
if(cita<-32767)cita=-32767;

angulo.sine=TFR1_tfr16SinPIx(cita);
angulo.cosine=TFR1_tfr16CosPIx(cita);

PC_M1_pcmasterdrvRecorder();
```



```
//MC1_cptrfsParkInv(&V_iestacionario,&V_dq_ref,&angulo);

//ialpha=V_iestacionario.alpha;
//ibeta=V_iestacionario.beta;

}

#pragma interrupt called
void TI1_OnInterrupt(void)
{
//Inyección de corriente desde 0 A hasta 4 A de 0.5 A Cada 5 segundos
/* Write your code here ... */
/*
    if(on_off==1){
        contador++;
        if(contador>=10){
            contador=10;
            Id_ref=Id_ref+64;
            if(Id_ref>=16384) Id_ref=16384;
        }
    }*/
    contador++;
    if(contador>=10)
    {
        on_off=1;
        contador=10;
    }

    if(on_off==1){
        Id_ref=Id_ref+2048;
        if(Id_ref>=16384) Id_ref=16384;
    }
}

#pragma interrupt called
void PWMC1_OnReload(void)
{
/* Write your code here ... */

//Carga los valores del PWM
PWMC1_SetRatio15(0,D_cycle.PhaseA);
PWMC1_SetRatio15(2,D_cycle.PhaseB);
PWMC1_SetRatio15(4,D_cycle.PhaseC);

PWMC1_Load();
if(on_off==1)
PWMC1_OutputPadEnable();
else
    PWMC1_OutputPadDisable();
//AD1_Measure(FALSE);
```